- 2) R. Bozorth, *Ferromagnetism*, D. Van Nostrand Company, Inc., Princeton, NJ, p. 190 (1951).
- 3) Y. Omata, *Journal of The Magnetism Society of Japan*, 14, 111 (1990) (in Japanese).
- 4) R. Chesnutt, *Journal of Applied Physics*, 73, 6223 (1993).
- 5) O. Shinoura, A. Kamijima, and Y. Narumiya, *Journal of The Magnetism Society of Japan*, 18, 277 (1994) (in Japanese).
- 6) M. Takai, K. Hayashi, M. Aoyagi, and T. Osaka, *Journal of The Electrochemical Society*, 144, L 203 (1997).
- 7) T. Osaka, M. Takai, K. Hayashi, K. Ohashi, M. Saito, K. Yamada, *Nature*, 387, 796 (1998).
- 8) T. Osaka, M. Takai, and K. Ohashi, *Journal of The Magnetism Society of Japan*, 22, 1182 (1998) (in Japanese).
- 9) T. Osaka, T. Momma, and T. Yokoshima, *Electrochemistry*, 67, 173 (1999).
- 10) H. Yamamoto, N. Ohshima, M. Saito, K. Ohashi, and H. Akai, *Digests of The 24th Annual Conference on Magnetism in Japan*, 14aE-8 (2000) (in Japanese).
- 11) T. Asada and K. Terakura, *Physical Review*, B46, 13599 (1992).
- 12) Y. Sogawa, S. Mizutani, T. Momma, T. Osaka, M. Saito, K. Ohashi, and K. Yamada, *Journal of The Magnetism Society of Japan*, 23, 1405 (1999) (in Japanese).
- 13) M. Saito, N. Ishiwata, and K. Ohashi, *The 6th International Symposium on Magnetic Materials, Processes and Devices*, PV 2000-29, p.185 *The Electrochemical Society Proceedings Series*, Pennington, NJ (2000).
- 14) N. Ohshima, M. Saito, K. Ohashi, H. Yamamoto, and K. Mibu, *IEEE Transactions on Magnetism*, 37, 1767 (2001).
- 15) K. Ohashi, N. Morita, T. Tsuda, and Y. Nonaka, *IEEE Transactions on Magnetism*, 35, 2538 (1999).
- 16) K. Ohashi, N. Ishiwata, H. Honjo, T. Ishi, Y. Nonaka, T. Toba, and S. Saito, *Journal of The Magnetism Society of Japan*, 25, 1316 (2001) (in Japanese).
- 17) Y. Nonaka, H. Honjo, T. Toba, S. Saito, T. Ishi, M. Saito, N. Ishiwata, and K. Ohashi, *IEEE Transactions on Magnetism*, 36, 2514 (2001).
- 18) I. Tabakovic, S. Riemer, R. Kvitek, P. Jallen, and V. Inturi, *The 198th Meeting of The Electrochemical Society*, Abstract No. 620, Phoenix, Arizona, October (2000).
- 19) M. Schilfgaard, I.A. Abrikosov, and B. Johansson, *Nature*, 400, 46 (1999).

●著者プロフィール

氏 名：大橋 啓之 Keishi OHASHI
 所 属：日本電気(株) 基礎研究所 (〒305-8501 つくば市御幸が丘 34)
 役 職：主任研究員
 趣 味：辞書の収集

7 半導体パッケージ用 インターポーザめっき技術

吉岡 修, 珍田 聡

1 緒 言

PC, 携帯機器, インターネットの爆発的な発展に伴い伝送情報量は飛躍的に増大し, 電子機器には高周波・高速・高機能化が求められている。一方で機器の小型・薄型・軽量化への動きも激化しており, 心臓部である半導体素子は配線ルールの縮小化・高機能化・高速化が進んでいる。このようなLSI素子性能を有効に発揮させるため, 種々の新しい構造のパッケージが開発され, 特に小型・薄型のCSP (Chip Size Package), FBGA (Fine pitch Ball Grid Array), QFN (Quad Flat non-Leaded Package) などがモバイル機器の小型・薄型・軽量化の牽引役として貢献してきた。パッケージが進歩する一方, 半導体においても同一チップにデジタル回路やメモリ, アナログ回路を混載するSOC (System on Chip) などの開発も進んでいる。

携帯電話, デジカメ, PDAに代表されるモバイル機器では究極の小型パッケージであるCSPが採用されてきたが, 昨今のネットワーク機能への要求から膨大な情報の処理が求められるなか, 1チップでは実現できない多機能を, 従来の2次元実装から3次元実装へと急展開している。3次元実装のうちSIP (System in Package) は高機能化と高密度化が安価に出来る技術として注目されている。SIPとはパッケー

ジ内に複数のチップを3次元的に積層する技術で, 1チップよりも遥かに実装面積を小さくでき, しかも, 必要な半導体チップを自由に組合せ, 1チップ化するよりも比べものにならないほど機能を変更しやすい。かつ開発期間は大幅に短くし, 開発スピードを優先される電子機器に打って付けの技術として注目されている。今後は「動作速度の高速化に向けた技術」, 「複数のLSIや受動素子を一体化する小型モジュール化技術」などの技術革新が継続してなされ, 将来の光・電気複合回路技術と共にマルチメディアを支える技術となることを確信する。

このように急激に進展する電子機器において新しい実装基板材料, パッケージ材料への要求・開発も多岐に渡っており, その中のひとつにポリイミドフィルムを使ったTABテープ (フレキシブル配線板の一部) 技術がある。ポリイミド材はガラエポ基板に比べ誘電率・誘電正接が小さいので1GHzを越える高周波領域において高密度配線, 薄型化に向いている材料である。本稿ではポリイミドテープを使った最近のパッケージ用材料として開発しためっき技術を紹介する。

2 半導体パッケージの役割

半導体パッケージとはLSI素子から電子機器へ, 情報を信

要求項目

- ・電気特性、信頼性、実装性に優れたパッケージ。
- ・低コスト、標準化が可能。
- ・小型、かつ、多ピン化が可能。

PKGとしての特性

- ・はんだ応力緩衝
- ・耐熱性(リフローラック)
- ・耐湿信頼性
- ・接合信頼性

	配線ルール	電気特性	熱膨張係数
ICチップ	< 0.5 μm		< 5 (ppm/°C)
インターポーザ	~ 0.8 mm	小型、薄型化	応力緩衝機構
基板	> 0.1 mm		> 15 (ppm/°C)

・スケールの変換 ・低抵抗、放熱性 ・線膨張係数の緩衝
周波数特性

Fig. 1 Schematic of the interposer concept for Packaging (Layout dimensions and coefficient of thermal expansion).

信頼性良く確実に伝える不可欠な部材である。最近ではLSIを保護する、組立・取り扱い上の信頼性を向上する、長期にわたる信頼性を確保するという基本的役割に加え、大量の情報を高速で処理するLSIの開発に伴い、パッケージには高周波特性に優れた構造・技術が非常に重要な要素になってきた。

配線技術からみた加工寸法をFig.1に比較した。(1) LSI素子とプリント配線基板では加工寸法に2桁以上の違いがある。また、(2) 熱膨張係数はSi素子では4 ppmであるのに対し基板のガラスエポは17 ppmと材料間に大きい違いがある。このギャップを埋め半導体素子の信頼性を高める役割をインターポーザ^{*1}が担っている。IC搭載基材に要求される最近のキーワードとしては、微細配線、小型薄型化、電気特性向上、検査法、環境などが挙げられる。それぞれの項目に関し具体的な技術開発状況を述べると、微細配線の要求に対しては、両面配線(2 metal)テープ、無電解金めっきテープ、COF (Chip on Film) 技術、アディティブ配線などが、小型薄型化に対しては、FC (Flip Chip) 接合やLGA (Land Grid Array) 構造のためのバンプめっきおよびビア充填めっき技術など、そして環境に関しては鉛フリーめっき技術などがある (Fig.2)。

- Fine pattern (High-density) → 2metal TAB, Electroless gold plating, COF, Additive patterning
- Small & Thin size (High frequency) → Bump plating, Via filling
- Inspection → Burn-in testing socket
- Ecology → Pb free plating

Fig. 2 Demand technology for new Interposer.

(*1; 半導体パッケージを薄型化するために用いられる薄い配線基板を指し、材料として、テープ基板やガラスエポキシ基板などが用いられている。)

3 両面配線 TAB テープ^{1,2)}

LSIの動作周波数は年々増加の一途をたどっている。BGA^{*2}構造はQFP^{*3}に比べて配線長が短く、高速化に対しても有利といわれている。特に信号層/グランド層を2層化した両面配線TABテープ材は電気特性の大幅向上が可能であり、これを用いたT-BGAが超高速デバイスに最適なパッケージとして実用化が進められている。これらの状況を踏まえ、開発したT-BGA用両面配線テープ材について紹介する。製造プロセスの概要をFig.3に示す。本プロセスは効率的なエッチングによる配線形成を基本としており、ポリイミドテープの両面にあらかじめ銅箔を積層した複合テープを材料に用いる。プロセスは、ポリイミドテープへのビアホール開口と銅めっきによる両面銅箔間の接続、フォトリソ法によるグランド層および信号・電源配線層の配線パターン形成、デバイスホールのポリイミド開口、はんだボール形成用のランド部ソルダーレジストパターン形成、ボンディング・はんだ付け用のめっきなどを組合せたものである。特に本技術ではポリイミドの穴明けと導通化プロセスを新しく確立したものである。

ポリイミドの穴明けはレーザ加工法を適用した。ポリマの微細加工法としては従来からエキシマレーザが知られているが、加工速度が遅いのが難点である。そこで最近プリント基板の分野で、従来のドリル加工に代わる微細ホール加工技術として応用されている炭酸ガスレーザを適用した。またあら

Fig. 3 Process flow of 2 metal TAB tape and view of blind-via drilled by CO₂ laser.

Fig. 4 Cu plating process of the blind-via and photograph of via after solder reflow.

Fig. 5 Comparison of Wire bondability on Au plating.

はじめテープ表面の銅箔をフォトエッチングでビア開口形状にパターンニングし、これをマスクとして用いるコンフォーマルマスク法を適用した。ポリイミドテープの厚さは50 μmである。特殊な炭酸ガスレーザ加工装置による穴明け加工技術は過去にほとんど例がなく、最適条件の把握に苦労した。レーザ加工直後のポリイミド表面の溶融残渣による汚染は、化学洗浄処理で除去することができ、表面も滑らかになる。ビア加工限界はφ50 μm程度である。

ポリイミドテープを介して上下のパターンを電氣的に接続させるために、ビアホール導通化処理についても新規技術開発を行った。従来、両面TABテープ材のポリイミドビアへのメタライズ技術としては、プリント基板と同様に無電解銅めっきが用いられてきたが、プロセスが複雑な上、めっき速度が遅く量産性に欠けるほか、めっき液の管理や排水処理が困難などの問題があった。そこで無電解銅めっきに代わる効率的なめっきプロセスとして、ダイレクトプレーティング法(DP法)を適用した。DP法はスルーホール壁面の基材樹脂上に導電性の薄膜下地を形成し、この上に直接電気銅めっきを行うスルーホールめっき法である(Fig. 4)。本法で作製した銅めっきビアは熱ストレス試験後も、剥離やクラック等の異常が認められず、良好な導電性を保つことを確認した。

*2; BGA (Ball Grid Array) パッケージ本体のベース面にはんだ金属ボールを一定の間隔で格子状に並べて外部端子とした構造のパッケージ。

*3; QFP (Quad Flat Package) パッケージ本体の4方向にガルウイングのリードを取り出し、平面的に実装できる構造のパッケージ。

4 無電解金めっきテープ^{3, 4)}

ICチップを基材に接合するには通常、表面処理膜が必要であり、多くの場合は最表面に電気金めっきが施される。これは生産性が高いことに加え、種々の接合方法に適応でき、接続信頼性が高いことなどによる。しかし電気めっきではめっきの導通リードが必要となっている。素子の高機能化に伴い多ピン化、狭配線ピッチ化され、全パターン導通配線の引き回しが困難になる。また最近、ICの動作周波数の増大に伴い、残留リードのアンテナ効果によるノイズの影響が懸念され始めた。そこでF-BGA用に金ワイヤボンディング性とはんだボール接合信頼性に優れた無電解金めっきTABテープ材を開発した。リード配線の不要な無電解金めっきテープの特長をまとめると3点にある。

- (1) High frequency of routing
- (2) High resin adhesiveness around a Package
- (3) Lower noise without antenna effect

無電解金と電解金のめっき膜特性上の大きな違いは、下地ニッケルの品質にある。無電解の場合はニッケル-リン合金めっきであるため、相対的に硬いので、金ワイヤボンディング時の荷重は電気金めっき膜み比半分以下で良い。無電解金と電気金めっき材での金ワイヤボンディング性比較結果をFig. 5に示す。またはんだボール接合においては、金めっき膜厚が厚くなるほど、加熱エージングによって接合界面に金-スズ-ニッケルの金属間化合物層が形成される結果、ニッケルめっき界面にリンリッチ層形成され、めっき膜とはんだボールの接合界面が機械的に脆くなる(Fig. 6aに示す)。従って、加熱エージングによってもリンリッチ層形成されない金めっき厚さは0.2 μm以下が望ましいなどの知見も得てい

Fig. 6 Cross-section of solder joint at Electroless Au plating and line analysis after thermal process (150°C × 500 hr).

る⁴⁾ (Fig. 6b に示す). 無電解金と電気金めっき材ではんだボール接合信頼性比較結果を, それぞれ Fig. 7 に示す. TAB テープ材用にリール式の連続めっき技術確立し, 量産装置を立ち上げた. 無電解金めっきテープ材は更なる微細ピッチ, 高周波対応パッケージ用基材として有望であると考ええる.

5 はんだボール接合用ビア充填テープ^{5, 6)}

BGA パッケージは小型化, 薄型化, 多ピン化対応として広く使用され, ボールピッチは 1.27, 1.0, 0.8 mm の各種が用意されている. このうちテープ材を用いた BGA パッケージは特に小型化で注目され, ボールピッチはすでに 0.5 mm にまで狭くなり, それ以下も実用化されようとしている. ボールピッチが狭くなると, ボール自体のサイズ (容量) が減少するため, BGA パッケージをプリント配線板に実装した際に, はんだボールがパッケージから脱落する問題が最近特に指摘されてきた⁷⁾. その対策の一つとして, テープ材のはんだボール接合用ビア穴を半分以上, 導電性物質で充填するビアフィリングテープ材が考案された. 狭ピッチ BGA での はんだボール形状不良現象と, ビア充填による形状不良低減効果の概念図を Fig. 8 に示す.

ビア充填方法として, 電気銅めっきを適用した. めっき法は導電性ペースト塗布法などに比較し, 微細ビア内の充填処理が可能であり, エアの巻き込みが少なく, 高さ (厚さ) の制御もしやすい. まためっき液種類, 添加剤, 溶液攪拌方法, 遮蔽技術など, さまざまな技術を駆使することで, 電流密度 20 A/dm² 以上での高速析出が可能となり, 生産性の点でも優れている. Fig. 9 はリール式連続めっき装置を用いて, 直径約 225 μm, 深さ約 60 μm の多数の微細ビアを, 銅めっき

Fig. 7 Comparison of Solderability on Au plating.

Fig. 8 High reliability of solder joint by Plated via filling.

で約 40 μm 埋め込んだ例である. TAB テープに設けた多数の微細なホールを銅めっきで高速に充填する技術は, 電子部品の小型化に広く応用できるものである. 例えば従来のはんだボール接合用ビアホールをめっきで完全に充填した LGA

Fig. 9 Photograph of copper plated via filling and its cross section.

Fig. 10 Photograph of copper plated filling in micro via.

(Land Grid Array) 用基板への応用がある。これによりボール接合工程の省略とパッケージの薄型化が可能になる。また IC パッケージの周辺にめっきポストを設置し、パッケージ積層用の接続端子として用いる案も考えられている。実際の試作例として、小型トランジスタ搭載用基板のために、直径 $60\text{ }\mu\text{m}$ 、深さ $62\text{ }\mu\text{m}$ の微細なビアホールを銅めっきで完全に充填した例を Fig. 10 に示す。

6 COF 用テープ

TAB テープ材は液晶ドライバ (LCD) の発展とともに生産が増大してきた。IC と TAB テープ材の接合方法は、アルミ電極上の金パンプとフライングリードの一括熱圧着による ILB (Inner Lead Bonding) 法が一般的である。このため TAB テープ材の IC 搭載部には開口 (デバイスホール) が開けられ、インナーリードを突出させる構造となる。ところが最近の配線微細化の要求増大に伴い、インナーリードピンピッチが狭くなると、リードが変形し易くフライングリードの製造が困難になってきた。そこでポリイミド上の銅箔配線にめっき処理を施し IC をフリップチップ接合する COF が急速に広まり始めた。従来の ILB 法と COF 法の IC チップ接合の比較を Fig. 11 に示す。

IC の電極と基材上のリードの接合は、一般にはテープ面側から電極とリードを透かしてアライメントし、ボンディングする方法が採られるため、ポリイミドテープ材は透明性が要求される。したがって平滑なポリイミドテープと銅箔の密着性の確保が極めて重要である。また、ボンディングツール

Fig. 11 Comparison of IC bonding method and tape format.

からの熱、圧力はポリイミドテープを介して間接的に伝わるため従来のボンディング性より厳しい接合安定性がめっき膜に求められ、素材メーカーも含めた総合的な検討が行われている。

7 まとめ

IC を搭載するパッケージではこれに使用するインターポーザへ微細配線、小型薄型化、電気特性向上、環境などの要求が厳しくなっており、これに対し、2 metal テープ、無電解金めっきテープ、充填めっきテープ、COF 用基材など新しい技術開発状況を紹介した。電子技術の進展は目覚ましいものがあり、既にブロードバンドを迎え 1 G を越える高周波の時代に突入した。Fig. 12 にポリイミドとガラエポ材による高周波特性を測定したデータを示す⁹⁾。近い将来、 10 GHz を越える電子機器の高速化への要求に応えるには誘電率、誘電正接の影響が無視できない事を示している。このような背景の中、表面・めっき技術がこれからも電子機器の高密度実

Fig. 12 Transmission loss vs. GHz frequency for dielectric constant and dissipation factor (characteristic impedance 50 Ω).

装技術へ果たす役割は大きなものがある。更に、新規技術の発展のためには、半導体素子、素材、装置などの分野を越えた技術者の連携、あるいは大学・公的研究機関との連携が益々重要になってきている。世界に先行する技術開発で新時代の情報通信の発展に寄与していきたい。

文 献

- 1) H. Tanaka, G. Takahashi, N. Okabe, *IEMT/IEEE'96 Proceeding*, p.27 (1996).
- 2) 岡部則夫, 亀山康晴, 多賀勝俊, 田中浩樹, 日立電線, 16, 69 (1997).
- 3) 珍田 聡, 秋野久則, 米川琢哉, 表面技術, 49, 1291 (1998).
- 4) 珍田 聡, 宮本宣明, 吉岡 修, エレクトロニクス実装学会誌, 3, 308 (2000).
- 5) A. Chinda, A. Matsuura, O. Yoshioka, and M. Mita, *50th ECTC Proceeding*, p.850 (2000)
- 6) 珍田 聡, 松浦 亮, 表面技術協会第 104 回講演大会講演要旨集, p.161 (2001).
- 7) 野上幸子, 安藤史彦, 谷口文彦, 高嶋 晃, 村上加奈子, 伊藤伸考, エレクトロニクス実装学会誌, 4, 63 (2001).
- 8) 珍田 聡, 松浦 亮, 鈴木勝美, 和田雄二, 森永賢一郎,

大橋義之, 曾雄朝明, エレクトロニクス実装学会誌, 4, 312 (2001).

- 9) 岸野和久, 大高達也, 杉本 洋, 第 16 回エレクトロニクス実装学会講演要旨集, p.201 (2002).

●著者プロフィール

氏名: 吉岡 修 Osamu YOSHIOKA
 所属: 日立電線(株)技術開発本部
 総合技術研究所 (〒317-0065 日立市助川町 3-1-1)
 役職: 副所長
 趣味: 街道散策, ゴルフ

氏名: 珍田 聡 Akira CHINDA
 所属: 日立電線(株)技術開発本部
 総合技術研究所第 4 部 (〒317-0065 日立市助川町 3-1-1)
 役職: 主任研究員
 趣味: 旅行, サイクリング