大野克郎先生の2015 IEEE Gustav Robert Kirchhoff Award 受賞の御紹介

Professor Y. Oono Received the 2015 IEEE Gustav Robert Kirchhoff Award

西 哲生 Tetsuo NISHI

アブストラクト 九州大学名誉教授の大野克郎先生が 2015 IEEE Gustav Robert Kirchhoff Award を受賞されました。本報告は、受賞理由の“古典”回路合成論の中での大野先生の業績の位置付け、特に等価回路の問題について簡単に述べる。
キーワード キルヒホッフ賞，多端子網合成論，等価回路

Abstract Professor Y. Oono received the 2015 IEEE Gustav Robert Kirchhoff Award. This manuscript summarizes his great contribution to the synthesis of passive n -port synthesis. In addition his other important works on n -port synthesis are described.

Key words G. R. Kirchhoff Award, n -port synthesis, equivalent circuit theory

1. はじめに

大野克郎先生

2015 年の初めに九州大学名誉教授の大野克郎先生（写真）が 2015 IEEE Gustav Robert Kirchhoff Award を受賞されました。受賞理由は，“The foundation of classical circuit theory”ということ、簡単に言えば、当時実用上最重要であったフィルタ設計に関して、その一般理論としての受動多端子対網（ n ポート）合成論を精緻な理論により一挙に完成させ、IEEE

CASS (Circuits and Systems Society) 全般の基礎を成す理論の確立へ貢献されたことに對するもので、渡部和先生（2010 年）に続く快挙です。

筆者^(注1)の意図としては、回路合成論に余り馴染みのない読者にも回路合成論の問題・主要な結果及びその中での大野先生の業績の位置付け（特に等価回路論）について何となく分かってもらえる程度に紹介したいということである。（ごく簡単には 4.3 の表 1(または 3.) 及び 5. を御覧頂きたい。）このため本報告の本文（2.～5.）では数式は最小限にとどめ、かつ厳密な議論は避け、例題や図面を用いることで余り考えなくても大略が分かる

ようにし、脚注及び付録において補足説明をしている。しかし脚注 1 の理由による筆者の力不足もあり、また回路合成論の主要結果は半世紀以上も前に得られたものなので、現在の読者の興味を引く記事が書けたかどうか大変危惧している。

回路合成論全般について Belevitch, Newcomb, Valkenburg などの多数の洋書のほか、喜安ほか⁽¹⁾、古賀⁽²⁾、斎藤⁽³⁾などの成書もあるが、大野先生が書かれた電子通信学会誌の“講座”⁽⁴⁾が最も系統的で分かりやすく書かれている。この講座が成書になっていないのは残念である。

以下に Kirchhoff 賞の受賞者とその受賞理由などを IEEE の HP :

<http://www.ieee.org/about/awards/tfas/kirchhoff.html>

[http://www.ieee.org/about/awards/bios/](http://www.ieee.org/about/awards/bios/kirchhoff_recipients.html)

[kirchhoff_recipients.html](http://www.ieee.org/about/awards/bios/kirchhoff_recipients.html)

から抜粋する。

IEEE Gustav Robert Kirchhoff Award(2003 年創設) は、IEEE CASS がスポンサーとなっている IEEE の Technical Field Awards の一つで今までの受賞者は以下のとおり。

2005 LEON CHUA (USA) The foundation of nonlinear circuit theory, and invention of Chua's Circuit and Cellular Networks(CNN)

2006 GABOR TEMES (USA) Analog signal processing techniques

2007 YANNIS P. TSIVIDIS (USA) Circuits and MOS device modeling

西 哲生 正員：フェロー 九州大学名誉教授
E-mail tetsuo@vmail.plala.or.jp
Tetsuo NISHI, Fellow (Emeritus Professor of Kyushu University, Fukuoka, Japan).

電子情報通信学会 基礎・境界ソサイエティ
Fundamentals Review Vol.9 No.4 pp.281-290 2016 年 4 月
©電子情報通信学会 2016

(注1): 筆者は大野先生の指導の下で“変成器を用いない回路合成”というテーマで学位を頂き（1969），その後も大野先生が九大を定年退官されるまで先生の研究グループに在籍していたが、共著論文もなく，“変成器を用いない回路合成”は上記の（古典）回路合成論とは異質なテーマであり、また 1980 以降は非線形回路を始めたため回路合成論に関しては門前の小僧のようなもので、したがって、大野先生の研究について紹介する資格があるのかどうかを心配している。

2008 ALFRED FETTWEIS (Germany) Circuits, systems, and signal processing, especially wave digital filters

2009 ERNEST S. KUH (USA) Theory and practice in circuits and systems and for pioneering work in electronics design automation

2010 HITOSHI WATANABE (Japan) Filter design theory and computer-aided circuit design

2011 CHARLES A. DESOER (USA) The behavior and the use of electrical circuits and systems

2012 RONALD A. ROHRER (USA) Circuit simulation, circuit design optimization and electronic design automation

2013 SANJIT KUMAR MITRA (USA) Filter design and signal processing

2014 CHUNG LAUNG LIU (Taiwan, China) Design automation for circuits and systems

2015 YOSIRO OONO (Japan) The foundation of classical circuit theory

2016 P.P. VAIDYANATHAN (USA) For fundamental contributions to digital signal processing.

Kirchhoff Award の選考に関しては

Scope: For an outstanding contribution to the fundamentals of any aspect of electronic circuits and systems that has a *long-term significance or impact*

Basis for judging:

(1) *impact*; perceived long-term and fundamental nature of the contribution(s);

(2) *originality*; publication of a significant and profound new and nonobvious result or an approach in a subject area that relates to the circuits and systems, but which has broader impact across other aspects of electronic or electrical engineering

となっており、特に *long-term significance or impact* が重要視されているように見える。回路合成論は線形システムとしての基礎理論であるから、アナログ能動フィルタ、デジタルフィルタ、信号処理回路、システム理論、など多岐にわたり直接・間接に大きな影響を及ぼしている。大野先生の回路合成論（または CASS）における業績は上記のような意味で「CASS における Long-term significance or impact」にふさわしい。

最近では回路合成論に関する研究成果だけでなく“回路合成論”という言葉自体もほとんど見かけないが、数年前に機械系の設計に回路合成論を利用したという興味深い結果が発表された（図 1）のを覚えておられる方もいるかと思う。図 1 は IEEE Circuits and Systems Magazine の 2009 年 1 号の表紙で、回路合成論を利用して F-1 レース用自動車の

図 1 Inerter 掲載の表紙

サスペンションシステムを設計したという報告である。この中では、Brune, Darlington, Bott-Duffin, ... といった回路合成論で有名な名前が多数現れて筆者にとっては大変懐かしかった。この記事の要点を付録 1 に示す。

参考のため IEEE CASS の中の賞を挙げておく (IEEE CASS の HP から)。(i) Mac Van Valkenburg Award (Analog and mixed signal circuits and systems), (ii) Charles A. Desoer Technical Achievement Award (Low power VLSI circuits and systems), (iii) John Choma Education Award (Digital integrated circuits and computer aided design), (iv) Vitold Belevitch Circuits and Systems Award (Stability theory of multidimensional systems), (v) Meritorious Service Award, (vi) Guillemin-Cauer Best Paper Award, (vii) Darlington Best Paper Award, (viii) Biomedical Circuits and Systems Best Paper Award, (ix) Very Large Scale Integration Systems Best Paper Award。賞の名称に回路合成論で活躍した方（イタリック体）が多いことは、かつては（1920 年代～1970 年）回路合成論が CASS の主流がだったことを物語っている。

2. 準 備

2.1 回路素子と多端子対網 (n ポート)

受動回路素子は、抵抗 (R)、インダクタ (L)、キャパシタ (C)、理想変成器 (IT)(図 2(a))、理想ジャイレータ (IG)(図 (b)) である。 L , C , IT, IG から成る回路をリアクタンス回路という。IG だけは非相反素子である。

ポート数 $n (\geq 1)$ の回路を図 2(c), (d) で表す。外部から見た回路の特性は、各ポートにおける端子電圧と端子電流の関係、すなわち、インピーダンス関数 $z(s)$ 、インピーダンス行列 $Z(s) = [z_{ij}]$ などで表される。

2.2 回路合成の問題

回路合成の問題は次の (i)–(iii) にまとめられる (Cauer's problem (1926–1930) ともいわれる (後述))。

- (i) 与えられた回路特性（インピーダンス関数、インピーダンス行列など）が回路として実現できるための必要十分条件
- (ii) 与えられた特性を持つ全ての回路を求める（等価回路問題）
- (iii) 伝送回路の特性近似（最良近似）

図 2 IT, IG, n ポート

合成に際してはほかにも，
 (iv) 回路合成に必要な素子数 (IT の個数は考えない)
 (v) フィルタなどに適する形の回路合成
 も重要である．等価回路問題は，素子数，素子のばらつき，製作し易さ，IT の有無に関係し，実用上も重要である．上記の (iii) は (i), (ii) と関係はするが，回路合成論では (i)(ii)(iv)(v) を問題とする．なお本報告では相反回路の合成について述べるが，時折 IG を含む回路も示す．

3. 1945 年以前の回路合成論

3.1 1 ポートの合成例と等価回路の例

例 1 1 ポートのリアクタンス関数

$$z(s) = (s^4 + 4s^2 + 2)/(s^3 + s) \quad (s = j\omega) \quad (1)$$

の実現回路例を図 3(a)(b) に示す．Foster 形合成は数学的には $z(s)$ の部分分数展開に対応し，Cauer 形合成は連分数展開に対応する．図 3(a)(b) の二つの回路は“互いに等価”である．等価回路は図 3(a)(b) に限らず，“図 3(a)(b) の中間にも無数にあり”，W. Cauer はリアクタンス $n(\geq 1)$ ポートについて全ての等価回路の導出法を与えた (3.3.2 及び付録 2 参照)．

リアクタンス 1 ポート $z(s)$ の合成の必要十分条件は Foster により明らかにされ (1924)⁽⁵⁾，“リアクタンス関数 $z(s)$ は，フルビッツ多項式の偶部と奇部を分母，分子に持つ (奇) 関数である”．Foster 形合成の一般形は付録 2 の図 2-2 である．

あとで分かるように，リアクタンス回路の合成は簡単だが極めて重要である．

3.2 一般のインピーダンス関数 $z(s)$ の合成と等価回路の例

例 2 リアクタンス関数ではない最も簡単な例

$$z(s) = 1 \quad (2)$$

は 1 個の抵抗で実現できるが，図 4(a) のようにも合成できる．図 4(a) は定抵抗回路として知られる．

一般に，リアクタンス 2 ポートの出力端を 1Ω の抵抗で終端したときの入力インピーダンスが 1Ω (図 4(b)) のとき，この 2 ポートを全域通過網 (allpass network; 以下では記号 AP と略す) という．したがって図 4(a) の点線で囲まれた 2 ポートは AP である．

後述のように，より一般の $2n$ ポートの全域通過網も定義され回路合成では極めて重要な役割を果たす．AP を縦続した回路

図 3 式 (1) の合成例

図 4 $z = 1$ の実現

図 5 式 (3) の合成

も当然 AP となる (図 4(c))．図 4(d) の破線で囲んだ回路は IG を使った AP の例である．付録 3.3 で一般の AP の数式表現及びその回路実現について述べる．

例 3 式 (2) より少し複雑な関数として一次の関数を挙げる．

$$z(s) = (4s + 1)/(s + 1) \quad (3)$$

式 (3) は抵抗 2 個を含む図 5(a) の回路で簡単に合成できる．式 (3) は計算上は図 5(b) でも実現できるが，負素子 L_2 を含む．しかし，図 5(b) で “ $L_1^{-1} + L_2^{-1} + L_3^{-1} = 0$ ” の関係があるため，図 5(b) の点線部分は図 5(c) の点線部分 (Brune 区間と呼ばれる) と等価で，したがって式 (3) の z は図 5(c) のように合成できる．

例 4 二次関数の例

$$z(s) = (4s^2 + s + 1)/(s^2 + s + 1) \quad (4)$$

この関数も図 5(b)(c) と同じ形で合成できるが，素子値が図 5(b) で $L_1 = 2 > 0$, $L_2 = 2 > 0$, $L_3 = -1 < 0$ となり，したがって図 5(c) で Brune 区間中の変成器比が $k = 2 > 0$ となる．

3.2.1 受動回路としての条件

1 ポートでの受動性条件は，この回路での消費電力が非負ということなので， $\Re z(j\omega) \geq 0$ は当然であるが，

$$\Re z(\sigma + j\omega) \geq 0 (\sigma \geq 0) \quad (5)$$

も同時に成り立つ必要がある。これは $z(\sigma + j\omega)$ は、 $z(s)$ の回路中の L, C を損失を含む L, C に置き換えた回路のインピーダンスだからである。リアクタンス回路の場合は $\Re z(j\omega) \equiv 0$ であるが、この場合にも $\Re z(\sigma + j\omega) \geq 0 (\sigma > 0)$ は明らかに必要である。

3.2.2 正実関数と Brune による合成

O. Brune は関数論的回路合成論の始まりといえる論文⁽⁶⁾において、受動性条件である式 (5)、すなわち、

$$\Re s \geq 0 \text{ の } s \text{ に対して } \Re z(s) \geq 0 \quad (6)$$

を満たす関数を正実関数と名付け^(注2)，“正実関数 $z(s)$ は受動回路として合成できる”，換言すると “ $z(s)$ が回路合成できるための必要十分条件は $z(s)$ が正実関数であること” という画期的な結果を与えた。

Brune の合成法の核心は、(L, C, LC 共振回路の抜き取りという普通の操作のほかに) 図 5(b) の点線部分のような負素子を含む回路を一旦抜き取り、この点線部分が変成器を含む受動回路 (図 5(c)) の点線で囲った部分 (Brune 区間) で置き換えられることを示したことである。図 5(b) の例では $L_2 < 0$ であるが、 $L_1 < 0$ のことも $L_3 < 0$ のこともあり、いずれの場合も図 5(c) の形の回路に変換できる。(変成器比 k は $L_2 < 0$ のときには負、それ以外では正である)。

以上は 1 ポートに対する結果であるが、正実関数のごく自然な一般化として、 $n (\geq 2)$ ポートに対しては正実行列 $Z = [z_{ij}]$ が、“任意の実数ベクトル $x = [x_1, x_2, \dots, x_n]^T$ に対し、 Z の二次形式 $x^T Z x$ が正実関数であること” と定義でき、これが受動 n ポートの必要条件であることは明らかである。

先走りではあるが、結論としては大野先生の論文 (1946) により、“ n 次正実行列は受動 n ポートとして合成できる” ことが明らかにされた。

このように回路合成論というのは、“正実性 (受動性) が受動回路として合成できるための必要十分条件である” という驚くほど簡潔な結論への理論である^(注3)。ただし上記の説明は長い歳月と深い洞察力の結果であったが。

3.2.3 $z(s)$ をリアクタンス 2 ポートを抵抗終端して合成 (Darlington の合成法)

実用上重要なフィルタ設計に際しては、 $z(s)$ をリアクタンス 2 ポートを抵抗終端した図 6(a) の形で合成する必要がある。Darlington⁽⁷⁾, Cauer, Piloty (1939–1940) らは、ほとんど同時に一般の 1 ポート $z(s)$ をリアクタンス 2 ポートを抵抗終端した図 6(a) の回路または図 6(b) の縦続形回路で合成できることを示した。図 6(b) の各リアクタンス 2 ポート N_i は、L, C, LC 共振回路、Brune 区間や複素減衰極を持つ Darlington 区間である。

(注2): 本稿では関数としては実有理関数しか考えないので、通常正実関数の定義で要請される “ s の実数に対して $z(s)$ は実数” という条件は省略している。

(注3): 上記の意味で、回路合成論は実にうまくできている学問分野であると感じているが、どうしてこううまくできているのか不思議である。

図 6 Darlington 法

理論・実用の両面から、その後も Darlington 区間の導出法が種々検討されたが、いずれも面倒な議論・計算を要した (Youla, 1961 など)。この問題に関して大野先生は擬正実関数を導入することにより極めて簡潔な議論を可能にした (5.2)。

図 6(a) 及び (b) の形の合成法を共に Darlington 法といっている。

3.2.4 RLC 1 ポート $z(s)$ の合成とリアクタンス 2 ポートの合成の関係

上のように、 $z(s)$ の合成から図 6(a) のリアクタンス 2 ポート $Z = [z_{ij}]$ が求まる。逆に $Z = [z_{ij}]$ の合成に、 Z から $z(s)$ を求め、これを図 6(a) の形で合成することが考えられるが、2 ポートの Z 行列 $Z(s)$ が一意的に定まるかなど、基本的な問題が生じる。図 4(a)(b) から AP 分の不定性が残ることは当然であるが、 n ポートの等価回路論 (大野 1954) からの結果として AP 分を除き等価であること分る。

3.3 リアクタンス n ポート ($n \geq 2$) の合成

3.3.1 IT 網の重要性和 LC n ポートの合成

図 7 の $2n$ ポートの IT 網での電圧・電流の変換を $I = PI'$, $V' = P^T V$ (P は任意の実正則行列) とし、IT 網を n ポート Z' で終端すると、左端から見たインピーダンス行列 Z は

$$Z = P^T Z' P \quad \therefore \quad Z' = (P^T)^{-1} Z P^{-1} \quad (7)$$

この結果、 Z の合成が Z' の合成に帰着され、行列の一次変換 (行列での同相変換) が自由に使えることになり、回路合成の強力な武器となる^(注4)。

例 5 IT 網の有用性は $n = 2$ の抵抗回路の例からすぐに分かる。二次の非負値行列 Z は適当な変換行列 P により

図 7 IT 網によるインピーダンス行列の変換

(注4): 変成器を用いない合成ではこれが使えないので難しい。

図 8 IT 網を用いた Z の合成

$$\therefore Z' = (P^T)^{-1} Z P^{-1} = \begin{bmatrix} r_1 & 0 \\ 0 & r_2 \end{bmatrix} \quad (r_i \geq 0) \quad (8)$$

とでき、したがって Z は図 8 の形で合成できる。一般のリアクタンス n ポート $Z = [z_{ij}]$ の合成は、 Z を部分分数展開し、それぞれの極を上例にならって実現し、最後にこれらを直列接続すればよい (Cauer 1928)。

3.3.2 リアクタンス n ポートの等価回路問題

W. Cauer^(注5) はリアクタンス n ポートの全ての等価回路の導出法を与えた。付録 2 では $n = 1$ の場合について概略を述べる。

4. 1946 年以降の回路合成

4.1 RLC n ポートの合成 (大野 1946, 1948)

大野先生は 1946 年に文献 (10) において n ポートのインピーダンス行列 $Z = [z_{ij}]$ の合成法を与え、正実行列であることが n ポートとして合成できるための必要十分条件であることを示し、一挙に n ポート合成論を解決した。

大野先生は、1941(昭 16) 年 12 月九州帝国大学電気工学科卒業後兵役に就かれ、終戦後の 1945 年 11 月に九州帝国大学工学部教官に赴任されたので、上記の論文の投稿受理日が 1946 年 2 月 6 日であることから、研究開始から 2~3 か月でこの重要な結果を得たことになる。

上記の合成法⁽¹⁰⁾の概略は次のとおりである。

Z は虚軸上に極を持たないと仮定できる。このとき次の 3 ステップで合成できる。

- (1) $\text{rank} \{\Re Z(j\omega)\} = \rho$ とするとき、 $\Re Z(j\omega) = \sum_{k=1}^{\rho} A_k(\omega)$ となる階数が 1 の非負値行列 $A_k(\omega)$ ($k = 1, \dots, \rho$) を求める。
- (2) $\Re Z_k(j\omega) = A_k(\omega)$ を満たし虚軸上に極を持たない正実行列 Z_k が一意的に定まり、 $Z = \sum_{k=1}^{\rho} Z_k$ である。

(注5): W. Cauer(1900–1945) について Cauer 生誕 100 周年記念特集号の記事⁽⁸⁾には御子息による W. Cauer についての詳しい記事が書かれている。Cauer は、(i) LC n ポート ($n \geq 1$) の合成 (Cauer; 1926–1928)、(ii) 1 ポートインピーダンスの抵抗終端形合成、(iii) リアクタンス n ポートの等価回路問題解決 (1931)、(iv) 伝送関数の近似問題の解決、など多数な重要な結果を与えた。更に著書⁽⁹⁾は回路研究者に対し多大な影響を与えた。しかしながら筆者には、Cauer は不遇な一生だったように感じる。

Cauer は、数学を専攻した後、電気工学で学位を取り (1926)、更にロックフェラーの資金でアメリカへ (1930–1931: MIT, Harvard)。MIT では Brune の学位論文指導するなどしている。しかし数学者からは“余りにも工学的”、電気工学の研究者からは“余りにも数学的”だと思われ、業績は認められながらもそれにふさわしい処遇を受けられなかったようである。不運の極め付きは、“1945 年 (45 歳) にソ連兵に殺されたことである。”

(a) Z_k の実現

(b) n ポート Z の合成

図 9 大野による Z の合成 (1946)

- (3) Z_k はリアクタンス $(n+1)$ ポートの第 $(n+1)$ ポートに 1Ω の抵抗で終端した形で合成でき (図 9(a))、結局 Z はリアクタンス $(n+\rho)$ ポートを ρ 個の抵抗で終端した形で合成できたことになる (図 9(b))。

この方法は、1 ポート $z(s)$ をリアクタンス 2 ポートを 1Ω で終端する Darlington 法の拡張ともみなせ、抵抗数最小の合成法であるが、LC の素子数はかなり多くなりそうである。

大野先生は 2 年後 (1948) には Brune の合成法の拡張とみなせる LC の個数最小の n ポート合成法を与えた。

これらの後ヨーロッパの研究者 (Bayard, Tellegen, McMillan など) による n ポート合成法が盛んに論じられた。これらの中には、Tellegen による非相反素子である IG が導入され (1948)、非相反回路の合成論が新たな問題となった。

4.2 S 行列を用いた合成論と等価回路問題

V. Belevitch^(注6) は 1951 年に文献 (12) において、 n ポートの合成問題に Z 行列の代わりに

$$V - I = S(V + I) \quad (9)$$

で定義される S 行列 $S(s)$ を用いる合成法の概要を示し、 n ポート合成問題の一般的はスマートな解決の可能性を 2 ページの論文で示した。大野先生は直ちにこの論文に間違いがあることを指摘し⁽¹³⁾、更にこの直後の 1954 年に安浦亀之助先生と共著で、S 行列を用いて、相反回路・非相反回路の n ポート合成論の一般論及び等価回路論を精緻な議論により一挙に解決し、大部の論文として発表した⁽¹⁴⁾。これにより Cauer's problem (i), (ii) が完全に解決されたことになる。

論文⁽¹⁴⁾は、学会誌ではなく、九州大学工学部の学内報だけで発表された。しかし別刷りはかなり広範に配布されていたようで、 n ポートの合成の論文では必ず引用されている。Bayard が直ちにフランス語に翻訳したことから、この論文の重要性がわかる⁽¹⁵⁾。

4.2.1 S 行列の利点 (付録 3 参照)

S 行列を合成に用いる利点は次のようである。

- (i) S 行列は受動回路に対して常に存在する (cf. Z 行列)
- (ii) S 行列は抵抗で終端された回路の合成に好都合。したがってフィルタの設計に向いている。
- (iii) リアクタンス n ポートの S 行列 $S(s)$ に対する必要十分条

(注6): V. Belevitch(1922–1999) は大野先生とは好ライバルであったが、互いに尊敬していたように見えた。なお回路合成論を“Classical” network theory (古典的回路理論) と呼ぶようになったのは、Belevitch の著書⁽¹¹⁾で使われたことによる。

件が次式のように極めて簡潔に表現できる．

$$S(-s)S(s) \equiv 1 \quad (S \text{ の分母はフルピッツ多項式}) \quad (10)$$

また LC の最小個数が $|S|$ で求められる．

(iv)RLC n ポートの抵抗の最小個数が $\text{rank}(1 - S(-s)S(s))$ ($\equiv \rho = \text{rank } \Re Z(j\omega)$) と簡単に表現できる．

(v)AP 網, IT 網による S 行列の変換が簡単に表現できる (付録 3.3 節参照)．

S 行列 $S(s)$ の基本的性質と合成法に関するごく概略を付録 3 で数式を用いて述べることにし, ここでは最重要な結果のみを述べる．

付録 3 における基本方程式 (A・11)–(A・15) において, 抵抗の個数 l が $l = \rho$ (最小) の場合の解の一つを $\Sigma = \Sigma_R$ とすると, $l(\geq \rho)$ に対する式 (A・11)–(A・15) の一般解は

$$\Sigma_{all} = (1_n \oplus U')(\Sigma_R \oplus \Sigma_{l-\rho})(1_n \oplus U') \quad (11)$$

となる (証明は難しい)．ここで $\Sigma_{l-\rho}$ は任意のリアクタンス $(l - \rho)$ ポートの S 行列, U は任意の $2l$ 次のパラユニタリ行列 ($U(-s)U(s) \equiv 1$) で, U の分母は必ずしもフルピッツでなくてもよいが, Σ_{all} の分母はフルピッツであるように選ぶ．

式 (11) を回路に翻訳すると図 10 のように描ける． Σ_R (注7)はリアクタンス $(n + \rho)$ ポートであり, その ρ 個のポートを 1Ω で終端すると当然 $S(s)$ の実現回路になる． $\Sigma_{l-\rho}$ は任意のリアクタンス $(l - \rho)$ ポートであるが, $(l - \rho)$ 個のリアクタンス 1 ポートでもよい．図 10 のように $2l$ ポートの AP 網を l 個の 1Ω で終端すると $S(s)$ が得られる． $\Sigma_{l-\rho}$ 及び $2l$ ポートの AP 網を任意に与えると S の等価回路が全て求まることになる．ただし, リアクタンス部分の等価回路については Cauer の等価回路論を用いる．

$\Sigma_{l-\rho}$ は余分の L, C を与えるように見えるが, $l > \rho$ に選ぶことにより (すなわち R の個数を増やすことにより)LC の個数を減らせる可能性も分かっている．

特に

$$n = 1; \quad \rho = 1; \quad l = \rho (= 1)$$

の場合から, 1 ポートインピーダンス $z(s)$ からリアクタンス 2 ポートが全域通過網の不定性を除き決まることが分かる．

このように, “ $n = 1$ の場合の議論だけでは分からなかったことが, n ポートの議論から導けた．”

図 10 $S(s)$ の全ての等価回路 ($\Sigma_{l-\rho}$ と AP は任意)

(注7): 図 10 で Σ_R は一般には AP 網に相当するような余分な回路を含み得るが, これは $2l$ ポートの AP 網に含ませられるので, Σ_R としては AP 網分を抜き取った最小回路 (Σ_m) としてもよい．

4.3 3 章と 4 章のまとめ

3 章, 4 章のまとめを表 1 に記す．

表 1 3, 4 章のまとめ

	リアクタンス回路	一般の RLC 回路
1 ポート	Foster 1924 Cauer 1926	Brune 1931
2 ポート	Cauer 1928-1931 Darlington 1939	Gewertz 1933
n ポート	Cauer 1931	大野 1946, 1948 Bayard 1949
等価回路	Cauer 1932-1934	大野・安浦 1954

5. 大野先生のその他の業績

5.1 非相反 RLC n ポート合成におけるジャイレータの最小個数 (1972)

非対称な n 次正実行列 $Z(s)$ (すなわち $Z(s) \neq Z(s)^T$) を合成するには必ず非相反素子である IG を必要とするが, 必要となる IG の最小個数については文献 (14) でも解決されていなかった．

この問題に対して Belevitch は, リアクタンス n ポートの場合には IG は $(Z(s) - Z(s)^T)/2$ 個が最小個数であることを示した⁽¹⁶⁾(1970)．大野先生は, この Belevitch の結果を利用して, 一般の RLC 回路の場合も最小個数が $(Z(s) - Z(s)^T)/2$ 個であることを示し⁽¹⁷⁾, n ポート合成論の最後の一つの問題も解決された．ただし, この個数の下での RLC の個数については未解決であると思う．

5.2 擬正実関数の導入とこれに基づく 1 ポートの統一的縦続合成法

正実関数 $z(s)$ の縦続合成法は, 実用上の重要性から, Darlington 以来多くの研究者がその導出法を工夫している．具体的には, Brune 区間 (s の虚軸上または実軸上に減衰極を持つ二次のリアクタンス回路) と Darlington 区間 (s の複素数の減衰極を持つ四次のリアクタンス回路) の縦続回路として合成する．しかしながら, Brune 区間の抜き取りの場合ですら, Brune の論文⁽⁶⁾以来, 図 5(b) の回路で L_1, L_2 の正負の場合分け, Darlington 区間の場合には, (抜き取れることが分かっていることもあり) 強引な計算を伴う方法で, エレガントさもなく論理的にも分かりにくかった．

大野先生は, 縦続合成法を統一的に導くために, 擬正実関数 (pseudo-positive real function) という概念を導入した．すなわち有理関数 $f(s)$ (注2) が, (i) $\Re f(j\omega) \geq 0$ (ω は実数) であるとき, この $f(s)$ を擬正実関数と名付けた^(注8)．上の条件に,

(注8): D.F. Tuttle は 1,100 ページ以上の著書 (1958) において同じ “pseudo-positive real function” という用語を異なる定義で用いているが, 定義の違いから大野先生の定義のような有用な結果は得られなかった．

(ii) $f(s)$ は $\Re s > 0$ で正則, という条件を加えると $f(s)$ は正実関数となることに注意.

擬正実関数は s の右半平面に極や零点を持ち得るし, 虚軸上の極や零点も 1 位とは限らない. 虚軸上の零点は, $f(s) + \epsilon$ ($\epsilon > 0$) においては一部は右半平面内に, 残りは左半平面内に移動する. そこで, $f(s)$ の各零点 (s の虚軸上の零点だけでなく全ての零点) のうちで $f(s) + \epsilon$ (ϵ は十分小さな正数) では s の右半平面内に入る零点を不都合な零点と名付け, その個数を不都合な零点の個数と定義し, また極については, $1/f(s)$ の不都合な零点を $f(s)$ の不都合な極と名付けた. その上で, 擬正実関数に関する一つの基本的定理である “擬正実関数の不都合な零点の個数と不都合な極の個数は等しい” ことを証明した. 証明は偏角原理を用いるが, 導出は難しくない.

上のことを利用すると, Brune 区間及び Darlington 区間の抜き取りの操作が, 場合分けや複雑な計算もせずに, 極めてスッキリと導出できた.

なお, 擬正実関数は行列の場合にも拡張でき, これを用いたインピーダンス行列の縦続合成論もできているようである.

5.3 能動素子を含む一般の回路合成とナレータ, ノレータ (nullator, norator) の存在の指摘

大野先生は, 能動素子を含む一般の線形 n ポートの合成についても論文を発表されている⁽¹⁸⁾⁽¹⁹⁾. この種の回路は一般的に $m \times n$ のシステム行列 $[A, B]$ ($2n \geq m \geq n$) ($m \times n$ 行列 A, B の要素は一般には s の有理関数) を用いて,

$$[A, B] \begin{bmatrix} V \\ I \end{bmatrix} = 0 \quad (12)$$

と書ける. $V = [V_1, \dots, V_n]^T$ ($I = [I_1, \dots, I_n]^T$) は n ポートの端子電圧 (電流) ベクトルである. 問題は逆に, 任意に与えられた A, B に対して, 式 (12) を満たす回路が存在するか? 存在する場合には, その合成法は? という問題である.

この問題に対して, ハイブリッド行列 (インピーダンス行列やアドミタンス行列を含む) の見つけ方, 及びこれが存在しない場合 (例えば, 電流制御電流源 ($V_1 = 0, I_1 - I_2 = 0$) や電圧制御電流源 ($I_1 = 0, V_1 - V_2 = 0$) など) も, これらが (R, -R, IT, IG を用いて) 回路として実現できることを示した. 特にシステム行列の特殊な場合として

$$I_1 = 0, V_1 = 0 \quad (13)$$

という特異な素子が存在することを初めて示した⁽¹⁸⁾. また同時に, 式 (13) は 1 ポートとして考えるべきでなく,

$$I_1 = 0, V_1 = 0 \quad (14)$$

$$I_2, V_2 \text{ は任意} \quad (15)$$

という 2 ポートとして考えるべきだと主張し, その理由も挙げている⁽¹⁸⁾⁽¹⁹⁾.

後に式 (14), (15) の素子を Carlin-Youla(1961) はナレータ (nullator), ノレータ (norator) と名付け, また, ナレータ, ノ

レータの対をナラー (nullor) と名付けた. ナラーは理想的演算増幅器のモデルとなることから能動フィルタの設計で非常に有用で, ずっと後にしばしば用いられた.

6. あとがき

大野先生は, 一般の受動 n ポートの合成論という極めて理論的な研究をされたので, 筆者は, 大野先生は実用性よりも理論体系の確立を目的に研究されてきたと思っていたが, 最近になって, “実際に役立つという大前提” の下で研究をされてきたことを知った. その最も顕著な例としては, 若い頃に発表された並列 T 形回路の設計公式⁽²⁰⁾からも分かる. この論文は, IRE PGCT(IEEE Trans. on Circuits and Systems の前身) への投稿論文が IRE Proceedings に掲載されたもので, この結果が当時いかに広く一般の回路研究者に関心を持たれていたかを示している. n ポート合成論の研究も, それ自体の重要性だけでなく, n ポートがよく理解できて初めて結果として $n = 1, n = 2$ の場合がより深く理解できるようになるという考え方からであることに気が付いた次第です. また, ナレータ, ノレータも当時としては理論的興味だけのようには思われたが, 後に能動回路の合成では非常に有用であることが分かった.

文 献

- (1) 喜安善市, 大野克郎, 池野信一, 回路網理論, 岩波講座現代応用数学, 岩波書店, 東京, 1957.
- (2) 古賀利郎, 回路の合成, 電子情報通信学会大学シリーズ, コロナ社, 東京, 1981.
- (3) 斎藤正男, 回路網理論入門, 東京大学出版会, 東京, 1967.
- (4) 大野克郎, “回路網の古典合成論 [I],[II],[III],[IV],[V],” 信学誌, vol. 57, no. 10, 12, Oct., Dec. 1974, vol. 58, no. 1, 2, 3, Jan.-March 1975.
- (5) R.M. Foster, “A reactance theorem,” Bell Syst. Tech. J., vol. 3, p.259, April 1924.
- (6) O. Brune, “Synthesis of a finite two terminal network whose driving point impedance is a prescribed function of frequency,” J. Math. Phys., vol. 10, p.191, Aug. 1931.
- (7) S. Darlington, “Synthesis of reactance 4-poles which produce prescribed insertion loss characteristics,” J. Math. Phys., vol. 18, p. 257, Sept. 1939.
- (8) E. Cauer, W. Mathis, and R. Pauli, “Life and work of Wilhelm Cauer (1900–1945),” Proc. MTNS2000, Perpignan, France, p. 1, June 2000.
- (9) W. Cauer, “Theorie der linearen Wechselstromschaltungen,” Bocker und Erler, Leipzig, 1941.
- (10) 大野克郎, “抵抗終端リアクタンス回路網群による一般多端子網の構成理論,” 信学誌, vol.29, no.3, p.82, March 1946.
- (11) V. Belevitch, Classical network theory, Holden-Day, 1968.
- (12) V. Belevitch, “Synthesis of 2n-terminal networks,” Wireless Engr., vol. 28, p.128, April 1951.
- (13) 大野克郎, 安浦亀之助, “等価回路網の問題について,” 九州大学工学集報, vol. 25, no. 1, p. 30, Oct. 1952.
- (14) Y. Oono and K. Yasuura, “Synthesis of finite passive 2n-terminal networks with prescribed scattering matrices,” Mem. Fac. Engg., Kyushu Univ., vol. 14, p.125, May 1954.
- (15) Y. Oono (Translated by Bayard), “Synthèse des réseaux passifs a n paires de bornes donnés par leurs matrices de répartition,” Annales des Télécommunications, vol. 9, no. 3, p. 73; no. 4, p. 109; no. 5, p. 133, Mars, Avril et Mai. 1954.

-

1964 九大・工・電子卒。1969 同大学大学院工学研究科博士課程単位修得の上退学。1969 同大学・通信・助手。1970 同助教（情報工学科に改組）。1982 同教授。2005 同定年退職・九大名誉教授。2005 早大理工学術院客員教授。2012 同定年退職・招聘研究員。回路理論・非線形回路の研究に従事。本会非線形理論とその応用（NOLTA）運営委員会委員長、和

付 録

F1 レース用自動車の新しいサスペンションシステムに関して、“産業スパイ” もどきの話があったようであるが、内容は学術的で、ケンブリッジ大学で (missing mechanical circuit element として) “Inerter” というメカニカル素子を開発し、これを用いると従来の回路合成法がそっくり機械系の設計に適用できるようになり、実際に成果を上げたという。もう少し具体的には力学系と電気系のアナロジーにおいては下記の対応を利用する。

力学系	$\Rightarrow$	電気系
力 F	$\Longleftrightarrow$	電流
速度 v	$\Longleftrightarrow$	電位 (電圧)
力学の接地	$\Longleftrightarrow$	電気的接地
バネ	$\Longleftrightarrow$	コイル
質量	$\Longleftrightarrow$	キャパシタ
ダンパ	$\Longleftrightarrow$	抵抗

キャパシタの特性は $i = Cd(v_1 - v_2)/dt$ であるのに対して、対応する質量の特性は $F = m dv/dt$ であるから、回路合成の結果を力学系へ応用する際にはそっくりの対応が付かない。そこで $F = m d(v_1 - v_2)/dt$ という特性を持つメカニカルな素子 (Inerter) を考案し、この結果、電気回路がそっくり機械の設計に利用できるようになったという。

1 ポートのリアクタンス回路の等価回路について述べる．図 2-1 のように閉路電流 I_k ($k = 1, 2, \dots, m$) をとると，閉路方程式は

$$\left(sL + \frac{1}{s}D\right)I = U \quad (\text{A.1})$$

と書け、ここで L, D は m 次の非負値行列であり、 $I = [I_1, I_2, \dots, I_m]^T$, $U = [U_1, 0, \dots, 0]^T$ である。また入力カインピーダンス $z(s)$ は

$$z(s) = \Delta/\Delta_{11} \quad (\text{A.2})$$

で与えられ, Δ, Δ_{11} は式 (A・1) の係数行列の行列式及び係数行列の $(1, 1)$ 要素の余因子である.

図 2-1 の回路に，インピーダンス $z(s)$ を変えない変数変換，具体的には

$$\left. \begin{aligned} I_1 &= I'_1 \\ I_2 &= t_{21}I'_1 + t_{22}I'_2 + \cdots + t_{2m}I'_m \\ \dots &\dots \dots \\ I_m &= t_{m1}I'_1 + t_{m2}I'_2 + \cdots + t_{mm}I'_m \end{aligned} \right\} \quad (\text{A.3})$$

すなわち $I = TI'$ (T は正則行列) を行くと, 式 (A・1) は

$$\left(sL' + \frac{1}{s}D'\right)I' = U, \quad (\text{A.4})$$

$$L' = T^T L T, \quad D' = T^T D T \quad (\text{A.5})$$

IEICE Fundamentals Review Vol.9 No.4

となり、 L' 、 D' は非負値行列であるから、式 (A・3) は $z(s)$ の物理的な等価回路を表す。

ここで、変換 T をうまく選べると L' 、 D' を次の形に変換できる (行列論により、2 個の正値行列 (一方は非負値行列でも可) は一次変換 (同相変換) により同時対角化できるので)。

$$L' = \begin{bmatrix} L_{11} & 0 & 0 & \cdots & 0 \\ 0 & L_{22} & 0 & \cdots & 0 \\ 0 & 0 & L_{33} & \cdots & 0 \\ \vdots & \vdots & \vdots & \ddots & \vdots \\ 0 & 0 & 0 & \cdots & L_{m'm'} \end{bmatrix} \oplus L_0 \quad (\text{A} \cdot 6)$$

$$D' = \begin{bmatrix} D_{11} & D_{22} & D_{33} & \cdots & D_{m'm'} \\ D_{22} & D_{22} & 0 & \cdots & 0 \\ D_{33} & 0 & D_{33} & \cdots & 0 \\ \vdots & \vdots & \vdots & \ddots & \vdots \\ D_{m'm'} & 0 & 0 & \cdots & D_{m'm'} \end{bmatrix} \oplus D_0 \quad (\text{A} \cdot 7)$$

ここで $m' \leq m$ で、 L_0 、 D_0 は任意の $(m - m')$ 次非負値行列 (対角行列でもよい) である。

ところで、式 (A・4)、(A・6)、(A・7) は図 2-2 の Foster 形回路 (+ L_0 、 D_0 に対応する任意のリアクタンス回路)) に対応する。

上の変数変換は逆変換も可能であることから結局、“リアクタンス回路 $z(s)$ の全ての等価回路は式 (A・2) の Foster 形回路 (+ 任意のリアクタンス回路) から一次変換によって導き出せる”ことが分かった。

以上は 1 ポートの場合であったが、 n ポートの場合にも同様な議論ができる。

式 (A・6)、(A・7) における L_0 、 D_0 は全ての等価回路を導く際には必要で、例えば 2 ポートの例で、図 2-3(a) の T 形回路は Y- Δ 変換により図 2-3(b) の π 形回路に等価変換できるが、図 2-3(a) は閉路が 2 個、図 2-3(b) は閉路が 3 個なので、T 形から π 形への変換に際しては無駄な 1 個の L を加えて一次変換する必要がある (L_0 、 D_0 は図 10 の $\Sigma_{l-\rho}$ と同様の役目)。

3. S 行列の合成論の基礎

S 行列の定義式

$$V - I = S(V + I) \quad (\text{A} \cdot 8)$$

からすぐに分かるが、 S の k 次主座小行列は、 S の $(n - k)$ 個のポートを 1Ω で終端したときの残り k 個のポートから見た S 行列である。このことは例えば、第 n ポートを 1Ω の抵抗で終端することは、式 (A・8) で $V_n + I_n = 0$ とすることから分かる。

図 2-2 $z(s)$ の Foster 形合成回路

図 2-3 2 ポートの等価変換例

3.1 リアクタンス回路の S 行列の必要十分条件

行列 $S(s)$ は

$$1 - S(-s)S(s) \equiv 0 \quad (\text{A} \cdot 9)$$

を満足するときパラユニタリ行列という。ここでは理由は説明しないが、“ n 次対称行列 $S(s)$ がリアクタンス行列の S 行列であるための必要十分条件は、 S がパラユニタリ行列でかつその共通分母がフルビッツ多項式であることである”。式 (A・9) は n ポートでの消費電力が 0 の条件 $\Re Z(j\omega) \equiv 0$ に対応する。

3.2 一般の RLC 回路の S 行列 $S(s)$ の合成

3.1 のことを利用して、与えられた一般の n 次の S 行列

$$S(s) = \frac{1}{g_0} K \quad (\text{A} \cdot 10)$$

を合成したい。ここで g_0 はフルビッツ多項式、 K は与えられた n 次の対称多項式行列。

このためには、 $S(s)$ を l 行、 l 列で縁取りをして得られる $(n + l)$ 次行列 $\Sigma(s)$ ：

$$\Sigma(s) = \begin{bmatrix} S & \Sigma_{21}^T \\ \Sigma_{21} & \Sigma_{22} \end{bmatrix} \left(= \frac{1}{g_0} \begin{bmatrix} K & K_{21}^T \\ K_{21} & K_{22} \end{bmatrix} \right) \quad (\text{A} \cdot 11)$$

をリアクタンス $(n + l)$ ポートの S 行列とするように Σ_{21} (K_{21})、 Σ_{22} (K_{22}) を定めればよい。ここで Σ_{21} (K_{21}) は $l \times n$ 行列、 Σ_{22} (K_{22}) は $l \times l$ 対称行列である。

式 (A・11) の $\Sigma(s)$ が求まれば、 $S(s)$ は $(n + l)$ ポート Σ の最後の l ポートを 1Ω 終端して得られる。

3.1 のことにより、式 (A・11) の $\Sigma(s)$ がリアクタンス回路の S 行列であるためには

$$\Sigma(-s)\Sigma(s) = 1, \quad (\text{A} \cdot 12)$$

でかつ Σ の分母多項式がフルビッツ多項式であることが必要十分。式 (A・11) の K_{21} 、 K_{22} を決めるには、式 (A・11)、(A・12) から

$$(H =) g_0 * g_0 \mathbf{1}_n - K * K = K_{21}^T * K_{21} \quad (\text{A} \cdot 13)$$

$$K * K_{21}^T + K_{21}^T * K_{22} = 0 \quad (\text{A} \cdot 14)$$

$$g_0 * g_0 \mathbf{1}_l - K_{22} * K_{22} = K_{21} * K_{21}^T \quad (\text{A} \cdot 15)$$

(ここで脚符 * は s を $-s$ で置換を意味する)

$\rho \triangleq \text{rank } H (= \text{rank } \Re Z(j\omega) \text{ でもある})$ とすると、式 (A・13) により l は $l \geq \rho$ と選ぶ必要があることが分かる。

論文⁽¹⁴⁾では、有理関数行列における単因子論を巧みに利用して、まず式 (A・13)–(A・15) の一つの解 Σ_R を求め、次に全ての等価回路の表現に対する完全な一般解として 4.2 の式 (11) を与えている。

3.3 AP 網及び IT 網による S 行列の一次変換

$U(s)$ を n 次のパラユニタリ行列、すなわち、 $U^T(-s)U(s) =$

図 3-1 S 行列 S の合成

図 3-2 S 行列の Σ_U または Σ_T による変換

1 とし, $2n$ 次のパラユニタリ行列 Σ_U を

$$\Sigma_U = \begin{bmatrix} 0 & U^T \\ U & 0 \end{bmatrix} \quad (\text{A}\cdot 16)$$

とすると, 図 3-2 の入力端から見た S 行列 S は

$$S = U^T S' U \quad (\text{A}\cdot 17)$$

で与えられる．特に, 図 3-2 の右端の回路を n 個の 1Ω とすると $S' = 0$ であるから, 式 (A・17) の S 行列 S も 0 となり, したがって, 図 3-2 の $2n$ ポートは AP 網 (一般には能動) となる．特に, U の分母がフルビッツ多項式の場合にはリアクタンス回路になり, 式 (A・16) が AP 網の S 行列の一般形を与え, またこれから Z 行列を求めれば AP 網の Z 行列表現になる．

また, U が特に直交行列の場合には IT 網になる．すなわち, AP 網及び IT 網による一次変換が, 式 (A・17) で与えられ, S 行列による合成で重要である．

以上の一次変換は IT 網による式 (7) に対応する．