(昭和41年1月24日受理)

丸編機の柄出し法に関する研究

第1報 柄出し信号論理演算指令法

工業技術院 相坂 登・川上 達也
繊維工業試験所STUDY ON PATTERN PRODUCING METHOD FOR CIRCULAR
RIB-KNITTING MACHINE. PART 1 LOGICAL TREATMENT
OF PATTERN PRODUCING SIGNALS.

By Noboru Aisaka and Tatsuya Kawakami

(The Textile Research Institute of Japanese Government, Sawatari,
Kanagawa-ku, Yokohama, Japan)

In this paper, the method of logical treatment of pattern producing signals is described.

The signals are given by the form of the electrical binary digits and treated through logical circuits. The digit "1" is sent to an actuator when the actuator selects a cylinder needle to knit, and "0" is sent when it selects a needle to miss.

The actuators, which are responsible for selecting needles in the cylinder to knit the pattern, are provided around the needle cylinder at each yarn feeder.

A pattern register stores the pattern producing signals of one course of the design. The signals in the register are continuously circulating by the command which synchronizes with the rate of the needle movement, and each actuator reads out the stored signals repeatedly passing a particular bit in the register as long as one course of the pattern fabric is knitted. The bit for each actuator is decided by the following equation:

$$T=1+(B-1)M/N-(B+a)l$$

where, T : bit number of the register,

B : numerical order of the actuator,

M : numbers of the cylinder needles,

N : numbers of the actuators,

l : pattern width,

a : an integer which satisfies the relation $l \geq T > 0$.

After reading out the one course signals, the stored signals in the register are replaced with the next course signals.

These reading and writing actions of the pattern producing signals are performed sequentially at a period synchronous with the knitting action of the machine. (Received January 24, 1966)

1. 緒 言

ダブルジャーシ丸編機は、生産性が高いことと製品の需要が多いことから、近年広く用いられている編機である。そのなかでジャカード編機は、編地表面にいろいろな柄を表現できる機構をもつた有意な編機であるけれども、反面、標準機に比べて機構が複雑であり、価格が高く、運転速度が低く、かつ、給糸口数が少ない等の欠陥をもっており、柄出し編成のほかに、平編みあるいはシ

マ模様編みの編み立てが行なえるにもかかわらず、経済的でないことから、ほとんど柄編み専用機として用いられている。編機の使用側の側面から立ってみれば、編み立ての融通性がより多くあり、生産性が高く、柄の編成およびその取り替えが容易に行なえる編機であることが望ましい¹⁾。

これらの欠陥は、主に、ジャカード編機の柄出し機構に起因しており、それを改良しなければ避けることができない。現在用いられている柄出し機構を大別してみる

また、第1図のように、各組織点はいずれかの色に属し、かつ、どの組織点も色の重複がない場合には、つぎの論理式が成立する。

$$C_k^n(W_i^j) = \overline{C_1^n(W_i^j)} \vee \dots \vee \overline{C_{k-1}^n(W_i^j)} \vee C_{k+1}^n(W_i^j) \vee \dots \vee C_n^n(W_i^j) \quad (3)$$

$$= \overline{C_1^n(W_i^j)} \cdot \dots \cdot \overline{C_{k-1}^n(W_i^j)} \cdot C_{k+1}^n(W_i^j) \cdot \dots \cdot C_n^n(W_i^j) \quad (3)'$$

4. 柄出し信号の記憶と読み出し

編機の回転につれて、編針は、順次アクチュエータによりニットあるいはウェルトの作用を行なうよう指令されて、各編成部を通過し、 n/N 回転ごとに見掛け上1コースの編成を行なう。そこで、はじめに同一コースの選針作用について考える。

第2図において、アクチュエータ A_1 は、第 j コースの C_1^n 色の柄出し信号を受けて作動し、編針 M_1 が第1ウェルに相当しているとする。まず、(1)式に与えられた l 個の柄出し信号を記憶した l ビットのリングレジスタを用意する(第3図a)。リングレジスタ⁸⁾は、シフトパルスを受けるたびに、記憶している内容を1ビットづつシフトする。したがって、編針がアクチュエータ部を通過する速度と同期した信号をシフトパルスとして用い、第1ビット F_1 で信号を読み出せば、アクチュエータ A_1 に対して与えるべき柄出し信号が得られる。シ

フトする回数は、1コースの選針を行なうのに必要な柄出し信号を得る回数、すなわち、 $M \times n/N$ 回である。

C_1^n 色の給糸口に対置するアクチュエータは、 A_1 のほかにも数個ある。これらに対しても A_1 と同様に柄出し信号を送れば、同一コースの選針作用を同時に行なうことができる。各アクチュエータの間にある編針数は、必ずしも柄幅 l の整数倍とは限らない。したがって、アクチュエータ相互間において、編成した柄にズレが生じないために、柄出し信号を読み出すべきレジスタのビット番号は、柄幅をパラメータとして変えておかねばならない。

シリンダ針数 M 、アクチュエータ数 N 、柄幅 l とするとき、 B 番目のアクチュエータに対するレジスタの読み出しのビット番号 T は、次式で与えられる。

$$T = 1 + (B-1) \frac{M}{N} - (B+a)l \quad (4)$$

ただし、 a の値は整数値で、 $l \geq T > 0$ なる関係を満足するように選ぶ。 $M=756$ 、 $N=12$ の丸編機で第1図の3色柄 ($l=22$) を編成する場合についての一例を、第3b図に示す。

このようにして、 C_1^n 色の給糸口に対置しているアクチュエータに対し、第 i コースの C_1^n 色柄出し信号を $M \times n/N$ 回与えると、アクチュエータはすべての編針に作用したことになるから、レジスタに記憶している内容

Fig. 4. Circuit for Logical Operation of Pattern Producing Signals.

を第 $i+1$ コースの柄し信号と書き替えて、読み出しを続けて行く。このとき編針は、各アクチュエータに対して $M \times n/N$ 本づつ進んだ位置にある。したがって、編地のコース間において柄がズレないために、読み出しのビットとアクチュエータの関係も 1 コース編成毎に、すなわち、丸編機の n/N 回転毎に変えなければならない。ただし、アクチュエータは等間隔に設置してあるので、レジスタの読み出しビット自体に変化はない。

さて、以上において、 C_1^n 色の柄出し信号の取り扱いについてのみ述べてきたが、他の色の柄出し信号も同様に取り扱うることによって、所望の選針作用を行なうことができる。ただし、 C_2^n , C_3^n ... 色の柄出し信号を記憶しているレジスタの読み出しビットは、アクチュエータ $A_1(C_1^n$ 色の給糸口に対置) を基準として、(4) 式により求めたビット番号を用いる。

第 i コースから第 $i+1$ コースに移るとき、柄出し信号の読み出し動作を、途切れることなく編機の回転と同期して行なうためには、各色柄出し信号のレジスタに予備のレジスタを用意し、第 i コースの読み出し動作中に、第 $i+1$ コースの書き込み動作(柄出し信号のレジスタへの記憶)を行なっておく。そして、第 i コースの読み出し終了と同時にレジスタの切り替えを行ない、読み出しを続ける(第 5 図参照)。

(3) 式が成立する柄の場合には、任意の 1 色の柄出し信号は、他の色の柄出し信号から求めることができるから、1 組のレジスタを省略することができる。

組織図全体の m コースの柄出し信号は、各色共にコースごとに、かつ、ウェール順にテープに記憶しておき、エンドレステープとしてテープリーダーに掛け、編機の運転にともなつて、1 コースずつの柄出し信号を各色のレジスタに移して行く。

5. 柄出し信号論理演算指令法

以上、述べてきたように、柄出し信号を“1”、“0”で表わした電気信号で扱い、編成しようとする柄の色数および柄幅に応じたリングレジスタと、そのレジスタから各アクチュエータに柄出し信号を伝えるための読み出しビットを決める回路と、編針の動きに同期して柄出し信

号をアクチュエータに送り、編機が 1 コース編成するたびに次コースの柄出し信号と取り替えて、順次選針作用を行なわせるための回路とよりなる装置を構成することにより、望む柄出し指令法が実現できる。

第 4 図に、給糸口数 12 口の丸編機で 3 色柄の編成を行なうときの装置のブロック線図⁴⁾を示す。

パターンレジスタ PR-a 1, -a 2 は C_1^3 色の、PR-b 1, -b 2 は C_2^3 色の柄出し信号を記憶するための回路である。柄出し信号は、書き込み用ゲート $G_1 \sim G_4$ で定められたレジスタに書き込まれ、読み出し用ゲート $G_5 \sim G_8$ で定められたレジスタから読み出される。各レジスタのビット数 U は装置製作時の仕様によつて定まるが、柄幅 l ($\leq U$) が設定回路に入れられると、自動的に l ビットのリングレジスタとなる。ベース選択回路 Sb は、柄幅 l によつて定まるパターンレジスタの読み出しビットを

Fig. 5. Flow chart for the actions of the circuit.

決めるための回路で、設定回路よりの指令によつて動作する。また、アクチュエータ選択回路 Sa は、編成したコース数に応じてベースとアクチュエータとの関係を定める回路で、制御回路からの指令に基づいて動作する。なお、ベース選択回路 Sb2 は、パターンレジスタ PR-a, -b に接続しており C_1^s 色、 C_2^s 色の柄出し信号から C_3^s 色の柄出し信号を論理演算して求める回路を内蔵している。

パターンレジスタに記憶している柄出し信号を、編針の動きと同期してシフトするための信号は、丸編機シリンダ周上の任意の位置で、編針の動きを検知してパルスを発生する装置により取り出し、制御回路を経て、読み出し動作を行なっているパターンレジスタに送り込む。また、この信号を計数することによつて、1 コースの編成終了信号を作り、テーブルダの始動指令、パターンレジスタの切り替え指令、アクチュエータ選択回路の切り替え指令として用いる。これらの指令は、すべて制御回路において行なう。

柄出し信号の書き込み・読み出し動作と、それに応ずる装置各部の動作流れ図を第5図に示す。

6. 総 括

柄出し信号を2進数表示した電気信号で与え、丸編機の運転速度に同期して取り扱うことにより、多くの給糸口をもつた丸編機で柄出し編成を行なう方法について説明した。

本方法を採用することにより、丸編機は、自由な柄出し編成が行なえるにもかかわらず、機構が標準機と比べてさ

ほど複雑でなく、したがって、運転速度を高め、給糸口数を増やすことが可能である。

柄の変更は、柄出し信号を記憶したテープを取り替え柄幅、色数をダイヤルにセットするだけで、簡単かつ迅速に行なえる。

編成しうる柄の大きさは、幅が装置設計仕様によつて制約されるが、奥行きに全く自由に選べる。なお、より大きな幅の柄を編成したいときには、装置内の一部を増設・変更するだけで、編機を改造することなしに行なうことができる。

柄出し信号の指令装置が丸編機と分離しているから、数台の丸編機に対して1台の装置から指令することにより、柄出し編成の集中管理が行ないうる。

附 記

本研究遂行にあたり多大の援助を与えられた当所製品科学研究室長赤川直亮博士に対し厚く御礼申し上げる。なお、本報は、昭和40年繊維学会秋期研究発表会（信州大学）および昭和40年度織工試研究発表会において発表した。

文 献

- 1) M. S. Burnip; *Text. Rec.*, 82, p 58 (1965-2)
- 2) 岡本; 織機誌, 16, 800 (1963)
- 3) たとえば、フィスター(尾崎訳); デジタル計算機の論理設計, (朝倉書店) p. 207 (1960)
Flores; *Computer Logic*, Prentice Hall, p 168 (1960)
- 4) 回路各部については
相坂, 川上; 昭和40年度織工試研究発表会参考資料