センサ信号処理汎用 LSI の開発

正員 渡邊 崇士* 正員 渡辺 嘉二郎*
非会員 中村 哲夫** 非会員 藤井 康弘**

Development of General-Purpose LSI for Sensor Signal Processing

Takshi Watanabe*, Member, Kajiro Watanabe*, Member, Tetsuo Nakamura**, Non-member,
Yasuhiro Fujii**, Non-member

This paper describes how to develop a general-purpose LSI for analog signal processing for the signal obtained by variety of sensors. The LSI system includes eight independent elements and variety of signal processing circuit can be realized just by properly combining some of the elements functions. The eight elements are input-output full swing operational amplifiers, low noise operational amplifiers, monitor circuits, an absolute detector, filters, a current generate to adjust the filter cut-off frequency, an AGC, and reference voltage and current circuits. Among those, the input-output full swing operational amplifiers, the filters, and the absolute detector were newly designed by applying the special circuit techniques to make the circuits highly accurate. The conventional simple full swing operational amplifiers were mostly realized by C-MOS transistors, whereas the proposed circuits cannot help using the bi-polar transistors because variety of circuit elements are realized in the LSI. The LSI realized both by bi-polar and C-MOS transistors are more expensive than the LSI simply realized by bi-polar transistors. The gyrator techniques were newly employed to realize the filters by which the type of filters, i.e., HPF or LPF can be easily selected by the external connection of elements and the cut-off frequency can be easily adjusted by controlling the current to the circuit. The absolute detector does not include diodes from which the detector circuit is less-influenced by the temperatures and has the less-distortion characteristics.

キーワード：センサ、アナログ信号処理、LSI、フルスイングオペアンプ、ジャイレータ、絶対値検波回路

Keywords: sensor, analog signal processing, LSI, full swing operational amplifier, gyrator, absolute detector.

1. はじめに

センサは様々な製品に組み込まれ、その種類や使用方法は多様である⁽¹⁾。これらのセンサは個別に計測技術が確立されている⁽²⁾。それにともない信号処理回路もセンサごとに設計開発されることが多い。

近年、デジタルプロセッサの低コスト化普及にともない、センサ信号処理のデジタル化が進んできている。しかし精度のよい計測、センサ信号処理の並列処理⁽³⁾あるいは CPU の省電力・効率運用のためには、センサとデジ

タルプロセッサの間に適切なアナログ信号処理が不可欠である。

アナログ信号処理は高周波信号処理、低周波信号処理、A/D、D/A 変換などの変換処理に分類できる。高周波信号処理は無線送受信等に使用されている。また変換処理はアナログ-デジタル信号変換の信号処理である。本論文で対象とする信号処理は低周波信号処理に分類されるものである。センサ出力の低周波信号処理に必要な機能を分類すると以下ようになる。

● 信号処理に関する機能

- ① レベル増幅機能
- ② レベル検波機能
- ③ 帯域制御機能
- ④ レベル調整機能

● 信号処理を安定化する機能

- ⑤ 安定化電圧源
- ⑥ 安定化電流源

* 法政大学工学部

〒184-8584 東京都小金井市梶野町 3-7-2

Faculty of Engineering, Hosei University

3-7-2 Kajinocho Koganei-shi Tokyo 184-8584

** 株式会社ジェピコ

〒163-0729 東京都新宿区西新宿 2-7-1

JEPICO CORP.

2-7-1 Nishishinjuku Shinjuku-ku Tokyo 163-0729

上記の機能をもつ低周波信号処理はオペアンプをベースにディスクリート部品を用いたアナログ回路で実現されることが多い。しかしこの際いくつかの問題が生じる。一つは、ダイナミックレンジの制限である。一般にセンサのダイナミックレンジは幅広いことから、信号処理回路のダイナミックレンジも広いことが必要である。さらに後段でデジタル信号処理をする場合 A/D コンバータを配置することも多い。このとき入力ダイナミックレンジが 5V というケースが多く、一般的なオペアンプを電源電圧 5V で使用すると出力ダイナミックレンジは約 1.4V~3.6V となり A/D コンバータの入力ダイナミックレンジに対して大きく不足する事態となる。

またオペアンプを用いた場合、オフセットの問題がつかまとう。さらに根本的な問題として、一旦、回路定数を定めてしまうと、ソフトウェアほど容易に定数の変更ができない。さらに計算上で得られた定数を実現する部品が存在しないことはしばしばである。

このような問題を解決する①~⑥の機能を自由に組み合わせることができる LSI の出現が望まれる。

LSI は元来、大量少品種にて適した電子回路ソリューションである。例えば民生家電機器の多くに専用 LSI が開発され組み込まれている。開発の問題から少量変品種に対応できるものは少なく、例外は FPGA などである。ただ、FPGA やゲートアレイはデジタル回路用のものが主である。アナログ用 LSI ではセミカスタム ASIC が最も少量生産に対応できる。しかしアナログのディスクリート回路と LSI 内蔵回路とは隔たりが大きく LSI 回路の設計には専門的なノウハウが必要であり、これまで少量生産用アナログディスクリート回路が専用 LSI 化されることは珍しかった。

本研究では、以上のように困難な問題をかかえるものの、センサ一般に用いることができるアナログ信号処理用 LSI の持つべき条件を明らかにし設計する。

2. 低周波信号処理用 LSI の基本仕様

〈2・1〉 低周波信号処理 LSI の基本仕様 本論で提案するセンサ一般に適用できる低周波信号処理 LSI の基本仕様を次のように定める。

- (S1) 多様なアナログ信号処理ができる。
 - (S2) 計測用として十分精度がよい。
 - (S3) 回路定数が簡単に設定でき、部品選定が容易である。
- 以上の基本仕様を満たす詳細仕様を次に示す。ここではバイポーラプロセスのもとで LSI を設計することにする。

〈2・2〉 多様なアナログ信号処理を実現する方策 基本仕様 (S1) を実現するために 1 章に示した 6 つの低周波信号処理機能を含め、それらを次の 8 つの回路要素で構築する。

① レベル増幅機能

- (a) 入出力フルスイングオペアンプ
- (b) ローノイズオペアンプ
- (c) モニタ回路

② レベル検波機能

(d) 絶対値検波回路

③ 帯域制御機能

- (e) フィルタ回路
- (f) フィルタ用電流調整回路

④ レベル調整機能

(g) AGC 回路

⑤, ⑥ 安定化電源, 安定化電流源

(h) 基準電圧源回路および基準電流源回路

これらの 8 回路要素は LSI 中に独立して存在し、基板の外部結線を自由に組み合わせることで自由度の高い信号処理ができるようにする。

〈2・3〉 精度がよく回路定数、部品選択を容易にするための方策 基本仕様 (S2), (S3) を満たすために、上述した 8 回路要素に関する仕様を以下に示す。

(a) 入出力フルスイングオペアンプ

- バイポーラプロセスにて入出力電圧を電源電圧から接地電圧範囲内で動作させる。

(b) ローノイズオペアンプ

- 入力オフセットを極力小さくする。

(c) モニタ回路

- 入力インピーダンスを高くして外部負荷から入力部への影響を抑える。
- 低出力インピーダンスにして外部に大きな負荷が接続されても信号系に影響を与えない。
- 消費電力を小さくする。

(d) 絶対値検波回路

- 振幅の歪みを低減する。
- 入力ダイナミックレンジを広くする。

(e) フィルタ回路

- 外部結線によりフィルタ特性 (ローパスフィルタ, ハイパスフィルタなど) を自由に変えることができる。
- フィルタの遮断周波数を容易に調整できる。

(f) フィルタ用電流調整回路

- フィルタ回路に質の高い電流を供給する。
- 同一性のフィルタを多段階構成する場合の特性のばらつきを吸収する。

(g) AGC 回路

- AGC 制御信号レベルと出力信号レベルの関係をリニアにする。
- 出力の直流オフセットを小さくする。

(h) 基準電圧源回路および基準電流源回路

- 両回路とも温度特性を限りなく 0 とする。

3. 要素回路の設計

前章に各要素回路の設計仕様を示した。本章では各要素回路をいかに設計するかについて述べる。

〈3・1〉 入出力フルスイングオペアンプ LSI 内の微細加工が進み電源電圧は低くなっている。これに伴い、入

力ダイナミックレンジを接地電圧から電源電圧まで拡大することは重要な課題となっている。現在存在する入出力フルスイングオペアンプは入力部の差動増幅器をFETで構成するか、回路全体をFETで構成している⁽⁴⁾⁽⁵⁾。差動増幅器をFETで構成するとオフセットを誘発する。ここでは、この問題を避けるためにバイポーラトランジスタのみで入出力フルスイングオペアンプを実現した。提案するオペアンプは入力部と出力部のフルスイング化から構成されている。

はじめに入力部のフルスイング化について述べる。提案する入出力フルスイングオペアンプは入力信号が基準電圧から接地電圧までの回路と、基準電圧から電源電圧までの回路を別々に設けた。それぞれの回路をFig.1(a)と(b)に示す。

Fig.1(a)に示した回路では入力部の差動増幅器がPNPトランジスタで構成され、それぞれのトランジスタがダーリントン接続されている。これにより基準電圧と接地電圧間に生じる非動作領域が解消できる。またFig.1(b)のようにNPNトランジスタを用い差動増幅器を構成すれば、基準電圧から電源電圧まで非動作範囲が解消される。これら2つの回路を用い入力部を構成することで入力フルスイング化を実現した。続いて出力部についてFig.2に示す。通常のオペアンプでは出力回路にプッシュプル回路が用いられ、出力部はコレクタ接地となり低出力インピーダンスを実現している。この方法では接地電圧と電源電圧間に非

動作領域が生じる。これを解決するためにFig.2に示した回路のように、出力部のトランジスタをコレクタ接地からエミッタ接地と変えた。同時に出力部に矢印方向の電流を常に流すことで出力部のフルスイング化を実現した。

〈3・2〉ローノイズオペアンプ ローノイズオペアンプでは出力オフセット電圧を最小限に抑えることが重要である。その回路図をFig.3に示す。

オペアンプのオフセットを決定する主要因は、差動増幅器を構成するトランジスタペアQ1とQ2のバランス、能動負荷を構成するトランジスタペアQ3とQ4のバランスおよび抵抗ペアR1とR2のバランス、最終シングル変換器を構成するトランジスタQ13コレクタ電流とQ6コレクタ電流のバランスである。

最終シングル変換器を構成するトランジスタQ13とQ6のコレクタ電流をバランスさせるには、電流源回路を構成するトランジスタ列Q12, Q13, Q14のバランスおよび抵抗列R5, R6, R7のバランスを取ることが重要である。これらの課題を解決するために、バランスが要求されるトランジスタや抵抗を近傍配置して拡散のばらつきを最小限に抑えると同時に、集積回路上に発生する熱条件の差による特性のばらつきも最小限に抑えた。

さらに今回採用した集積回路のプラットフォームがトランジ

(a) 基準電圧から接地電圧までの回路

(a) The input circuit from reference voltage to ground

(b) 基準電圧から電源電圧までの回路

(b) The input circuit from reference to power supply voltage

図1 入出力フルスイングオペアンプの入力部

Fig.1. The input circuit in the full swing operational amplifier.

図2 入出力フルスイングオペアンプの出力部

Fig.2. The output circuit from in the full swing operational amplifier.

図3 ローノイズオペアンプ

Fig.3. Low noise operational amplifier.

図4 モニタ回路

Fig. 4. Monitor circuit.

スタや抵抗をあらかじめ規則配置したタイルアレイ構造であることを利用して近傍配置の理想型である隣接配置を行い、ペアリングの精度を最大限に高めた。

〈3・3〉 モニタ回路 この回路では低出力インピーダンス、高入力インピーダンスにすることが求められた。その回路図を Fig.4に示す。

この回路では、Q0, Q1, Q3, Q6 のトランジスタでスイッチング歪みを低減するダイヤモンド型プッシュプル出力回路を構成している。本来 Q0 と Q1 は出力トランジスタのバイアス用ダイオードになるが、ここではトランジスタに変更し h_{FE} を高めた。また無帰還バッファを構成することで容量性負荷、高負荷や波形が飽和する場合に不安定にならない構造とした。さらに、本 LSI は高周波信号処理用 LSI ではないことから、負荷インピーダンスを 600Ω までドライブ可能な回路として、消費電流の増大を抑えた。

〈3・4〉 絶対値検波回路 ディスクリート部品を用いて絶対値検波回路を構成する場合には、ダイオードを用いた電圧クランパー回路が一般的に用いられる。しかし、このクランパー回路では、不感帯や歪みをもつこと、温度特性が悪いことから LSI 内に入れることを避けたい。その代替手段として、電流信号に極性を施す電流制限回路を設計した。この回路は入出力フルスイングオペアンプと同様に基準電圧を境に2つの回路で構成した。Fig.5に入力信号が正領域の回路を示す。

Fig.3の左側から入力された信号 I を

$$I = I_0 \pm i_{sig} \quad (1)$$

とする。 I_0 は定常的に流れる直流成分、 i_{sig} は信号の変動成分である。入力信号は Q2 と Q4 から構成されるカレントミラー回路により右側に複写される。Fig.5の A 点では結果的に3経路からの電流の足し引きがおこなわれ、 i_{sig} の正負により次のようなことが起こる。

入力信号が

$$I = I_0 + i_{sig} \quad \text{のとき} \quad i_a = i_{sig}$$

$$I = I_0 - i_{sig} \quad \text{のとき} \quad i_a = 0 \quad (2)$$

図5 絶対値検波回路の原理図(入力信号が正領域の場合の回路)

Fig. 5. The absolute detection circuit for the positive voltage.

となる。つまり信号が正領域にあるときのみ信号が出力される。また Q42 はラッチアップを防止する回路である。

入力信号が負領域のための回路は Fig.5に示した回路と同様の構造で、NPN トランジスタでカレントミラー回路を構成することで実現している。この他にもカレントミラー回路を高精度化するために電流補償回路を導入している。

絶対値検波回路では、さらに入力ダイナミックレンジを大きくするために入出力フルスイングオペアンプと同様の入力部とした。

〈3・5〉 フィルタ回路 フィルタの構成を自由に変えることが可能であり、遮断周波数を容易に調整できるようにするために、ジャイレータ技術を用いた。ジャイレータ技術を用いたフィルタの設計はいくつか例があるが、設計が非常に高度であるため実際に製造までたどりついている例は見あたらない⁽⁶⁾。

ジャイレータ技術とは、インダクタンスをキャパシタンスで等価実現する技術のことをさす。本論文の低周波アナログ信号処理では大きなインダクタンスを必要とし、そのためにジャイレータの一つの特徴であるキャパシタンスを相互コンダクタンスで除してインダクタンス化する。これにより小さな容量でおおきなインダクタンスを等価実現する。また相互コンダクタンス g_m を調整することで、フィルタの遮断周波数が容易に調整できる。

①基本原理

ここでは Fig.6の原理図を用いてジャイレータの基本原理解を説明する。

入力電圧がトランジスタの順方向電圧 V_{be} に比べ十分大きいとする。このとき Fig.6の回路方程式は次のようになる。

$$R_1 \cdot i_c = V_L$$

$$R_2 \cdot i_L = V_c$$

$$C \cdot \frac{dV_c}{dt} = i_c \quad (3)$$

上式は次のようになり

図6 ジャイレータの原理

Fig. 6. A model of a gyrator circuit.

図7 差動増幅入力回路を用いたジャイレータ

Fig. 7. The gyrator realized by using the differential amplifiers.

$$R_1 \cdot R_2 \cdot C \frac{di_L}{dt} = V_L \quad (4)$$

この回路端子間の特性はコイルの特性として与えられ、インダクタンス L は次のように等価的に与えられる。

$$L \equiv R_1 \cdot R_2 \cdot C \quad (5)$$

②差動増幅入力回路によるジャイレータ

Fig.6に示したジャイレータと等価な回路は差動増幅入力回路を用いて安定に実現できる。その基礎となるモデルをFig.7に示す。

Fig.7には2つのコンバーターがあるが、これが差動増幅入力回路である。この差動増幅入力回路は差動増幅器と電流出力回路から構成され、入力電圧差を電流として出力する電圧電流変換器である。電流出力回路はエミッタ接地回路のことで、出力であるコレクタの出力インピーダンスはトランジスタの一般等価回路でも無限大として取り扱うことができる。この電圧電流変換器の入出力関係は次のように表される。

$$I_{in} = e_{out} \cdot g_m$$

$$e_{in} \cdot g_m \cdot Z = e_{out} \quad (6)$$

上式の上の式はコンバーター2の入出力関係で、下の式はコンバーター1の入出力関係に加え、コンバーター1とバッファの間のインピーダンス Z を考慮した式となっている。上式より入力端子間のインピーダンス Z_{in} は次のようになる。

$$Z_{in} \equiv \frac{e_{in}}{I_{in}} = \frac{1}{g_m^2 \cdot Z} \quad (7)$$

(7) 式から入力端子間のインピーダンスは回路中のインピーダンス Z の逆数となっている。また、入力端子間のインピーダンスは相互コンダクタンス g_m で調整できることも示している。 g_m を調整することは、Fig.7中に示したコンバー

図8 ジャイレータを用いたローパスフィルタ

Fig. 8. A low-pass filter using a gyrator.

ターの電圧-電流変換効率を変化させることである。入力回路がこのような差動増幅入力回路で構成されている場合には、差動増幅入力回路に流す電流を調整すればいいことになる。(7) 式において、インピーダンス Z がコンデンサの場合以下ようになる。

$$Z = \frac{1}{j\omega C}$$

$$Z_{in} = \frac{j\omega C}{g_m^2} \quad (8)$$

式(8)より等価的にコイルがつくれ、その値は相互コンダクタンス g_m で調整される。

③ジャイレータ回路で構成したローパスフィルタ

設計したジャイレータを用いるフィルタ回路では、外付部品の接続のしかたを変えることでローパスフィルタとハイパスフィルタを構成することができる。ここでは②で説明した、電圧電流変換器を用いてローパスフィルタを構成する方法について述べる。Fig.8にこのフィルタを示す。この回路はジャイレータ機能を利用していない。 Z_1 と Z_2 はコンデンサを接続し、コンデンサとして働かせている。Fig.6に示した回路は2次のローパスフィルタである。この2次フィルタの遮断周波数特性は、集積回路内のインピーダンスと外付け素子の Z_1 と Z_2 の絶対値より決定される。また、 Z_1 と Z_2 の比は、バタワース、チェビシェフなどフィルタの減衰特性を決める要素である。

④ジャイレータ回路で構成したハイパスフィルタ

Fig.9(a)に提案するジャイレータを用いたハイパスフィルタ回路を示す。

Fig.9(a)の回路において Z_1 と Z_2 はともにコンデンサを使用する。 Z_2 の出力にはバッファ2の出力が電圧電流変換された後にフィードバックされる。これは、出力電圧を入力にフィードバックすることであり、 Z_1 の逆数のインピーダンスを実現している。 Z_2 を経た入力信号は、バッファ1を介して、上の電圧電流変換器(コンバーター1)で電流に変換され、 Z_1 に加えられる。これも同様に入力電圧を電流に変換してジャイレータ化の対象となるインピーダンスに加えるための必須条件である。実際に Z_1 に C_1 を接続しジャイレータ化したときのインピーダンス Z'_1 は以下のようになる。

$$Z'_1 = \frac{j\omega C_1}{g_m^2} \quad (9)$$

Fig.9(a)の等価回路をFig.9(b)に示す。 Z_2 にコンデンサ C_1 を接続し、ジャイレータ化された Z_1 、つまり Z'_1 でハイパスフィルタを構成する。

〈3・6〉 フィルタ用電流調整回路 前節で述べたように本論文で提案しているフィルタはジャイレータで構成され、その遮断周波数は外付けのコンデンサと相互コンダクタンスで決まる。相互コンダクタンスはジャイレータに流す電流で定まる。電流源回路で発生された電流をより精度よく供給するためにフィルタ回路とは独立要素として設計した。本要素では一般的に無視しうる温度特性をも追求し、温度補償回路を組み込み精度良く電流をジャイレータに供給することを実現した。その回路図を Fig.10 に示す。電流源回路で発生させた電流は、このフィルタ用電流調整回路に至るまでに、計3組のカレントミラー回路を経由し、アーリー効果や電流増幅率の温度特性などを原因としてわずかなばらつきと温度特性を有している。シミュレーションによると-数10ppmである。

Fig.10において電流調整回路はQ12~Q16のように5個のトランジスタを1単位としている。従って Fig.10では、計4組構成されている。電流調整回路の基本原理は、入力

ダイナミックレンジが1Vの電圧入力・電流出力コンパレータである。入力ダイナミックレンジは $2.5V \pm 0.7V$ に設定した。つまりフィルタ調整用端子の電圧が $1.8V \sim 3.2V$ の範囲で調整ができる。Q15のベースには電流源からきた電圧、Q16に Fig.10の右端で作られた温度特性を持った電圧を加えることで温度補償を行った。

〈3・7〉 AGC 回路 AGC システムは多様な回路要素から構成される。その一例として信号増幅器、レベル検波器、ローパスフィルタ、レベル制御機器などである。このうち本 LSI に組み込んだ AGC 回路とはレベル制御機器の部分である。

本要素は AGC 制御信号に従いレベル制御をおこなうために双差動増幅器を用いた。Fig.11に双差動増幅器のモデルを示す。

この双差動増幅器では、入力電圧 V_1 と V_2 の大小関係により I_{out} が変化する。はじめに電流信号を定義する。

$$I = I_0 + i_{sig} \dots \dots \dots (10)$$

I_0 は常に存在する信号で直流成分である。また i_{sig} は信号のうち実際に変動する成分である。

① $V_1 > V_2$

このとき双差動増幅器の外側のトランジスタ Q34 と Q44 がアクティブとなり、出力の I_{out} は次のようになる。

$$I_{out} \cong I = I_0 + i_{sig} \dots \dots \dots (11)$$

(a) ジャイレータを用いたハイパスフィルタ
(a) High-pass filter using gyrators

(b) 等価回路
(b) Equivalent circuit

図9 ジャイレータを使ったハイパスフィルタとその等価回路

Fig.9. A high-pass filter using gyrators and an equivalent circuit.

図11 双差動増幅器のモデル

Fig.11. A model of the bi-differential amplifier.

図 12 基準電圧源回路および基準電流源回路
Fig. 12. A circuit for reference voltage and current.

この状態で出力 I_{out} は直流成分 I_0 に加え変動する成分 i_{sig} も出力することになるので減衰は起きていない。

② $V_1 < V_2$

この場合、双差動増幅器の内側のトランジスタ Q33 と Q43 がアクティブとなり出力 I_{out} は以下ようになる。

$$I_{out} \cong I_0 \quad (12)$$

この状態で出力は直流成分となり入力信号が全く出力されない無信号状態となる。

③ $V_1 = V_2$

すでに示した①と②から想像できるように、③の状態では①と②の中間となる。従ってトランジスタは4つともアクティブとなる。このとき出力 I_{out} は以下ようになる。

$$\begin{aligned} I_{out} &\cong \frac{1}{2}I + \frac{1}{2}I_0 \\ &= I_0 + \frac{1}{2}i_{sig} \quad (13) \end{aligned}$$

以上①～③に示したように出力 I_{out} は常に直流成分 I_0 を持ち、 i_{sig} が変化していることが確認できる。つまり双差動増幅器は V_1 と V_2 の電圧を変化させることでレベル制御器として働く。ただしこの双差動増幅器は指数特性をもつため、その入力部に AGC 制御信号を対数変換し、その信号を印加し、リニア特性を実現した。またレベル制御器は、単体でフィードバックをかけることによりオフセットが小さくなるオペアンプとは異なり、レベル制御器内でオフセットを小さくする必要がある。そのため内部のカレントミラー回路で発生するベース電流の誤差をキャンセルする回路を組み込み、直流オフセットの軽減を実現した。

〈3・8〉 基準電圧源回路および基準電流源回路 基準電圧源回路はバンドギャップ電圧源回路を用いて温度特性が限りなく 0 となるようにした。その回路を Fig.12 に示す。

一般にバンドギャップ基準電圧 V_{bg} はプロセスにも依るが、電圧の温度係数を 0 に設定した場合、およそ 1.2V～1.3V である。従って、温度係数が 0 の任意電圧値 V_{ref} が

必要な場合には、1.2V～1.3V の基準電圧値を直流増幅により任意電圧値まで上げる必要がある。つまり次のようになる。

$$V_{ref} = V_{bg} \times \frac{R_1 + R_2}{R_1} \quad (14)$$

R_1 と R_2 に流れる電流値の精度や温度特性は $V_{ref}/(R_1 + R_2)$ で表すことができる。一般に半導体内部の集積化抵抗を用いるよりも集積回路の外部定数として抵抗部品を選定すると、温度特性を限りなく 0 に近づけることができる。

各要素に電流を分配する基準電流源回路は、基準電圧源回路から電流を作り出す回路とした。また各要素に分配する電流を精度よいものにするために電流補償回路を組み込んだ。具体的にはバンドギャップ電圧源から任意の電圧源を得るために接続された R_1 と R_2 に流れる電流誤差を Q8 と Q9 で構成するダーリントン接続によるコレクタ接地回路を用いることで、通常誤差の 2 乗分の 1 まで小さくしている。Q33 は電流源分配を司るカレント・ミラー回路の基準側であり、Q35～Q46 は各要素へ基準電流を配る役割を果たしている。この方式の電流複写回路では、Q33 のコレクターに Q33 のエミッター電流に加えて、Q35～Q46 のベース電流の総和まで流れるため複写電流に大きな誤差が伴う。さらに h_{FE} のばらつきにも弱い。そこで、Q30、Q31、Q32、Q34 から構成されるベース電流補償回路を組み込んだ。Q30 が Q35～Q46 のベース電流を吸い込むことにより、精度の良い電流を各要素へ送り出すことが可能である。

4. 評価

〈4・1〉 製造された LSI 前章に詳細な設計仕様を示したが、実際に 48 ピンの QFP パッケージ (10mm × 10mm) を用い製造をおこなった。製造された LSI の外観と内部の素子配置を Fig13 に示す。

〈4・2〉 評価 本節では製造された LSI の性能試験結果を述べる。

①入出力フルスイングオペアンプとローノイズオペアンプの特性

(a) 外観

(a) Appearance

(b) 内部配置

(b) Internal structure

図 13 製造された LSI の外観と内部構造

Fig. 13. The appearance figure and internal structure of the LSI.

表 1 入出力フルスイングオペアンプとローノイズオペアンプの入出力換算オフセット

Table 1. Offset voltages of the full swing Op Amp and the low noise Op Amp.

Sample No.	Full swing Op Amp [mV]	Low noise Op Amp [mV]
1	1.6	-2.0
2	12	-1.9
3	0.91	-5.4
4	-1.6	-1.7
5	-0.40	-1.5
6	1.2	-1.7
7	-1.8	-2.5
8	0.62	-3.5
9	0.11	-1.9
10	-0.14	-2.0
mean	1.3	-2.4
s.d.	4.0	1.2

10 個のサンプルを用いて入力オフセットを計測した。その結果を Table 1 に示す。

Table 1 に示した通り、製造された LSI の入出力フルスイングオペアンプとローノイズオペアンプの入力換算オフセット電圧は数 mV である。汎用オペアンプの入力換算オフセットが数 10mV であることを考えれば、極めて小さいことがわかる。

次に入出力フルスイングオペアンプとローノイズオペア

図 14 入出力フルスイングオペアンプの周波数特性

Fig. 14. Frequency response of the full swing operational amplifier.

図 15 ローノイズオペアンプの周波数特性

Fig. 15. Frequency response of the low noise operational amplifier.

ンプの周波数対ゲイン図、位相線図を Fig.14 と Fig.15 示す。

Fig.14 と Fig.15 より入出力フルスイングオペアンプとローノイズオペアンプのオープンループゲイン、位相余裕、ゼロクロス周波数を求めた。また同グラフの周波数対オープンループゲイン特性を直線近似することでゲインバンド幅を求めた。PSRR, CMRR は専用評価回路によりシミュレーションを実施し算出した。この結果を Table 2 に示す。

②基準電圧源回路の温度特性

基準電圧の温度特性の試験結果を Fig.16 に示す。

試験では製造された LSI に 5V の電源電圧を印加して測定した。従って基準電圧は 2.5V である。この温度係数は $-159\text{ppm}/^\circ\text{C}$ であり小さいことがわかる。このことは LSI 全体の性能にかかわることであり重要なことである。

表2 入出力フルスイングオペアンプとローノイズオペアンプの特性

Table 2. Difference of characteristics of full swing operational amplifiers and low noise operational amplifier.

Index [Unit]	Full swing Op AMP	Low noise Op AMP
Open loop gain [dB]	102	113
Zero cross frequency [MHz]	1.21	5.03
Phase margine [deg]	61.7	67.2
Gain Band width [MHz]	1.34	4.90
PSRR [dB]	82.6	95.7
CMRR [dB]	104	107

図16 基準電圧源の温度特性

Fig. 16. Temperature characteristics of the reference voltage.

図17 電源電圧に対する基準電圧の変化

Fig. 17. Relation between the changes in the source voltages and the reference voltage.

Fig.17に電源電圧の変化に対する基準電圧の変動を示す。電源電圧変動に対する基準電圧の変化率は9.65mV/Vである。電源電圧に対してわずかに基準電圧が変動しているが、これはカレントミラー回路を構成するPNPトランジスタ対がアーリー効果により電流精度が低下することによる。しかし基準電圧は一般的に設定電源電圧の1/2に設定するのが通例である。

③フィルタ調整機能

Fig.18にフィルタ調整に関する試験結果を示す。Fig.18の横軸はジャイレータの電流調整端子の電圧(ジャイレータに流す電流に比例)、縦軸は遮断周波数を示している。またグラフ中には4つの特性が示されているが、それぞれの特性は同じ回路で外付けコンデンサのみを変えたものである。Fig.18より同じコンデンサのもとで、ジャイレータに流す電流を変えることで遮断周波数が、およそ10倍可変できることがわかる。

④フィルタの温度特性

製造されたLSIのフィルタを用いたハイパスフィルタと

図18 フィルタの調整電圧と遮断周波数

Fig. 18. Relation between fine adjustment voltages and cutoff frequencies.

図19 遮断周波数の温度特性

Fig. 19. The temperature characteristic of cutoff frequency.

ローパスフィルタを構成し、温度試験を行った。その際、外付けのコンデンサはポリエチレン・フィルムコンデンサを用いた。その結果をFig.19に示す。横軸に温度、縦軸に遮断周波数を示す。

Fig.19を見ると温度が上昇するに伴い、遮断周波数がわずかに下がっている。Fig.19から読みとれるフィルタの温度特性は以下ようになる。

LPFの温度特性：-139ppm/℃

HPFの温度特性：-161ppm/℃

また外付けのコンデンサ(ポリエチレン・フィルム・コンデンサ)の温度特性は+167~333ppm/℃(+1%~+2%, 20℃→80℃)である。ここで、フィルタの遮断周波数 F_c は次のように表せる。ただし、 C_1 , C_2 はフィルタに接続されているコンデンサの容量、 Z_1 , Z_2 は、コンデンサが接続されている電流出力回路の出力インピーダンス、 I_{adj} はジャイレータに流れる電流、 V_T は熱電圧である。

$$\begin{aligned}
 F_c &= \frac{1}{2\pi\sqrt{(C_1/g_m)(C_2/g_m) \cdot Z_1 \cdot Z_2}} \\
 &= \frac{g_m}{2\pi\sqrt{C_1 \cdot C_2 \cdot Z_1 \cdot Z_2}} \\
 &= \frac{I_{adj}/V_T}{2\pi\sqrt{C_1 \cdot C_2 \cdot Z_1 \cdot Z_2}} \dots\dots\dots (15)
 \end{aligned}$$

上記の式よりフィルタの遮断周波数 F_c と C_1 , C_2 , ジャイレータに流れる電流 I_{adj} は以下のような関係となる。

$$F_c \propto \frac{I_{adj}}{\sqrt{C_1 \cdot C_2}} \dots\dots\dots (16)$$

図 20 フィルタへの入力信号レベルと遮断周波数
Fig. 20. Relation between the input level of filters and cutoff frequency.

外付けコンデンサの温度係数を上式に代入すると、コンデンサの温度特性がフィルタの遮断周波数に与える温度係数は $-167 \sim -333 \text{ ppm}/^\circ\text{C}$ となる。従ってフィルタの遮断周波数の温度特性は外付けコンデンサの温度特性が原因であると言える。また、フィルタの電流調整用に用いている外付け半固定抵抗器(温度特性の良い金属被膜品を採用)も若干の温度特性を有しており、抵抗値の温度特性が電流値 I_{adj} の温度特性に置換され、最終的にフィルタの g_m の温度特性となり、遮断周波数に温度特性を与えていることも考えられる。

⑤フィルタの線形性

フィルタ回路の項で示したように、本 LSI ではフィルタにジャイレータ技術を用いている。この技術では帰還をかけていない構成となっている。ここではフィルタの線形性についての評価結果を示す。Fig. 20 に、上記④の評価と同様な設定で、入力信号のレベルに対する遮断周波数の変化を示す。Fig. 20 に示した結果より、ハイパスフィルタとローパスフィルタは共に、入力信号のレベルが変化しても遮断周波数がほとんど変化しないことが確認できる。従って、本 LSI のフィルタは線形性を確保できていると言える。

⑥絶対値検波回路の入出力特性

絶対値検波回路の入出力を Fig. 21 に示す。Fig. 21 は横軸に入力信号の電圧レベル、縦軸に出力信号の電圧レベルを示している。

Fig. 21 より入力信号は 0V から 5V までの範囲で変化でき、入力に関してフルダイナミックレンジに対応できている。また絶対値検波された信号は最高でおよそ 1.6V まで出力される。

図 21 絶対値検波回路の入出力関係
Fig. 21. Input-output relation of the absolute detector.

図 22 AGC 回路の制御電圧と AGC 回路出力電圧の関係
Fig. 22. Relation between the AGC control voltage and the AGC output.

⑦AGC 回路特性

Fig. 22 に AGC 回路の制御特性を示す。Fig. 22 の横軸は AGC 回路に制御信号の電圧レベル、縦軸に AGC 回路の出力電圧レベルを示している。

Fig. 22 の AGC 回路の制御信号と AGC 回路の出力関係を見ると、制御信号がおよそ 1.5V~3.0V の間で両者の関係がほぼリニアとなっている。制御信号がおよそ 1.5V~3.0V 間で AGC のレベル制御器が動作していることから、このレベル制御器はリニアな範囲で動作していることがわかる。また AGC 回路の制御信号のダイナミックレンジがおよそ 1V であることもグラフからわかる。

5. むすび

本論文では多様なセンサに対応できるようなアナログ信号処理用 LSI を設計、製造をおこなった。その際、低周波信号処理として必要な 6 つの機能をあげ、それを満たすための要素を 8 つあげ設計をおこなった。それぞれの設計においては、詳細な仕様をもとに設計をおこなった。その主なものをあげると以下ようになる。

フィルタ回路はジャイレータ技術を用いた。これによりフィルタ構成を自由に変えることができ遮断周波数を容易に調整できる回路となった。

入出力フルスイングオペアンプではバイポーラトランジスタのみで設計をおこなった。これにより従来から FET を用いたフルスイングオペアンプに比べオフセットの面で有利なものとなった。

絶対値検波回路では、ダイオードを用いない方法で設計をおこなった。これにより不感帯、温度特性、歪みの問題が解決された。

製造された LSI では、評価の章で示したように精度のよい LSI ができあがっていることがわかる。また、実際にこの LSI を用いたシステムで 0.1Hz から 10Hz 程度の超低周波信号のレベル検出に応用し、数ヶ月にわたる実証試験を行った。その結果、安定して高精度な計測ができることを確認した。

(平成 14 年 3 月 29 日受付, 平成 14 年 12 月 9 日再受付)

文 献

- (1) M. Morimura: "Sensing Technology", *Journal of the Society of Instrument and Control Engineers*, Vol.24, No.11, pp.46-53, (1985-11) (in Japanese)
森村正直:「センシング技術 [I]」, 計測と制御, **24**, 11, pp.46-53 (1985-11)
- (2) T. Kitamori: "Measurement Algorithm", *Journal of the Society of Instrument and Control Engineers*, Vol.27, No.5, pp.373-376 (1988-5) (in Japanese)
北森俊行:「計測アルゴリズム」, 計測と制御, **27**, 5, pp.373-376 (1988)
- (3) M. Ishikawa: "Parallel Processing for Sensory Information", *The Transactions of the Institute of Electronics, Information and Commun. Engineers C-II*, Vol.J74-C-II, No.5, pp.255-266 (1991-5) (in Japanese)
石川正俊:「センサ情報の並列処理技術」, 電子情報通信学会論誌, C-II, **74-C-II**, 5, pp.255-266 (1991-5)
- (4) S. Hatanaka, T. Ogawa, R. Toru, Y. Ryuji, and K. Taniguchi: "CMOS Rail-to-Rail OPAMP", *The Transactions of the Institute of Electronics, Information and Communication Engineers C*, Vol.J38-C, No.6, pp.559-566 (2000-6) (in Japanese)
畠中信伍・小川 徹・吉村隆治・谷口研二:「CMOS Rail-to-Rail オペアンプ」, 電子情報通信学会論誌, C, **J38-C**, 6, pp.559-566 (2000-6)
- (5) A. Matsuzawa: "CMOS Operational Amplifier", *The Transactions of the Institute of Electron, Inf and Commun. Eng. C*, Vol.J84-C, No.5, pp.357-373 (2001-5) (in Japanese)
松澤 昭:「CMOS 演算増幅器」, 電子情報通信学会論誌, C, **J84-C**, 5, pp.357-373 (2001-5)
- (6) K. Kubota and M. Okine: "A Realization of Multi-Port Gyration Using Current Mirror Circuits", *The Transactions of the Institute of Electrical Engineers of Japan*, Vol.121-C, No.4, pp.769-774 (2001-4) (in Japanese)
窪田謙一・沖根光夫:「カレントミラー回路を用いた多端子ジャイレータの実現」, 電気学会誌, **121-C**, 4, pp.769-774 (2001-4)

渡 邊 崇 士 (正員) 1977 年 6 月 29 日生。2000 年 3 月法政大学工学部システム制御工学科卒業。2002 年 3 月法政大学大学院工学研究科システム工学専攻修士課程修了。同年 4 月松下電器産業 (株) に入社。

渡 辺 嘉二郎 (正員) 1944 年 7 月 7 日生。1972 年東京工業大学大学院理工学研究科博士課程 (電気工学専攻) 修了。75 年法政大学工学部計測制御専攻助教授, 81 年テキサス州立テキサス大学オースチン研究員, 83 年法政大学工学部システム制御工学科教授, 現在に至る。計測理論, 自動制御の研究に従事 (工学博士)

中 村 哲 夫 (非会員) 1956 年 5 月 18 日生。1980 年 3 月慶應義塾大学工学部電気工学科卒業。同年 4 月パイオニア (株) に入社。高周波回路設計およびアナログ LSI 回路開発に従事。現在 (株) ジェビコ取締役兼システム LSI 部部长。アナログ LSI 回路開発等に従事。

藤 井 康 弘 (非会員) 1975 年 9 月 26 日生。2001 年 3 月法政大学工学部システム制御工学科卒業。同年 4 月 (株) ジェビコ入社。アナログ LSI 回路設計に従事。