マイクロストリップラインコーナのカット形状と 位相遅延時間の検討

学生員 奈良 茂夫 正員 越地 耕二

Study on Cutting Shape and Phase Delay Time at Bend in Microstrip Line

Shigeo Nara, Student Member, Kohji Koshiji, Member

Impedance discontinuity at bend in microstrip line is caused by the geometrical variation at the bend, and it deteriorates the signal integrity and radiates the undesired emission. Further, the phase delay time at the bend is reduced because of the shortcut of current path on the bend. In this paper, several cutting shapes of the bend were investigated in order to improve both characteristics of the S21 and the phase delay time at the bend. As a result, the optimum cutting shape improving the both characteristics was determined.

キーワード：ミアンダ線路，位相遅延時間，コーナ，モーメント法

Keywords : meander line, phase delay time, corner, method of moments

1. はじめに

昨今の高速デジタル処理回路では，複数の信号間のタイミングを合わせるために，ジグザグ配線により意図的に遅延時間を作るミアンダ配線が多く見られるようになってきた。しかしながら，ミアンダ配線は配線長が一定であっても設計方法の違いによって遅延時間に差を生じることが知られており，高速回路では問題になる場合がある。ここでは，特にミアンダ配線の間隔やミアンダ数の違いによって変化する遅延特性に関して研究している⁽¹⁾。

ミアンダ配線では多数個のコーナが存在するが，一般的にコーナではインピーダンスの不連続を改善するためにコーナ外側を斜めにカットする方法が知られている。

著者らは，これまでにミアンダ配線のコーナ部において位相遅延時間の短縮がおこることや，コーナ部分でのインピーダンス整合のためのカットによって，更に位相遅延時間の短縮することを示してきた⁽²⁾。

本研究ではコーナ部分の内側コーナカットによって位相遅延時間の増加する特性を利用して，マイクロストリップラインのコーナ部分の位相遅延時間が，直線の位相遅延時間と同等になる両側コーナカットについて検討した。

2. 外側コーナカットモデル

〈2・1〉 解析モデル 図 1 に外側コーナカットのモデル

東京理科大学
〒278-8510 千葉県野田市山崎 2641
Tokyo University of Science.,
2641 Yamazaki Noda-shi, Chiba 278-8510

図 1 外側コーナカットのモデル例

Fig. 1. Various types of bend shapes

ル例を示す。図 1(a)はカットなしのモデルであり，(b)は良く知られている外側カットのモデルである。配線幅を W とし外側カット幅 W_{cut_out} を $2^{1/2}W$ よりも大きくカットすると(b)のように直線配線部の一部もカットされる。このタイプのモデルを TypeA とした。(c)は外側カット幅 W_{cut_out} を $2^{1/2}W$ よりも大きくしても直線部分はカットしないモデルであり TypeB とした。

〈2・2〉 解析方法 ここではモーメント法シミュレータ(Sonnet Em)を用いる。解析精度の確認として，試作したミアンダ線路の位相遅延時間を測定したところ解析結果と良好に一致した⁽³⁾。外側コーナカットモデルはマイクロストリップ構造とし，配線幅 $W = 0.3\text{mm}$ ，誘電体厚 $H = 0.15\text{mm}$ ，比誘電率 $\epsilon_r = 4.6$ ，特性インピーダンス $Z_0 \approx 50\Omega$ とした。図 1(b),(c)に示す配線幅 W に対する外側カット幅率(W_{cut_out}/W) $=0\sim 2.5$ と変化させたときの位相遅延時間と S21 を求めた。解析空間の分割寸法は 0.03mm とした。

〈2・3〉 S21・位相遅延時間 外側カット幅率に対する S21 の周波数 $1\sim 10\text{GHz}$ の平均値を図 2 (d)に示す。外側カ

図 2 外側・内側コーナカットの位相遅延時間

Fig. 2. Phase delay time at bend with cutting the inside/outside

図 3 内側コーナカットのモデル例

Fig. 3. Examples of bends with cutting the inside

ット幅率に対する 1GHz における位相遅延時間の解析結果を(e)に示す。コーナカット量を増加させると S21 は増加し、外側カット幅率が 1.6 付近で最大となる。位相遅延時間は外側コーナカット量を増加させると減少し、Type B のモデルでは外側カット幅率 (外側カット幅 Wcut_out/配線幅 W) が 1.6 付近のとき最小となる特性であり、Type A では外側カット幅率が 2.4 付近のとき最小となる特性である。

3. 内側コーナカットモデル

図 3(f)はコーナ部の内側をカットするモデルであり TypeC とした。45 度回転させたカット正方形の対角線の 2 分の 1 を内側カット幅 Wcut_in とし、配線幅 W に対する内側カット幅 Wcut_in の比率を内側カット幅率(Wcut_in/W)とし、内側カット幅率(Wcut_in/W)= 0~0.9 と変化させたときの位相遅延時間と S21 を求めた。内側カット幅率に対する 1GHz における位相遅延時間の解析結果を図 3(g)に示す。Type C では内側カット幅率が増加すると位相遅延時間は増加することがわかる。これは外側をカットする場合と逆の特性である。S21 平均値は内側カット幅率が増加すると減少し、内側カット幅率(Wcut_in/W)= 0.6, 0.9 のときそれぞれ-0.015dB, -0.058dB となり 0.6 付近より急激に減少する。

4. 両側コーナカット

外側カット幅率 Wcut_out/W=0,1.4 のときの電流分布をそれぞれ図 4(h),(i)に示す。(h)より、コーナ部分では電流がコーナの内側を流れやすくなるため位相遅延時間が短縮すると考えられる。また、外側のコーナカットにより、外側を流れる電流の経路も短くなるので、更に位相遅延時間が短縮すると考えられる。

図 5(j)は両側コーナカットのモデルであり、図 3(f)の Type

図 4 外側コーナカットと電流分布 (1GHz)

Fig. 4. Current distribution in case cutting the outside

図 5 両側コーナカットと電流分布

Fig. 5. Current distribution in case cutting both inside and outside

C の内側コーナカットに図 1(b)の外側コーナカットを追加した形状である。1GHz の直線の位相遅延時間は 309.5ps であるが、90 度コーナにすることで約 308.2ps に短縮する。図 3(g)より直線より位相遅延時間の大きくなる (Wcut_in/W)=0.6 を選択し、外側カット幅率 Wcut_out=2^{1/2} × (W-Wcut_in)としたときの 1GHz の電流分布を図 5(k)に示す。このとき、1GHz の位相遅延時間は 309.3ps となりほぼ直線に近い値を得られることが確認できた。

5. まとめ

コーナ部分のカット形状に関して、外側カットでは S21 は改善するが、位相遅延時間は短縮し最小となる外側カット幅率は TypeA,B 間で異なった。また、内側コーナカットでは内側カット幅率の増加と共に位相遅延時間は増加し、S21 は減少する特性であった。外側カットと内側カットの特性を考慮し外側と内側の両側をカットしたモデル Type D において、両側のカット率を調整し、コーナ部分において直線と同等の位相遅延時間を得られることが確認できた。

(平成 18 年 7 月 24 日受付)

文 献

- (1) S. Nara and K. Koshiji : "Improvement on Delay Time Characteristics of Strip Meander Line with Shielding Conductors Connected to Ground through Vias", *T. IEE Japan*, Vol.126-A, No.7, pp.723-724 (2006-7) (in Japanese)
奈良茂夫・越地耕二:「ビアを介してグラウンドに接続した遮蔽導体によるストリップミアンダ線路の遅延特性改善」, 電学論 A, **126**, 7, pp.723-724 (2006-7)
- (2) 奈良茂夫・越地耕二:「コーナ形状と遅延時間の検討」, 第 19 回エレクトロニクス実装学術講演大会論文, p.174-175 (2005)
- (3) 奈良茂夫・越地耕二:「プリント回路における遮蔽型多層ミアンダ線路の遅延時間の検討」, 超高速高周波エレクトロニクス実装学会平成 17 年度第 3 回公開研究会論文集, p.7-12 (2005)