ASIC の技術動向

正 員 田 丸 啓 吉 京都大学工学部電子工学教室

特 集

解 説

1. ま え が き

最近 ASIC (application specific IC) という言葉が盛んに使用されている。ASIC は、文字どおり特定用途向けの集積回路であって、用途からみれば従来から専用 IC と呼ばれていたものと同じである。異なる点は設計を含めた実現手法にある。1960 年代後半から 1970 年代初期にかけて、日本の LSI は電卓、時計などの専用 LSI (カスタム LSI) で育ってきた。その後、メモリーやマイクロプロセッサなどの標準品がのびて、LSI の代表製品になってきたが、ここに来て再び ASIC という名前で専用 LSI が注目を集めるようになってきた。以下では、このような ASIC の登場した背景、技術の現状、将来の課題などについて述べる。

2. 背景と特徴

集積回路技術の進歩により、高性能で高集積の LSI が広く使用されている。特別の製品を除いて、これらの LSI はメーカーで設計、製造されて、販売されてきた。ユーザの設計者は、多くの製品の中から適当なものを選択することだけが可能であって、製品の内部に立ちいることはできなかった。このような標準製品主流の中から、ASIC が登場してきた背景には次のような理由が考えられる。

第一に最も基本的な理由は、ユーザ製品の差別化の要求である。集積規模が増大して、1 個の LSI が装置の主要機能を果たすようになると、装置の性能は使用する LSI で決り、性能上の特徴を出すことは非常に困難になってくる。一方、エレクトロニクス製品の開発競争は激烈であるから、同じ LSI を使用して同じ性能の装置を開発するのでは意味がない。他社と異

なる、より高性能の装置や、他社より低価格の装置を開発するためには、ほかにない LSI を使用しなければならない。そのためには、市販の LSI を購入するのではなく、新しく自分用のものを設計しなければならない。このような事情から、LSI の設計まで行う意欲と能力をもつユーザが増えてきた。

第二の理由は、設計手法と CAD 技術の発達整備が進んだことである。LSI 設計は 1970 年代後半から進んだ集積規模の増大によって、重大な危機に陥った。設計量の増加、誤り修正の困難さによって、開発期間とコストが非常に増加することになった。特に大量の作業があるレイアウト設計が深刻であった。このため階層構成、規則的構成、標準化、基本回路設計の再利用など構造的設計法⁽¹⁾と呼ばれる設計手法が導入され、同時にそれを支援する CAD 技術が開発された。その結果、幾つかの比較的自動化の容易な設計手法と CAD システムが登場してきた。ASIC で実用されているゲートアレイやスタンダードセルなどの手法である。これらの手法は、非常に強い制約を課す代りに、短期間に多数の設計を可能にして、専用 LSI に対応しようとするものである。

第三の理由は、新しいビジネスとして積極的な市場開拓が行われたことである。もともと量産指向の大手半導体メーカーは ASIC には関心が薄く、アメリカのベンチャー企業が新しいビジネス機会として市場を開拓した。更に CAD 企業が加わり、設計用のハードウェアやソフトウェアツールを開発して販売したことにより、体制が調ってきた。その後大手メーカーも参入して現在のような活況を呈するようになった。このように ASIC は技術の面からみれば、技術進歩の必然の結果として出現したものであるが、一方、企業活動の面からみれば、小企業の旺盛な企業マインドによって、発展してきたものである。

ASIC の内容は必ずしも確定しているわけではな

"The Latest Trend of ASIC". By Keikichi Tamaru, Member
(Department of Electronics, Faculty of Engineering, Kyoto University)

い。ASIC という言葉は使用者からみた機能を問題にしている。この立場からみると、ASIC の中には、特定用途標準製品 (Application Specific Standard Product, ASSP) とユーザ専用製品 (User Specific IC; USIC または Customer Specific IC; CSIC) がある。前者は、最近急激に種類が増えてきている製品で、用途は定まっているが、その用途の中においては、一般性をもつ製品である。これに対して後者は文字どおり特定のユーザの装置にだけ使用する専用品である。

一方、フルカスタム、セミカスタムという言葉は製造側からみた表現で、実現手法を問題にしている。フルカスタムは通常の LSI と同じ方法で設計・製造する。セミカスタムは、設計は規格化したり、半製品を使用して設計を一部分に限定することにより、設計の作業量を減らし、同時に自動化を実現して多種類の専用 LSI に対処しようとするものである。具体的にはゲートアレイやスタンダードセルがある。実際 ASIC は、ゲートアレイやスタンダードセル製品を意味するように、狭義に解釈する考えもある。

ASIC の特徴は、ユーザが自分の装置に使用する LSI を、短期間に低価格で自由に設計製造できることである。その代り設計手法が限定され、チップの面積が大きく、面積効率が悪いことは認めている。専用回路や先駆的試行品など、少量の LSI でも経済的に作ることができることにより、目的とする装置の性能向上、小形軽量などの利点を実現できる。

3. 製品の動向

現在 ASIC 製品の主流はゲートアレイである。そのほかにはスタンダードセルがあり、実際上の両者のみとってよい。但し PLD (programmable logic device) は含めないことにする。ゲートアレイは基本回路を規則的に配列したアレイ部と、その周囲の配線領域からなる。基本回路を行状に並べて、行間に配線領域をとるのが一般的な形である。最近基本回路を全面に配置し、その上で配線を行うもの⁽²⁾も考案された。周辺部分に入出力用の回路を配置する。配線直前までのウェーハをあらかじめ共通に製造しておき、配線工程を個別に行うことにより、多種類の論理回路を短期間に試作することを可能にしている。

製品には CMOS, ECL, TTL, GaAs などがある。一般用途には CMOS が主として使われ、3 K から 5 K ゲートクラスが広く使用されている。ECL や GaAs は高速用として使用されている。TTL も本来は高速用であったが、CMOS の速度が向上してきて差がなくなったため、先細りになっている。ゲート

数は年とともに増加してきており、ECL で 18 K⁽³⁾、CMOS で数十 K ゲートクラスのものが開発されてきている⁽⁴⁾。

ゲートアレイの欠点は、面積効率が悪いこと、フリップフロップなどの設計がやりにくく、設計に柔軟性がないことである。このような性質は、基本回路の構成や配線領域の形状が固定していることによる。しかしながら現状では設計・試作期間が最も短く、少量でも価格が最も安いので、広く使用されている。

スタンダードセルは基本回路をあらかじめ設計してライブラリーに登録しておき (これをスタンダードセルと呼ぶ)、目的の LSI をこのスタンダードセルの組み合わせで設計する。スタンダードセルは各種ゲートやフリップフロップなどからなり、レイアウト形状は高さが一定で、幅が可変の矩形をしているものが多い。セルを横方向に並べて配置すると、高さの一定なセル列ができる。これをポリセル形と呼ぶ。セルは上下側に入出力端子をもっているため、セル列の間に配線領域を設けて配線を行う。配線領域の高さは配線数に応じて可変にする。

スタンダードセルには、このほかに、高さも幅も任意の大きさのセルを使用する方式がある。これをビルディングブロック形という。この場合のセルは、メモリーや機能の大きいブロックなどを使用することができる。このようなセルはメガセルとかマクロセルなどと呼ばれている。この方式では大きさも形状も異なるセルを配置配線するので、設計が難しくなり、CAD ツールの能力が大きな問題である。

スタンダードセルでは各設計ごとに全工程のマスクを新しく作る。ゲートアレイのように共通の半製品があるわけではない。ゲートアレイと比べた特徴は、

- (1) 設計に柔軟性がある
- (2) 素子密度が高くでき性能や面積効率が向上する
- (3) 既設計のブロックが使用でき、設計財産が活用できる
- (4) 量産したときチップあたりのコストが下がる
- (5) 開発期間は長くかかり、試作する量も大きいなどである。しかし CAD システムの能力はゲートアレイの場合に比べて高度なものが必要である。スタンダードセル方式の LSI には、5 K ないし 50 K ゲート程度の規模の CMOS 製品が実用になっている⁽⁵⁾。

4. 設計技術

ASIC では製品と同時に設計手法が問題になっている。設計手法は、また LSI の実現方法の問題でもあ

る。ゲートアレイやスタンダードセルという製品は、対応する設計手法の上に成り立っている。ASIC の設計手法の共通するベースは、多種類の設計に対応できる、低コストで、短い開発期間を実現する手法にある。このような条件は十分な能力をもつ CAD システムを使用しなければ実現できない。

LSI 用の CAD システムは近年急速に発展した。ASIC の設計に直接使用する CAD ツールもその一部分を構成している。ASIC 用の CAD ツールにはその設計形式上からユーザ側とメーカ側のツールがある。ユーザが使用するツールは、論理シミュレータが大部分である。このほかのツールには、テストパターンジェネレータや故障シミュレータなどがあるが、まだ機能が不十分なこともあって一般的ではない。これに対し、メーカでは論理シミュレータ、接続チェック、回路パラメータ抽出など各種の検証ツールを使用する。また自動配置配線プログラムやモジュールジェネレータなど合成ツールが使用される。合成ツールは設計する対象によって異なる。

ASIC の設計の特徴はユーザが参画するところにある。ユーザとメーカの役割分担は製品によって異なる。ASSP はすべての作業がメーカで行われる。USIC のうちフルカスタムは、ユーザが仕様を決めたあとの作業はすべてメーカで行われる。これに対して問題があるのはセミカスタムで、メーカとユーザのインタフェースは確定していない⁽⁶⁾。ユーザが仕様をだして、以後の設計作業をすべてのメーカで行う形式は、メーカ側に多数の設計技術者を必要とすること、秘密の保持の点から次第に減少しているようである。これに対して現在のところ最も多く採用されている形式は、ユーザ側で TTL 対応の論理設計とシミュレーションまでを行う方法である。メーカでは実現手法に対応した各社固有のセル論理に変換する作業以降を行う。更に進んで、ユーザ側で論理レベルの設計をすべて行い、メーカでは配置配線とタイミングシミュレーションを行う形式がある。この形式はまだ十分に普及していないが、将来の形として普及のための努力が行われている。いずれの方法を取るにしてもメーカはデザインセンタを設置して、ユーザ側で論理設計を実行できるように環境作りに努力している。

ユーザ側で配置配線まで含むすべての設計を行い、メーカは製造のみを行う形式は、我が国では実現されていない。この方式は、秘密保持、責任の明確さ、交換される情報の正確さなど利点が多い反面、問題も多い。ユーザ側に高度の設計能力を必要とするので、すべてのユーザに適用するというわけにはいかない。ま

たメーカ側の設計サポート体制の確立も必要である。従ってこの形式は将来の理想的な形の一つと考えられているが、実際には特定のユーザとメーカ間で採用されることになるであろう。ASIC の設計手法は LSI の実現方法、ユーザの能力レベル、CAD 技術の進歩、メーカのサポート体制などにより、今後も大きく変化していくであろう。

5. 将来の課題

ASIC の今後の課題について、製品と設計技術の面から述べる。

ASIC 製品の現在の主流はゲートアレイで、約 60% を占めているといわれている⁽⁷⁾。しかしゲートアレイの技術はほぼ成熟し、市場は価格競争の傾向を示している。一方、ゲートアレイの競争力を強めるために、弱点の解決方法がいろいろ考えられている。機能を拡張して設計の柔軟性を大きくするために、メモリー (RAM, ROM) や PLA を内蔵する方法⁽⁸⁾、面積効率を改良し、設計を容易にするために、トランジスタ敷き詰め形⁽⁹⁾の登場などがある。しかし次第にスタンダードセルの割合が増加してきており、1990 年代には割合が逆転すると考えられている⁽⁷⁾。これは面積効率、大規模化、設計の柔軟性などに対するユーザの要求が一段と厳しくなることによる。スタンダードセルは、これらの点について、ゲートアレイより有利であり将来性がある。しかしゲートアレイは、少量でもよい、低価格、短い期間という捨て難い特徴により、小規模 ASIC として残るであろう。

ASIC の内容も 2~3 千ゲートのような小規模集積から、数万ゲート規模の VLSI になると、従来のような手法では設計できなくなり、新しい実現手法を採用しなければならない。このような VLSI 化の形として、標準的 VLSI 製品を個々のユーザの要求に合うように、カスタム化する方法が考えられている。これをセミスタンダード IC、カスタマイザブルスタンダード IC などと名づけている⁽⁷⁾。経済的に成り立つ使用量の問題が不明確であるが、設計手法からは興味のある方法であり、将来このような形式の製品が増加することが予想される。マイクロコンピュータのコアプロセッサ方式⁽⁹⁾もこの形式の方式と考えられる。この方式は、コアに既存のプロセッサ LSI を使用し、周辺回路をカスタム化するものである。専用の 1 チップマイクロコンピュータが、短期間に比較的低価格で開発できる利点が注目されている。更に ASIC の性能を向上し、新しい需要を開拓するために、新技術の開発、応用が提案されており、一部製品化もされ始め

ている。アナログデジタル混在 LSI, EEPROM など新しいデバイスの使用, BiCMOS など, ほかにないプロセスの採用などはその例である。

次に, 設計技術についてみると, 現在の ASIC 設計法はレイアウト設計の省力化, 時間短縮を第一目標にしている。論理設計については, 従来からの手法によっており, わずかにシミュレーションによる検証のみを重視しているにすぎない。このような方法では今後の設計対象の高機能化, 機能設計や論理設計の効率化の要求には対応できない。そのため新しい設計手法の開発が必要である。このような設計手法では, レイアウトレベルの設計改善から機能・論理レベルの効率的設計法の開発への発展, 配置レベルの規則的構造から規則的構造のアルゴリズムへの発展, セルレベルの設計からモジュールジェネレーションへの発展, 個別レベルの自動化ツールから統合的自動化システムへの発展などが指向されなければならない。

ASIC 設計は基本的に短期設計の要求をもつ。現在の設計手法は種々の制約を設け, 質を犠牲にして時間短縮を実現している。ASIC が発展すると当然機能の高度化が要求され, それに伴い, 設計の質の向上が必要になる。質を落とさず, 短期間化できれば LSI 設計の革命であり, ASIC に限らず有効である。従って, このような設計手法や CAD システムの開発が将来の重要な問題である。このような設計手法として, 統合的設計手法 (Integrated Design Methodology) という考え方が提案されている⁽¹⁰⁾。その条件としては, 従来の各種の設計手法を含む, アナログデジタル共用システムである, 各種のプロセス技術に対応できる, 誰でも容易に効率よく使用できるシステムである, 種々の面で標準化されている, などが重要である。このようなシステムは部分的な開発努力はあるが, システム全体は非常に難しく, 実現していない。今後の努力目標であるとともに, 実現の可否が将来の LSI の発達を左右するであろう。

6. む す び

ASIC の登場と最近の発達は, LSI 産業が成熟するとともに, 個性化が要求されるようになったことを示している。しかし標準 LSI 技術の多様さに比べると, 現在の ASIC の状況は, まだ初歩的な限定された技術という状況を抜け出していない。今後 ASIC はますます高機能化, 多様化していくであろうし, それは産業の必然の方向である。この動向を支える土台として, 設計技術の充実, 発展が必要である。ユーザの要求が多様化するに伴い, 設計技術も多様化を要求される。一方, 多様化した設計手法が個別にあっても効率が悪く, 発展も制約されるので, 統合化が必要である。このような設計技術は現在研究状態にあり, 1990 年代に具体化してくると予想される。そのとき, 現在とは異なる新しい LSI 時代が開けてくることになる。

(昭和 62 年 10 月 12 日受付)

文 献

- (1) S. Trimberger, et al.: "A structured design methodology and associated software tools" *IEEE Trans. Circuits and Systems* CAS-28, 7, 618 (1981-7)
- (2) 後藤・中村: 「複合ゲートアレー」信学誌 69, 10, 1021 (昭 61-10)
- (3) T. Kimura, et al.: "A bipolar 18 K gate variable-size cell masterslice" *1986 ISSCC Dig. of Tech. Papers* p. 76 (1986)
- (4) T. Arakawa, et al.: "A basic-cell buffer 440K transistor CMOS masterslice" *ibid.* p. 78 (1986)
- (5) 小島: 「CAD 技術の後押しで市場に出始めたスタンダードセル方式 LSI」日経エレクトロニクス 377 号, p. 165 (昭 60-9-9)
- (6) 本間: 「実例にみる ASIC の開発手順」電子材料 25, 7, 29 (昭 61-7)
- (7) B.C. Cole: "ASIC houses revise their strategies" *Electronics* 60, 16, 73 (1987-8-6)
- (8) Y. Kitamura, et al.: "A CMOS macro array" *1986 ISSCC Dig. of Tech. Papers* p. 68 (1986)
- (9) S. Evanczuk: "Core-based custom processors" *VLSI Design* 6, 5, 20 (1985-5)
- (10) C.J. Santoro: "Optimizing custom IC design, ASIC design system for the 1990's" *IEEE 1985 CICC* p. 5 (1985)