マイクロプロセッサ制御による DC/DC 電力変換器を含む定電流制御系の解析

正員 田 中 良 明 (九州工業大)

正員 望 月 琢 郎 (九州工業大)

正員 軽 部 出 (九州工業大)

正員 花 本 剛 士 (神戸製鋼)

1. ま え が き

サイリスタやトランジスタなどの半導体スイッチング素子を用いた電力変換回路を含む制御系は、本来時間分散値系である。従って、この制御系にマイクロプロセッサ (μP) のようなサンプル値制御素子⁽¹⁾を導入した場合には、サンプル値理論を適用してその系の解析が当然可能である。

μP は高度の演算処理能力を有するが、すべての情報処理を時分割で行うという本質的な特性のため、有限の演算処理時間 T_μ を必要とする。現代制御理論を適用して高度の制御性能を有する制御系を実現しようとする場合には、解析上この T_μ が変換器周期 T_e に比べて無視できなくなる。 $T_\mu \leq T_e$ の場合には演算処理時間に伴う時間遅れを、 z^{-1} の形で考慮することで一般に制御系の解析ができる。原島氏らは直流電動機速度制御系で、予測形オブザーバを導入して μP の演算処理時間を補償し、解析上この時間を無視することができた⁽²⁾。筆者らの報告した AC/DC 電力変換器を含む定電流制御系では、変換器周期が比較的に長いので、サイリスタ点弧制御角の最小値を μP の演算処理時間に等しくなるように制限することで、解析上この時間を無視できた⁽³⁾。しかし、スイッチングレギュレータなどの DC/DC 電力変換器を含む制御系では、チャップ周波数 f_c ($f_c = 1/T_e$) が高いために $T_\mu > T_e$ となり、相異なるサンプリング周期 T_e と T_μ とをもつマルチレートサンプリング値系 (以下、マルチレート系と

略す) となる。また、ロータリエンコーダで速度検出を行う速度制御系においては、エンコーダの分解能が比較的低く、しかもトルク脈動を小さくするなどの理由のため f_c を高にした場合には、検出回路のサンプリング周期 T_d が T_e よりも大きくなる。従って、このような制御系に対しては T_d のみならず、 T_μ も考慮してマルチレート系として解析する必要が生じる。筆者らの知る限りでは、 μP の演算処理時間 T_μ を考慮して制御系をマルチレート系として取り扱った報告例は見あたらない。

そこで本論文は、DC/DC 電力変換器を含む定電流制御系の解析を、変換器周期 T_e 、 μP の演算処理時間 T_μ および電流検出器のサンプリング周期 T_d の三つの時間を考慮して行う。そして、 T_μ が制御系の動特性に及ぼす影響を明らかにする。

その解析手法は、多サンプリングをもつマルチレート系を s 領域での伝達関数形で表現するもので、制御系全体を明確に把握でき、かつ数学的取り扱いが容易であるという特長を有している。

先ず初めに、ディジタル IP (積分+比例) コントローラを採用した場合についてのマルチレート系の解析法を述べる。解析を通して得られたステップ応答特性および安定限界を、ディジタルシミュレーションならびに実験結果と比較、検討することによって、本解析法の妥当性を証明する。また、PI (比例+積分) あるいは PID (比例+積分+微分) コントローラを用いた場合については本解析手法の適用性を示す。

次に IP コントローラを用いた場合の解析結果に基づいて、マルチレート系に対する有限時間整定制御を可能にするディジタルコントローラを提案し、マイクロコンピュータシステムで本制御法を実現する。

2. 系の構成と記述

図1に DC/DC 電力変換装置の概略を示す。ここで

Analysis of Constant Current Control System including Microprocessor Controlled DC/DC Converter. By Yoshiaki Tanaka, Member, Takuro Mochizuki, Member, Izuru Karube, Member (Faculty of Engineering, Kyushu Institute of Technology) & Tsuyoshi Hanamoto, Member (Construction & Maintenance Dept. Kobe Works, Kobe Steel Ltd.).

田中良明: 正員, 九州工業大学電気工学科

望月琢郎: 正員, 九州工業大学電気工学科

軽部 出: 正員, 九州工業大学電気工学科

花本剛士: 正員, 神戸製鋼, 神戸製鉄所設備部

は電源電圧を $E(V)$ とし、抵抗 $r_a(\Omega)$ とインダクタンス $L_a(H)$ を流れる負荷電流 $i(t)$ の瞬時値 (サンプル値) をデジタル IP コントローラで制御している。

(2.1) 制御回路の構成 図2はデジタル IP コントローラをもつ DC/DC 電力変換装置の制御回路を正確に表現したものである。ここで、 $R(t)$ と $X(t)$ は各々 $E/r_a(A)$ で規格化された電流の設定値と検出値であり、 $X(t)$ は実際の負荷電流 $i(t)$ と次式で関係づけられる。

$$X(t) = k_A \cdot i(t) \quad (1)$$

ここで、 $k_A(p.u/A)$ はホール電流検出器の利得であり、次式のように調整されている。

$$k_A = r_a/E \quad (2)$$

本制御方式ではその動作の基本となる変換器周期 T_c と、電流検出器の周期 T_d の2種類の異なるサンプリング周期をもつ。ここで、解析を一般化するために、これらの周期の間に次式の関係が成立するものとする。

$$T_d = k T_c \quad (k=1, 2, \dots) \quad (3)$$

後述のように変換器をモデル化するためのサンプラへの入力がサンプリング時点で不連続となるため、この時点での直前の値をサンプル値として用いなければならない。そこで、図2を含め本論文で取り扱うすべ

てのサンプラのサンプル値は、拡張 z 変換法を用いて $X^*(z) = Z_m[X(s)]_{m=1} = X(z, 1)$ のように定義する。

図2の破線わく内で示されるように IP コントローラでの積分は、その加算周期が検出器周期 T_d に等しい区分積分に置き換えられて処理されている。この区分積分は、サンプリング周期 T_d をもつサンプラ S_1 とこれに続く伝達関数 $H_1(s)K_i/s$ によって表現されている*1。 $t = \nu T_d (\nu=0, 1, 2, \dots)$ での IP コントローラの出力 $Y(t)$ は、 μP の演算処理時間 $T_\mu = l T_c$ ($l=0, 1, \dots, k$) を要した後、 $t = \nu T_d + T_\mu$ の時点で確定する*2。これを1検出器周期 T_d にわたって保持したものが制御信号回路への入力 $Y_0(t)$ である。従って、この部分はサンプラ S_1 と引き続き伝達関数 $e^{-T_\mu s} \cdot H_2(s)$ によって表現されている。本論文では U.S. (Uniform Sampling) 方式⁽³⁾⁽⁴⁾を採用しているので、 $Y_0(t)$ を基本サンプラ S_0 で変換器周期 T_c ごとにサンプリングし、 S_0 に引き続き伝達関数 $G_0(s)$ で1変換器周期にわたって保持したものが制御信号 $U_c(t)$ である。

図2において、 K_i , K_p は各々 IP コントローラの積分、比例利得である。 ν 番目の検出器周期における IP コントローラの積分値を J_ν 、 $(\nu-1)$ 番目のそれを $J_{\nu-1}$ とし、制御偏差を $\epsilon(t) = R(t) - X(t)$ とすれば、 J_ν は本制御方式では次のような区分積分でもって処理されている。

$$J_\nu = J_{\nu-1} + K_i \cdot \epsilon(\nu T_d) \cdot T_d \quad (4)$$

このため、 $H_1(s)$ は保持時間が T_d である零次保持回路の伝達関数 $H_0(s)$ と時間進み関数 e^{sT_d} の積で表され、

$$H_1(s) = H_0(s)e^{sT_d} \quad (5)$$

$$H_0(s) = (1 - e^{-T_d s})/s \quad (6)$$

である。もし、積分値を

$$J_\nu = J_{\nu-1} + K_i \cdot \epsilon((\nu-1)T_d) \cdot T_d \quad (7)$$

として処理する場合には $H_1(s) = H_0(s)$ とすればよい。

$H_2(s)$ は、引き続きサンプラ S_0 への入力がサンプリング時点で不連続値となるので、 $H_0(s)$ と時間進み関数 $e^{T_c s}$ の積で次式のように表される。

$$H_2(s) = H_0(s)e^{T_c s} \quad (8)$$

図1 DC/DC 電力変換装置

Fig. 1. DC/DC converter system.

図2 デジタル制御回路の構成

Fig. 2. Configuration of the digital control circuit.

*1, *2: 図2に示される設定値 $R(s)$ は実験装置ではデジタル値で与えられている。そこで実験装置に対応するように、IP コントローラへの入力段階で設定値をデジタル化するためには、図2の $R(s)$ の直後にサンプラ S_1 とこれに続く保持機能のための伝達関数 $H_1(s)$ を挿入する必要がある。しかし、この場合サンプラ S_1 のサンプル値を $R^*(s)$ とすれば、 $Z_m[R^*(s)H_1(s)]_{m=1} = R^*(z)H_1(z, 1) = R^*(z)$ となる。従って、図2のように設定値を IP コントローラでのサンプラ S_1 でデジタル化した場合と解析上は同一結果となる。

検出電流 $X(s)$ についても図2ではアナログ値であるが、積分部への入力は $R(s)$ と同様の理由でデジタル化できる。比例部への入力は、IP コントローラの出力 $Y(s)$ をサンプリングするサンプラ S_1 でもって結果的にデジタル化を図ることができる。従って、本論文ではブロック線図における $R(s)$ と $X(s)$ のデジタル化を IP コントローラの入力段階では省略している。

また、 $G_0(s)$ は周期が T_c である零次保持回路の伝達関数であり、次式で与えられる。

$$G_0(s) = (1 - e^{-T_c s})/s \quad \dots\dots\dots (9)$$

〈2・2〉系の記述 図3に出力電圧 $v(t)$ 、負荷電流 $i(t)$ の波形を示す。 n 番目 ($n=0, 1, 2, \dots$) の変換器周期 $nT_c \leq t \leq (n+1)T_c$ における制御角を α'_n とすれば、この区間での負荷電流 $i(t)$ についての微分方程式は次式で表される。

$$\begin{aligned} r_a i(t) + L_a di(t)/dt \\ = v(t) = \begin{cases} 0 & (nT_c \leq t \leq nT_c + \alpha'_n) \\ E & (nT_c + \alpha'_n \leq t \leq (n+1)T_c) \end{cases} \end{aligned} \quad \dots\dots\dots (10)$$

本論文では変換器周期 T_c 、検出器周期 T_d そして μP の演算処理時間 T_μ と三つの時間の関係が重要な問題となってくる。これらの時間関係を図4に示す。ここで、 n 番目の変換器周期におけるサンプリング時点 $t=nT_c$ と、 ν 番目の検出器周期におけるサンプリング時点 $t=\nu T_d$ とを一致させている。また、サンプラ S_0 への入力 $Y_0(t)$ の代わりに、便宜上 $Y_0(t-T_c)$ を示している。この変換器周期における規格化された同期信号を $U_s^n(t)$ 、制御信号を $U_c^n(t)$ とすれば各々次式で表される。

$$U_s^n(t) = 1 - (t - nT_c)/T_c \quad \dots\dots\dots (11)$$

$$U_c^n(t) = U_c^n(nT_c) = U_{cn} \quad \dots\dots\dots (12)$$

そして、 α'_n は $U_s^n(t)$ と $U_c^n(t)$ が一致する時点で決定されるものとすれば、

$$\alpha'_n = (1 - U_{cn}) \cdot T_c \quad \dots\dots\dots (13)$$

で表される。ここで U_{cn} の値は、 $(\nu-1)$ 番目の検出器周期におけるサンプリング時点、 $t=(\nu-1)T_d$ でのサンプル値 $R(t)$ と $X(t)$ とによって決定された IP コントローラの出力 $Y((\nu-1)T_d)$ である。つまり、 $t=\nu T_d$ の時点でのサンプル値 $R(t)$ と $X(t)$ は $t=\nu T_d + T_\mu$ までに演算処理され、この時点で初めて ν 番目の検出器周期における IP コントローラの出力 $Y(\nu T_d)$ が次式のように決定される。

図3 出力電圧、電流波形
Fig. 3. Waveform of the output voltage and current.

$$Y(\nu T_d) = J_\nu - K_F \cdot X(\nu T_d) \quad \dots\dots\dots (14)$$

そして、図4に示されるように $(n+1)$ 番目の変換器周期の制御角 α'_{n+1} が更新され、その後制御角は $\alpha'_{n+1} = \alpha'_{n+1+1} = \dots = \alpha'_{n+k} = \dots = \alpha'_{n+k+1-1}$ と k 変換器周期つまり、1 検出器周期にわたって一定値となる。ここで、 $\alpha_n = \alpha'_n/T_c$ と定義すれば、変換器周期 T_c で規格化された制御角 α_n は次式で表される。

$$\alpha_n = 1 - U_{cn} \quad \dots\dots\dots (15)$$

図4において $Y_0(t-T_c)$ は $t=\nu T_d + lT_c$ の時点で不連続値である。もしサンプラ S_0 がこの $Y_0(t-T_c)$ の値をサンプルしたならば、制御角は $t=\nu T_d$ の時点より $(l+1)T_d$ だけ遅れて更新されることになる。そこで、 $t=\nu T_d + lT_c$ での $Y_0(t-T_c)$ の値を S_0 がサンプルするように、(8)式で表される伝達関数 $H_2(s)$ に時間進み関数 $e^{T_c s}$ を含ませてサンプラ S_0 への入力を $Y_0(t)$ としている。

3. マルチレートサンプル値系の解析

〈3・1〉IP コントローラを用いた制御系の解析

モデル化された DC/DC 電力変換器を含む定電流制御系全体のブロック線図を図5に示す。ここでは、DC/DC 電力変換器を、伝達関数形の離散値モデルの一種であるインパルスモデルで表現している⁽³⁾⁽⁵⁾。変換器の離散値的動作を表現する遅動サンプラ $S^{(6)}$ のサンプリング周期が変換器周期 T_c である。 S は $Y_0(t)$ をサンプルする基本サンプラ S_0 よりも常に定常制御角 α_0 に相当する時間 $\alpha_0 T_c$ だけ遅れて動作する。本論文のように S への入力がサンプリング時点で不連続値となる場合には、このサンプラの動作時刻を明確に定義する必要がある⁽³⁾。

図5において $G(s)$ は負荷の伝達関数であり次式で表される。

$$G(s) = 1/(r_a + L_a s) \quad \dots\dots\dots (16)$$

また、 M, A は線形化定数であり次式で与えられる。

$$\left. \begin{aligned} M &= -T_c \\ A &= -E \end{aligned} \right\} \quad \dots\dots\dots (17)$$

図4 各サンプリング周期間の相互関係
Fig. 4. Correlations between each of sampling periods.

図 5 デジタル IP コントローラをもつ定電流制御系のブロック線図

Fig. 5. Blockdiagram of the constant current control system with digital IP controller.

$G_i(s) = H_1(s)K_i/s$, $G_1(s) = H_2(s)e^{-T_\mu s}$ である。

解析に際して、 z 変換あるいは拡張 z 変換形式の変数が z である場合には、周期 T_d に関しての z 変換あるいは拡張 z 変換を表すものとし、変数が z_k である場合には、周期 $T_c = T_d/k$ に関してのそれらを表すものとする。

図 5 の $G_1(s)$ の直前に、つまりサンプリング周期 T_d をもつ低速のサンプラ S_1 の直後に、サンプリング周期 T_c をもつ高速の仮想サンプラを挿入することによって次の関係が得られる⁽⁷⁾。

$$\Delta Y_0^*(z_k) = \Delta Y^*(z)G_1(z_k, l) \dots \dots \dots (18)$$

ここで、 $\Delta Y_0^*(z_k) = \Delta Y_0(z_k, l)$, $\Delta Y^*(z) = \Delta Y(z, l)$ であり、以下同様の表記法が用いられている。次に、 $G_2(s) = Me^{\alpha s}T_c s G_0(s)$, $G_3(s) = A k_A e^{-\alpha s}T_c s G(s)$ と定義すれば、IP コントローラの出力および検出電流の変化分について次の 2 式が得られる。

$$\begin{aligned} \Delta Y^*(z) &= (\Delta R^*(z) - \Delta X^*(z))G_i(z, l) \\ &\quad - K_p \Delta X^*(z) \dots \dots \dots (19) \end{aligned}$$

$$\begin{aligned} \Delta X^*(z_k) &= \Delta Y_0^*(z_k)G_2(z_k, l)G_3(z_k, l) \\ &\dots \dots \dots (20) \end{aligned}$$

検出電流の変化分の z 変換 $\Delta X^*(z)$ を $\Delta X^*(z_k)$ から求めるのであるが、これを $Z[\Delta X^*(z_k)]$ のように表現すれば、(18)~(20)式を用いて次式が得られる。

$$\Delta X^*(z) = \frac{G_i(z, l)F(z)}{1 + G_c(z)F(z)} \Delta R^*(z) \dots \dots \dots (21)$$

ここで、 $G_c(z) = K_p + G_i(z, 1)$, $F(z) = Z[F(z_k)]$ であり、そして $F(z_k)$ は次式で与えられる。

$$F(z_k) = G_1(z_k, l)G_2(z_k, l)G_3(z_k, l) \dots \dots \dots (22)$$

上式に各伝達関数の拡張 z 変換形式を代入すれば、

$$F(z) = (1 - z^{-1})\tau_0 e^{-\tau_0(1-\alpha_0)} Z[F_0(z_k)] \dots \dots \dots (23)$$

となる。ここで、 $\tau_0 = T_c \tau_a / l_a = M A k_A / l_a$ であり、 $F_0(z_k)$ は次式で与えられる。

$$F_0(z_k) = \frac{z_k^{1-l}}{z_k - 1} \times \frac{1}{z_k - e^{-\tau_0}} \dots \dots \dots (24)$$

従って、(21)式の分母を $P(z)$ と置けば

$$P(z) = 1 + G_c(z)\tau_0 e^{-\tau_0(1-\alpha_0)}$$

$$\begin{aligned} &\times (1 - z^{-1}) \frac{1}{2\pi j} \oint_{\Gamma} F_0(z_k) \frac{1}{1 - z_k^k z^{-1}} \times \frac{dz_k}{z_k} \\ &\dots \dots \dots (25) \end{aligned}$$

と表現することができる。ただし、上式の周回積分に際して、 z_k 平面上での積分路 Γ は $F_0(z_k)/z_k$ の特異点を囲んでいるものと仮定する⁽⁷⁾。

ここで、例として (I) $T_\mu = T_c$, つまり $l=1$ の場合と (II) $T_\mu = T_d$, つまり $l=k$ の場合について $P(z)$ を求めてみる。

(I) $l=1$ の場合

$$P(z) = 1 + G_c(z)F(z) \dots \dots \dots (26)$$

ここで、

$$\begin{aligned} F(z) &= \frac{\tau_0 e^{-\tau_0(1-\alpha_0)} \left\{ \frac{1 - e^{-(k-1)\tau_0}}{1 - e^{-\tau_0}} \times z + e^{-(k-1)\tau_0} \right\}}{z(z - e^{-k\tau_0})} \\ &\dots \dots \dots (27) \end{aligned}$$

$$G_c(z) = K_p + \frac{z}{z-1} K_i T_d \dots \dots \dots (28)$$

であり、以下、改めて $K_i \equiv T_d K_i$ と再定義する。

(II) $l=k$ の場合

$$P(z) = 1 + G_c(z)F(z) \dots \dots \dots (29)$$

この場合、 $F(z)$ は次式で与えられる。

$$F(z) = \frac{\tau_0 e^{-\tau_0(1-\alpha_0)} \times \frac{1 - e^{-k\tau_0}}{1 - e^{-\tau_0}}}{z(z - e^{-k\tau_0})} \dots \dots \dots (30)$$

ここで、(I) の応用例としてはロータリエンコーダで速度検出を行う DC モータの速度制御系があげられる。速度制御系への応用に際しては、負荷の伝達関数 $G(s)$ に電気系ならびに機械系双方の伝達特性を考慮する必要はあるが、解析手法としては基本的に同一である。(II) の応用例としてはスイッチングレギュレータなどの DC/DC 電力変換器系があげられる。一般に $T_\mu = l \cdot T_c$ とした場合、例えば電流マイナーループを含む DC モータの速度制御系が想定されるが、このときには(25)式の留数計算により $P(z)$ を求めればよい。変換器周期 T_c に比べて μP の演算処理時間 T_μ が解析上無視できる場合には、(25)式において $l=0$ とすれば容易に $P(z)$ を求めることができる。

制御系の特性方程式は $P(z)$ より求めることができ、本論文の場合には z について三次の多項式となり、これより系の安定性などを考察することができる。また、(21)式の $\Delta X(z)$ の分子は $P(z)$ と同様の方法で求めることができ、これらよりステップ応答などを調べ制御系の設計が可能となる。

〈3.2〉 他のコントローラを用いる場合への解析手法の適用性について 原島氏は電動機速度制御系において高速応答性を得るには、PI 制御則よりも IP 制御則の方が優れているとしている⁽²⁾。そこで、 μP の処理時間の影響を考慮すれば、デジタル IP コントローラをもつ定電流制御系がマルチレート系となる場合の解析手法を前節までに示した。この節ではコントローラを PI あるいは PID 形とした場合への、本解析手法の適用性について簡単に述べる。文献(3)ではデジタル PI コントローラでの区分積分の加算周期を変換器周期の整数分の一に選んでいた。ここで示す PI と PID 形での区分積分の加算周期は IP 形の場合と同様に変換器周期の整数倍に選んでいる。

PI 形の場合には IP 形の際にマイナーループにある比例部がメインループ上の積分部と並列に接続される。従って、(21)式において $G_i(z)=G_c(z)=K_p+K_i z/(z-1)$ と置き換えるだけで IP 形の場合と全く同様に解析できる。

PID 形の場合には PI 形に更に微分部を並列に追加する必要がある。 ν 番目の検出器周期における微分値を D_ν とすれば、これは微分利得 K_d と制御偏差 $\varepsilon(t)$ の ν 番目と $(\nu-1)$ 番目の差分によって次式のように定義する。

$$D_\nu = K_d \{ \varepsilon(\nu T_d) - \varepsilon((\nu-1)T_d) \} / T_d \quad \dots\dots\dots (31)$$

ブロック線図上での微分部は、サンプリング周期 T_d をもつサンプラ S_1 と、これに続く伝達関数 $H_1(s) \times (1-e^{-sT_d})K_d/T_d$ とで表現できる。 $K_d \equiv K_d/T_d$ と再定義し、(21)式において $G_i(z)=G_c(z)=K_p+K_i z/(z-1)+K_d(z-1)/z$ と置き換えることによって、本解析手法の適用が PID 形の場合にも可能である。

4. マイクロコンピュータシステム

8086 μP u を用いたマイクロコンピュータシステムの構成を図 6 に示す。ここでは簡単のため $k=4$ で、 $l=1$ ($T_p=T_c$) に選んだデジタル IP コントローラの場合を例に記述を行う。そして図 7 にこの場合の各部の動作タイミング波形を示す。

一検出器周期 $T_d=4 T_c$ にわたる μP の演算処理を略記すると以下ようになる。

図 6 8086 μP を用いたマイクロコンピュータシステムの構成

Fig. 6. Configuration of the microcomputer system using an 8086 μP .

図 7 動作タイミング図

Fig. 7. Timing chart of the operation.

図 8 プログラムのフローチャート

Fig. 8. Flow chart of the program.

(1) F 信号の確認によって、 ν 番目の検出器周期、すなわち n 番目の変換器周期の $t=\nu T_d (=n T_c)$ の時点での X と R をサンプルする。次に(4)式の積分値 J_ν を計算し、これを(14)式に代入して $Y(\nu T_d)$ を求める。この $Y(\nu T_d)$ の値によって決定される制御角に相当するカウント数が、16 ビットカウンタへ $t=\nu T_d + T_c = (n+1) T_c$ の時点までに与えられる。

(2) $(n+1)$ から $(n+3)$ 変換器周期までは F 信号の確認のみを行い、1 検出器期間の演算が終了する。従って、この期間でのカウント数の更新は行われず、制御角は $\alpha'_{n+1}=\alpha'_{n+2}=\alpha'_{n+3}=\alpha'_{n+4}$ と 4 変換器周期

にわたって一定となる。

以上の処理はアセンブリ言語で記述されており、その動作のフローチャートを図8に示す。

実験システムにおいては $T_c=1\text{ms}$, $E=120\text{V}$, $r_a=24\Omega$, $L_a=0.12\text{H}$ である。従って, $k_A=0.2(\text{p.u./A})$, $\tau_0=0.2$ である。また, 12ビット A/D コンバータを用いているので, 検出電流の 1p.u は 16進数で 800H としている。ベース駆動回路での伝搬遅れを含むトランジスタのターンオフタイムは $20\mu\text{s}$ 弱であるが, 図7における $\alpha'_{\min}$ は余裕をもたせて $100\mu\text{s}$ としている。

5. 解析および実験結果

ここでは $k=8$ に選び, $l=1$ ($T_p=T_c$) の場合および $l=k$ ($T_p=T_d$) の場合について, 各々解析結果と実験結果の比較, 検討を行う。そして, マルチレート系に対する有限時間整定制御法を提案し, マイクロコンピュータシステムでこの制御法の実現をはかる。

〈5.1〉根軌跡およびステップ応答 $\tau_0=0.2$, $R=0.3$ に選んだときの特性方程式の根軌跡を, 積分利得 K_i を変数とし, $l=1$ の場合には比例利得を $K_p=0.5$ と一定にして図9(a)に, $l=k$ の場合には $K_p=0.25$ として同図(b)に示す。ここで, $l=1$ で $K_i=1.75$ と選べば3実根をもち, $l=k$ で $K_i=0.5$ と選べば1実根と共役複素根をもつことがわかる。これらの2例について $t=0^-$ において $R=0.3 \rightarrow 0.4 (\Delta R=0.1)$ とした場合のステップ応答を図10(a), (b)に各々丸印でもって示す。これらの値は(21)式を逆 z 変換して得られた $\Delta X(vT_d)$ に, $R=0.3$ のときの定常

Fig. 9. Examples of root locus.

図10 ステップ応答例

Fig. 10. Examples of the step response.

分を加え合わせたものである。ディジタルシミュレーション結果を実線でもって各々併せて示してある。また, 対応する実験結果を各々図11(a), (b)に示す。これらの図より検出器周期ごと, すなわち, 8変換器周期ごとではあるが, 解析結果はシミュレーションならびに実験結果とよく一致していることがわかる。

〈5.2〉安定限界 特性方程式のすべての根が単位円内にあれば制御系は安定である。 $\tau_0=0.2$, $R=0.3$ のときの安定限界例を, K_p-K_i 平面上に k の値をパラメータとして, $l=1$ の場合を図12(a)に, $l=k$ の場合を同図(b)に各々示してある。ここで, 安定動作領域は両軸と曲線で囲まれた部分であり, 2例共に各 k の値に対して理論値と実験値はよく一致していることがわかる。

〈5.3〉有限時間整定制御⁽⁸⁾⁽⁹⁾ ここではステップ入力に対する有限時間整定制御を可能にする, ディジタルコントローラ的设计を行う。このコントローラの伝達関数を $D(z)$ とすれば(21)式は次のように書ける。

$$\Delta X^*(z) = \frac{D(z)F(z)}{1 + D(z)F(z)} \Delta R^*(z) \dots\dots\dots (32)$$

$l=1$ の場合には, (27)式で与えられる $F(z)$ の極を $D(z)$ の零点が相殺するように $D(z)$ を設計すると

$$D(z) = \frac{K_0(z - e^{-k\tau_0})z}{(z-1)(z+\rho)} \dots\dots\dots (33)$$

となる。ここで,

$$K_0 = (1 - e^{-\tau_0})/\tau_0 e^{-\tau_0(1-\alpha_0)}(1 - e^{-k\tau_0}) \dots\dots\dots (34)$$

図 11 図 10 に対する実験結果

Fig. 11. Experimental step responses corresponding to Fig. 10.

(a) $l=1$

(b) $l=k$

図 12 安定限界例

Fig. 12. Examples of stability boundary.

$$\rho = e^{-(k-1)\tau_o}(1-e^{-\tau_o}) / (1-e^{-k\tau_o}) \dots (35)$$

である。このとき、系の特性方程式は $z=0$ に重根をもち、ステップ入力に対しては2検出器周期で整定することができる。このようにデジタルコントローラ $D(z)$ を設計したとき、検出器周期 T_d ごとにサンプルされる制御偏差 $\varepsilon(z)$ と、変換器周期 T_c ごとにサンプルされる制御信号 $U_c(z_k)$ の関係は次式で表現できる。

$$U_c(z_k) = \varepsilon(z) D(z) z_k^{-1} \dots \dots \dots (36)$$

従って、マイクロコンピュータシステムで本制御法を実現するには、上式を満足するようにプログラミングすればよい。

$l=k$ の場合にも同様に $D(z)$ の設計を行えば、

図 13 デジタルコントローラの設計例

Fig. 13. Example of digital controller designed for dead beat response.

図 14 有限時間整定応答例

Fig. 14. Examples of dead beat response.

図 15 図 14 に対する実験結果

Fig. 15. Experimental step responses corresponding to Fig. 14.

$$D(z) = \frac{K_0(z - e^{-k\tau_0})z}{z^2 - 1} \dots\dots\dots (37)$$

となる。ここで、 K_0 の値は (34) 式と同一である。そして、 $\varepsilon(z)$ と $U_c(z_k)$ の関係は次式となる。

$$U_c(z_k) = \varepsilon(z) D(z) z^{-1} \dots\dots\dots (38)$$

図 13 に $\tau_0 = 0.2$ に選んだときの K_0 と ρ の値の数値例を、 K_0 は実線で ρ は破線で各々示す。ここで、 ρ の値は (35) 式からわかるとおり、 τ_0 と k の値が与えられれば設定値 R ，すなわち、定常動作点 α_0 の影響を受けず一定値となる。この数値例を用いて $t=0$ において $R=0.3 \rightarrow 0.4$ ($\Delta R=0.1$) としたときのステップ応答のデジタルシミュレーションを、 $l=1, l=k$ の場合について各々図 14 (a), (b) に示す。そして、 $k=8$ に対応する実験結果のみを各々の場合について図 15 (a), (b) に示す。これらの図において応答例はいずれも 2 検出器周期ではほとんど整定していることがわかる。ここで、 $l=1$ の場合には (36) 式でも表されるとおり μP の演算処理時間 T_μ は T_c に等しいので、実際には $(k+1)$ 変換器周期 ($T_d + T_\mu = (k+1)T_c$) で整定でき、シミュレーションならびに実験結果でもこのことを示している。従って、一般に $T_\mu = lT_c$ とした場合には (23) 式の $F(z)$ の計算が複雑にはなるが、ステップ入力に対しては $(k+l)$ 変換器周期で整定可能なデジタルコントローラ $D(z)$ の設計が可能である。

6. む す び

本論文は、 μP の演算処理時間に伴う制御回路での

時間遅れを考慮すれば、制御系をマルチレートサンプリング値系として取り扱う必要性があることを述べた。例としてデジタル IP コントローラをもつ DC/DC 電力変換器を含む定電流制御系を取り上げ、このようなマルチレート系についての解析手法を示した。PI ならびに PID コントローラをもつ場合については本解析手法の適用性を示した。そして、提案された解析手法の妥当性はシミュレーションならびにマイクロコンピュータシステムの実験によって検証された。更に、マルチレート系における有限時間整定制御を可能にするデジタルコントローラを提案し、マイクロコンピュータシステムで本制御法を実現した。

μP を利用したデジタル制御回路のパワーエレクトロニクス分野への適用が今後一段と予想されるので、 μP の演算処理時間の制御系の動特性に及ぼす影響を考察することは意義のあることだと思われる。

本論文で取り扱ったのは DC/DC 電力変換器を含む制御系の一例ではあるが、変換器の適切なモデル化がなされれば AC/DC 電力変換器系にも本解析手法の適用が可能である。また、特に本解析手法の具体的な適用例として電流マイナーループを含む DC モータの速度制御系が考えられるが、これについては稿を改めて報告したい。

(昭和 61 年 6 月 26 日受付, 同 61 年 12 月 27 日再受付)

文 献

- (1) 原島・近藤:「マイクロプロセッサを用いた電動機速度の最適制御装置の検討」電気学会半導体電力変換研究会資料 SPC-81-7, 49 (昭 56-2)
- (2) 原島・近藤:「オブザーバを用いた電動機速度の有限時間整定制御」電気学会情報処理研究会資料 IP-82-36, 21 (昭 57-10)
- (3) 田中・望月:「デジタル PI コントローラをもつ AC/DC 電力変換器を含む平均電流制御系の解析」電学論 B, 105, 25 (昭 60-9)
- (4) A. Balestrino, et al.: "On the Analysis of Chopper Drives with Pulse Width Modulators" IFAC Sym. Record. 17 (1974-10)
- (5) R. Hernandez, et al.: "Modelling of Controlled Rectifiers in Feedback System" IEEE, T 73, 487-6, 1 (1973)
- (6) E. I. Jury: "A General z-transform Formula for Sampled-Data Systems" IEEE Trans. Automatic Control AC-12, No. 5, 606 (1967)
- (7) 例えば, B. C. Kuo: Digital Control Systems, Chap. 3 (1980) Holt, Rinehart and Winston, INC.
- (8) 増淵:「改訂自動制御基礎理論」第 7 章 (昭 55) コロナ社
- (9) 文献 (7) の Chap. 10