MOCVD法によるPLZT超薄膜の作製とDRAMキャパシターとしての基礎特性

正員 後藤 英雄 (中部大)

非会員 佐藤 厚 (中部大)

非会員 岡田 勝 (中部大)

Fundamental Characteristics for DRAM Capacitor Application of PLZT Ultrathin Films Prepared by MOCVD
Hideo Goto, Member, Atushi Sato, Non-member, and Masaru Okada, Non-member (Chubu University)

Lanthanum-modified lead zirconate titanate (PLZT) thin films (50–200nm) were deposited on Pt/SiO₂/Si substrate by metalorganic chemical vapor deposition (MOCVD). The electrical properties of the films were investigated as a function of the La content or the substrate temperature. Ferroelectric PZT (0/50/50) films were obtained at a substrate temperature as low as 500°C, and their electric characteristics were improved with increasing substrate temperature. La was adequately solid-dissolved into the PZT above 650°C. PLZT(15/45/55) films having a thickness of 100nm were found to have good properties for application to capacitors of dynamic random access memory, (DRAM), i.e., effective charge density of 80fF/μm², dielectric constant of 1000, SiO₂ equivalent thickness of 0.4nm and leakage current density of 5×10⁻⁸A/cm². La addition to PZT was effective in reducing the leakage current with an increase in the registration rate. RuO₂ and IrO₂ bottom electrodes for ferroelectric PLZT films were also investigated. The RuO₂ films were found to serve as effective diffusion barriers for PLZT and MgO. Significant interdiffusion at RuO₂/Si and RuO₂/SiO₂ interfaces occurred during the deposition of PLZT films, and annealing of RuO₂ film considerably depressed the interface reactions.

キーワード：強誘電体薄膜、PLZT、RuO₂、MOCVD、DRAM キャパシター

1. まえがき

1GビットDRAM (Dynamic Random Access Memory) 以降の世代では従来のSiO₂、Si₃N₄の薄膜化や立体構造化では必要とするキャパシター容量を確保するのが困難視され、SrTiO₃、(Ba, Sr)TiO₃などの高誘電率膜、ないしはPb(Zr, Ti)O₃、(Pb, La)(Zr, Ti)O₃などのPb系強誘電体薄膜を適用する研究が活発になっている。SrTiO₃系の誘電率は300程度であるが、Pb系では1000～2000が可能であり、強誘電性を併せもつため不揮発性メモリーとしての応用も検討されている。Pb系強誘電体薄膜の成膜法としては、スパッタ法、ゾル・ゲル法、MOCVD法などが検討されてきたが、MOCVD法は成膜速度が大きく、組成制御が容易であり、特に優れた段差被覆性により、256Mビット以降の複数世代に適用可能な成膜法として大いに期待される技術である。

Pb系強誘電体薄膜のMOCVD法による研究は筆者らが最初に発表して以来^{1)～4)}、数多く行われてきたが断片的な報告が

多く、応用に繋がる電気的特性と成膜因子の関係は未だ明白でない点も多い。そこで、この辺で原点に立ち返って線から面、すなわち多くの因子の相関において現象を捉えるような研究が望まれる。

本研究では、特に重要な成膜因子であるPLZT組成、膜厚、基板温度と膜の微細構造、DRAMキャパシターとしての電気的特性との相関について組織的に再検討を加えた。さらにCVD法の段差被覆性の特長を実現するために、導電性のRuO₂膜をCVD法により作製し、PLZTの下部電極としての特性を調べた。

2. 実験方法

有機金属原料として、テトラエチル鉛 [Pb(C₂H₅)₄]、ランタニウムトリジビバロイルメタン [La(C₁₁H₁₉O₂)₃]、ジルコニウムテトラジビバロイルメタン [Zr(C₁₁H₁₉O₂)₄]、テトライソプロポキシチタン [Ti(i-OC₃H₇)₄]を用いた成膜装置を図1に示す。成膜方法は従来報告したものとほぼ

図1 MOCVD装置の概略図
Fig.1. Schematic diagram of MOCVD apparatus

同様である³⁻⁵⁾。装置はガスコントロール部、原料気化部、反応部、廃ガス処理部より構成されている。ガスコントロール部ではキャリアガス (Ar) と酸化性ガス (O₂) の流量を制御する。原料気化部では有機金属原料を封入したステンレス製気化器が一定温度に保たれる。それぞれの温度で気化した有機金属ガスはキャリアガスによって反応室に導入される。このとき、反応部入口でO₂と混合される。反応室内には抵抗加熱されたサセプター上に析出基板を置き、基板表面上での化学反応によってPLZT膜が得られる。このとき、膜厚と組成の均一な薄膜を得ることが重要である。反応室は真空装置によって減圧される。

PLZT膜の析出条件を表1に示す。PLZTの組成式は一般に (Pb_{1-x}La_y)(Zr_xTi_{1-x-y})O₃で表されるが、ここでは便宜上、La/Zr/Tiの比をx=100x, y=100yとしてパーセント表示により y/x/100-xで示す。また、PbTiO₃をPT(0/0/100)、(Pb_{1-x}La_y)TiO₃をPLT(y/0/100)、Pb(Zr_xTi_{1-x})O₃をPZT(0/x/100-x)で示した。各種組成のPLZT膜を得るには、ソース温度をそれぞれ一定に保ち、キャリアガス流量を調整して組成式の任意のxとyをもつ化学量論組成の膜を合成した。図2はG. H. HaertlingらがPLZTセラミックスについて、組成と電気的特性の関係を求めてその特徴を図示したものである⁶⁾。本研究では図中の黒丸で示した強誘電体組成について検討した。なお、PZT (0/x/100-x)については、既に筆者らによる詳細な報告がある³⁻⁴⁾。析出基板にはPt(111)/SiO₂/Si(100)を

図2 PLZT組成と強誘電特性
Fig.2. Relationship between composition and ferroelectric characteristics of PLZT

図3 PLZT膜のX線回折パターン
Fig.3. X-ray diffraction patterns of PLZT films

用いた。PLZT膜の析出速度を10nm/minとし、堆積時間を変化させて膜厚を制御した。膜厚は50～200nmとし、基板温度を500～700℃まで変化させて合成した。膜組成はEDX、膜厚はエリブソメータと触針式段差計、結晶構造はXRD、誘電率は1kHzの容量値から求めた。また、ソーヤ・タワー回路を用いてD-Eヒステリシスを測定し、強誘電的特性を評価した。

3. 実験結果と考察

<3・1> 成膜条件とPLZT膜の結晶構造 図3は

表1. PLZT膜の析出条件		
Table 1. Deposition conditions of PLZT thin films		
ソース原料	ソース温度 (℃)	キャリアガス流量 (ml/min)
Pb(C ₂ H ₅) ₄	-10	20～60
La(C ₁₁ H ₁₉ O ₂) ₃	170	0～40
Zr(C ₁₁ H ₁₉ O ₂) ₄	165	0～50
Ti(i-OC ₃ H ₇) ₄	25	30～50
全ガス流量：400ml/min、O ₂ 流量：200ml/min		
圧力：5Torr		
基板：Pt(111)/SiO ₂ /Si(100)

図4 PLZT膜の表面モロフォロジー
Fig.4. Surface morphologies of PLZT films

Pt(111)/SiO₂/Si基板上に堆積させた膜厚200nmで各種組成のPLZT膜のX線回折パターンを示す。基板温度は(a)–(c)は550℃, (d), (e)は650℃である。(a), (b)のPT(0/0/100)およびPZT(0/45/55)はペロブスカイト単相のピークのみであり、基板温度550℃で成分元素がペロブスカイトの結晶格子を相互に置換固溶していると考えられる。しかし、(c)のPLZT(15/45/55)ではペロブスカイト相の他に低温安定相のパイロクロア相が現れ、このピークはLa添加量の増加に伴って増大した。一方、基板温度650℃で堆積した(d), (e)のPLT(15/0/100)およびPLZT(15/45/55)ではパイロクロア相は消失し、ペロブスカイト単相となった。また、La添加量が増加していくと(100)と(001)のピークは接近して重なる。これは、Laの添加によってa軸とb軸の比が1、すなわち、正方晶から立方晶に近づくことを示している。パイロクロア相の出現はPZT中に固溶しないLaの存在を示唆しており、PZT中にLaを完全に固溶させるには650℃以上の温度が必要であると考えられた⁵⁾。

〈3・2〉 成膜条件とPLZT膜の微細構造 図4に各種組成のPLZT膜表面のSEM写真を示す。基板温度は650℃であり、それぞれPt(111)/SiO₂/Si基板上に200nm堆積させたものである。いずれの組成の膜も基板温度の上昇により結晶粒の増大がみられた。La及びZrの添加により結晶粒の成長が抑制され、表面が平滑かつ緻密になるのが分かる。PZTにLaを添加したPLZTセラミックスは透光性セラミックスとしても知られており⁶⁾、薄膜の場合でも紫外可視吸収スペクトル

により透光度の増大が認められている⁴⁾。図2の状態図で示したように、PZT中にLaを添加していくと結晶構造は正方晶から立方晶に近づくため、結晶粒界の空隙が小さくなり平滑、緻密な膜が得られるものと考えられる。

〈3・3〉 PLZT膜組成と電気的特性

〈3・3・1〉 PT中へのLa添加効果 図3のX線回折図で述べたように、PTおよびPZT中へのLaの固溶温度が高いことを考慮して、PLTの成膜温度は650℃で行った。はじめに、La添加量の異なるPLT膜を作製し、その電気的特性を調べた。PLT膜として、PTにLaを5、10、15、20at. %添加した(以下にPL5、PL10、PL15、PL20と略記する)。PLT膜のD-Eヒステリシス特性は後述のPZT、PLZT膜と比較するとLa添加量に関係なく分極値そのものが小さく、丸みをおびた形状で、高電界でも飽和するものは得られなかった。また、膜厚100nmのものはほとんど短絡しており、200nm以上のものでヒステリシスが観測できた。

図5は、PLTのD-Eヒステリシス曲線より求められた各種の電気的特性値と、PT中へのLa添加量の関係を示す。最大分極値(P_{max})はPL5が最も大きく(9.5 μC/cm²)、La添加量の増加に伴い値は減少した。残留分極値(P_r)もP_{max}と同様な傾向を示し、PL5で2.8 μC/cm²、PL20で1.5 μC/cm²となった。一方、P_{max}-P_rはLa添加量によらずほぼ一定の値になり、その値は6.5 μC/cm²であった。P_{max}-P_rの値はDRAMキャパシターにおける蓄積電荷量(C_e)に相当する。P_{max}-P_rから求められた3V印加時のC_e値は22 fF/μm²であった。抗電界(E_c)も

図5 PLT膜のLa添加量と分極値、抗電界の関係

Fig. 5. Relationship between polarization, coercive field and La content in PLT films

La添加量の増加に伴い値が小さくなった。PL5で40kV/cm、PL20で20kV/cmであった。膜厚200nmのPLT膜の誘電率は、PL5で300であり、La添加量の増加に伴い値は増大し、PL20で550となった。

PLT膜のI-V特性では、電圧印加方向に対する対称性はあまり良好なものとは言えないが、La添加量増加に伴いリーク電流が低減された。しかし、PZT、PLZTに比べリーク電流が約1桁大きく、耐圧も小さい。

<3・3・2> PLT中へのZr添加効果 次に、PLT膜にZrを添加したPLZT膜の電気的特性に及ぼすZr添加量の効果について検討した。La濃度を15at.%一定にし、Zrを添加したPLZT膜を作製した。PLZT膜の膜厚は200nmである。

PL15にZrを添加したPLZT(15/10/90)、(15/17/83)膜のD-Eヒステリシスは、Zr添加に伴い、ヒステリシスの形状は丸みをおびたものから飽和傾向がみられ、対称性の良いヒステリシスになった。

図6は、D-Eヒステリシス曲線より求めたPmax、Pr、Pmax-PrをPLT膜とPLZT膜について比較したものである。Zr添加量の増加に伴いPmaxは飛躍的に増大するのに対し、Prの増大は緩やかであった。また、Pmax-Prより求められたCe値も、PL15では22fF/μm²であったものがZr添加により増大して、PLZT(15/17/83)で30fF/μm²、PLZT(15/45/55)で55fF/μm²となった。

図7に電流-電圧特性を示す。1.5V印加時におけるリーク電流密度はPL15で 8×10^{-8} A/cm²であったが、PLZT(15/10/90)、(15/17/83)では 8×10^{-9} A/cm²と、1桁小さいものが得られた。また、Zr添加によって電圧印加方向に対する対称性も良好になった。

SEMによる表面観察では、PT膜へのLa添加量増加に伴い、表面はごつごつしたものから平滑になり、結晶粒も小さくなった。さらに、Zrを添加したPLZT膜はPT中にZrを添加し

図6 PLZTの分極値のZr添加量依存性

Fig. 6. Dependence of polarization values of PLZT films on Zr content

図7 PLZT膜の電流-電圧特性

Fig. 7. I-V characteristics of PLZT films

た場合と同様に^{2, 3)}、PLT膜に比べ、大きい粒がなくなり平滑かつ緻密になり、これがZr添加によるリーク電流の低減の効果と考えられた。

<3・3・3> PZT中へのLa添加効果とその基板温度依存性

PZTにLaを添加した膜について、各種の電気的特性に対する基板温度依存性を評価することにより、PZT中へのLaの固溶の状態について検討した。

図8に、基板温度550℃と650℃で成膜したPZT(0/50/50)膜のヒステリシス曲線の一例を示す。基板温度500℃で強誘電性を有し、X線回折図からもペロブスカイト単一相であった。しかし、PLZT(5/50/50)とPLZT(15/45/55)の膜は、基板温度500℃ではLaがPZT中に固溶せずLa₂O₃が粒界に遊離し、電気的に短絡状態になった。基板温度が550℃になると、Laは僅かに固溶するが、その電気的特性はPLZT(0/50/50)膜に劣

図8 PLZT(0/50/50)膜のヒステリシス曲線
Fig. 8. D-E hysteresis loops of PLZT(0/50/50) films

図9 PLZT(0/50/50)膜の分極値の基板温度依存性
Fig. 9. Dependence of polarization of PLZT(0/50/50) films on substrate temperature

図10 PLZT膜の抗電界の基板温度依存性
Fig. 10. Dependence of coercive field of PLZT films on substrate temperature

図11 PLZT膜のPmax-Prの基板温度依存性
Fig. 11. Dependence of Pmax-Pr of PLZT films on substrate temperature

るものであった。基板温度が600℃以上になると、LaがPZT中に固溶し電気的特性は向上した。一方、膜厚についてみれば、50nmのものはPZT(0/50/50)で一部ヒステリシスを観測できたが、ほとんどのものは短絡状態にあり、100nm以上で正常なヒステリシスが観測できた。このことから、実現可能なPLZT膜の最小膜厚は50nmと100nmの間にあると推定された⁷⁾。図8の曲線群より求めた各種の分極値ならびに抗電界の基板温度依存性を図9および図10に示す。最大分極値、残留分極値ともに基板温度上昇に伴い増大し、600℃またはそれ以上の温度で飽和した。PLZT膜についてはLa添加量増加に伴いPmax、Pr値は減少した。一方、抗電界は基板温度に依存せずほぼ一定であったが、La添加量の増加に伴い値は減少した。La添加量15at.%の100nmのPLZT膜で抗電圧は0.4Vとなり、極めて低電圧での駆動が可能であることを示唆している。図11にLa添加量の異なるPLZT膜のPmax-Prの基板温度依存性を示す。Pmax-Prの値は基板温度の上昇とともに増大し、La添加量によらず基板温度650℃以上で飽和した。飽和に至る基板温度はPZT(0/50/50)が550℃ないし600℃と最も低く、La添加量増加に伴い高温側にシフトし、PLZT(5/50/50)で600℃、PLZT(15/45/55)で650℃を要することがわかり、基板温度とPZT中へのLaの固溶関係は、図3に示したX線回折の結果からの推論と一致した。

DRAMキャパシターに应用する場合、蓄積電荷量は22～25fF/セルが必要とされる。Pmax-Pr値より求めたPLZT膜の3.0V印加時のCe値は、基板温度が上昇すると増大し飽和する傾向を示した。Ceの飽和値はPLZT組成にあまり関係なく、膜厚100nmで80fF/μm²、200nmで55fF/μm²であった。

図12に200nmPLZT膜の実効誘電率(εe)の基板温度依存性を示す。基板温度550℃ではPLZT(0/50/50)が900、PLZT(15/45/55)が600であるが、基板温度700℃になるとそれぞれ1200、1500となり高温で逆転しているのがわかる。100nmのPLZT膜のεeの値は200nmのPLZT膜の約2/3倍であった。

図12 PLZT膜の実効誘電率の基板温度依存性
Fig.12. Dependence of effective dielectric constant on substrate temperature

図13 PLZT膜中のLa添加量と歩留まりの関係
Fig.13. Relationship between registration rate of PLZT films deposited at 650°C and La content in the films

SiO₂換算膜厚(Teq)は、基板温度が上昇すると減少していき、膜厚によってある一定値に近づく傾向があるのがわかった。Teqの最小値は、膜厚100nmで0.4nm、膜厚200nmで0.5nmであった。また、Teqが最小になる基板温度はCeの場合と同様に、PZT(0/50/50)が最も低く、La添加量増加に伴い高温側にシフトした。これは、PZT中へのLaの固溶が高温側で大きくなっていることに起因していると考えられる。

以上の結果から、PZT(0/50/50)は500°C以上の基板温度で容易に固溶し、強誘電相が得られる。一方、PZT中へのLaは550~600°Cでも十分に固溶しないが、650°C以上の基板温度でペロブスカイトの結晶格子に組み込まれることが明らか

図14 PLZT膜の高電界パルスによる膜疲労
Fig.14. Fatigue characteristics of PLZT films obtained by applying 1MHz unipolar pulses at 12V

となった。高温で成膜したPLZT膜で電気的特性が向上するのは、LaがPZT中に十分固溶することによる膜の平滑化、緻密化と共に強誘電相ドメインの成長のためと考えられる。

ゾル・ゲル法では、PZT中へのLaの添加による電気的特性の向上効果はCVD法と比較して顕著でない^{8, 9)}。この理由は、ゾル・ゲル法では各酸化物粒子間の固相反応によってPLZTが形成されるため、800°Cの熱処理条件でもPZT中にLaが固溶せず、La₂O₃が夾雑物として存在するためと考えられる。

図13は基板温度650°Cで成膜した100nmと200nmのPLZT膜のLa添加量と歩留まりの関係を示す。1cm角中の試料に、0.5mmφの上部電極を約20個つけたときの、短絡しない正常な点の数の割合を示した。膜厚が厚いほど、La添加量が多いほど歩留まりが向上した。650°Cで成膜したPLZT(15/45/55)膜の歩留まりは200nmの膜で85%、100nmで35%であった。0.5mmφの電極面積は実際のDRAMの電極面積に比べ極めて大きい。短絡はPLZT膜の最も弱い点で起こるから、本研究でのPLZT膜の歩留まりは極めて大きいと言える。PZT中へのLa添加の効果はSEM観察からわかるように、PLZT結晶の平滑化、微細化、緻密化により結晶欠陥が抑制され歩留まりが向上したと考えられる⁴⁾。

<3・3・4> 膜疲労特性 PLZT膜をDRAMキャパシターに応用する場合の膜疲労特性の検討を行った^{2, 3)}。

一般に、DRAMは駆動電圧において10年保証に対して10¹⁵回の書き込み読み出しに耐えることが要求される。ここでは印加電圧による加速寿命試験を試みた^{10, 11)}。膜厚200nmのPLZT(16.5/52/48)膜に上部電極7.85×10⁻⁵cm²のAuを蒸着させ、パルス幅500nsec、印加電圧12Vのユニポーラパルスを印加し、標準抵抗20Ωを用いて測定した。図14にノンスイッチングポーラリゼーション(Pns)とサイクルの関係を示

図15 PLZT膜の疲労限界回数と印加電圧の関係
Fig.15. Relationship between limiting cycle and applied voltage

す。Pnsの値はサイクルの初期段階において僅かの減少がみられたが、その後一定に保たれた後、突然Pnsは0になり絶縁破壊によるものと思われる短絡を生じた。不揮発性メモリー (FRAM) 応用の場合は、サイクルの回数とともに膜疲労が連続的に起こるのと対照的であり¹⁰⁾、両者の間で膜疲労のメカニズムが異なるものと考えられる。

印加電圧を8Vから25Vまで変化させ絶縁破壊が起こる点(疲労限界回数: C_L)を測定した。図15はPLZT(13/50/50)と(16/50/50)の膜について測定した C_L と印加電圧の関係である。 C_L と印加電圧の関係はほぼ直線関係となり、PLZT(16/50/50)膜では、将来的にメモリー駆動電圧と予想される1.5~3Vにおいて、 1.0×10^{15} 回を越えたサイクルでも、膜の破壊は起こらないと予想される。また、La添加量13と16at. %の試料で直線の勾配はほぼ平行となった。このことから、この加速寿命試験は低電圧での C_L を予想するのに有効なものであると考えられる。このように、PZT膜にLaを適量添加して立方晶の常誘電体に近づけることにより、結晶歪が小さくなり膜疲労が生じ難くなったと考えられる。

<3・4> RuO₂およびIrO₂薄膜のPLZT下部電極としての特性
PZT系強誘電体薄膜をDRAMキャパシタや不揮発性メモリーに応用する場合の下部電極としては、PZTの高温反応性が強いと専ら白金が用いられてきた。しかし、白金膜はスパッタ法のような物理的方法でしか得られず、エッチングによる微細加工が難しいという問題がある。そこで白金に代わる下部電極として大きい導電性、熱的安定性、拡散バリア性を有するRuO₂やIrO₂が検討されている^{12~15)}。スパッタ法により作製されたRuO₂やIrO₂膜を不揮発性メモリーの下部電極として用いた場合、PZTの分極反転による膜疲労が、白金電極を用いた場合よりも抑制され、寿命性能が向上するという報告もある^{16, 17)}。MOCVD法は段差被覆性

に優れ、下部電極と強誘電体膜が共にMOCVD法で作製された場合には、その特長が一層有効に活かされることになる。ここでは、下部電極としてRuO₂およびIrO₂薄膜を、強誘電体としてPLZT薄膜を共にMOCVD法により作製し、PLZT膜の電気的特性を測定することによりRuO₂およびIrO₂膜の下部電極としての評価を行った。

<3・4・1> RuO₂およびIrO₂膜のCVDと膜特性
RuO₂およびIrO₂薄膜はそれぞれCVD原料としてRu(C₁₁H₁₉O₂)₃(以下Ru(DPM)₃と略記)とIr(C₅H₇O₂)₃(以下Ir(AcAc)₃と略記)を使用し成膜条件を検討した。RuO₂およびIrO₂膜の成膜条件を表2に示す。基板としてはMgO(100)、Si(100)、SiO₂(500nm)/Si(100)、Ta₂O₅(300nm)/Si(100)を用いた。ここで、SiO₂/SiはSi表面を熱酸化させたもの、Ta₂O₅/SiはTa(OC₂H₅)₅を原料としてCVD法でSi(100)上にTa₂O₅を堆積したものを使用した。なお、ここでは主としてIrO₂膜について述べる。IrO₂薄膜は、X線回折パターンより、Si(100)基板上ではルチル構造単一相でASTMデータと一致した無配向の多結晶膜であり、また、MgO(100)基板上では(110)面に強く配向した膜であることが分かった。IrO₂は、RuO₂と同様にルチル構造で格子定数が近い値であることから、配向関係などがRuO₂の場合と同様の傾向を示した¹⁷⁾。

IrO₂薄膜の比抵抗は、RuO₂の場合と同様に酸素濃度の増加に伴い減少し、酸素濃度40%以上で比抵抗は約140 $\mu\Omega \cdot \text{cm}$ でほぼ一定になったが、IrO₂のバルク値の49 $\mu\Omega \cdot \text{cm}$ およびRuO₂膜の比抵抗値約60 $\mu\Omega \cdot \text{cm}$ に比し大きくなった。この原因の1つとして、CVD原料のIr(AcAc)₄から得られたIrO₂膜とRu(DPM)₄から得られたRuO₂膜の膜質をSEMによる表面観察で比較すると、IrO₂膜ではピンホールが生じやすい傾向がみられたことがあげられる。また、酸素濃度0%ではIrO₂と金属Irが同時に析出することがX線回折により同定された。Si基板上にIrO₂膜堆積後の空気中一時間のアニール温度とシート抵抗の関係においては、シート抵抗はアニール温度850℃まで6 $\Omega/\square$ でほとんど変化しなかったが、900℃以上では急激に増大し、950℃で1k $\Omega/\square$ となった。RuO₂の場合と同様に不均一解離反応IrO₂→Ir+IrO₄によって揮発性酸化物のIrO₄が生成して気化したものと考えられ

表2 RuO₂およびIrO₂薄膜の成膜条件

Table 2. Deposition conditions of RuO₂ and IrO₂ thin films

CVD原料	炉温 (℃)	キャリアガス流量 (ml/min)	基板温度 (℃)
Ru(C ₁₁ H ₁₉ O ₂) ₃	110~120	50~100	250~650
Ir(C ₅ H ₇ O ₂) ₃	130~150	50~70	350~550
全ガス流量: 300ml/min、O ₂ 濃度: 0~67%			
圧力: 5.0 Torr			
基板: Si(100), SiO ₂ /Si(100), MgO(100), Ta ₂ O ₅ /Si(100)			
膜厚: 250~500nm

図 16 オーゲ電子分光法による界面組成分析

(a) PLZT/RuO₂/MgO, (b) PLZT/RuO₂/Si, (c) PLZT/ annealed RuO₂/Si, (d) PLZT/RuO₂/Ta₂O₅/Si

Fig. 16. Auger depth profiles for interface of films and substrates

(a) PLZT/RuO₂/MgO, (b) PLZT/RuO₂/Si, (c) PLZT/ annealed RuO₂/Si, (d) PLZT/RuO₂/Ta₂O₅/Si

る^{1,2)}。各基板上のIrO₂膜上に作製したPLZT(6/50/50)膜は、X線回折パターンより、基板によらずペロブスカイト単相の多結晶になっていることがわかった。とくに、IrO₂/MgO基板上ではRuO₂の場合と同様に(110)面に配向したPLZT膜が得られた。

〈3・4・2〉 PLZT/RuO₂/基板構造の界面反応 各種の基板上にRuO₂膜を350℃で約250nm堆積し、その上にPLZT(6/50/50)膜を300nm堆積した試料のオーゲ電子分光法による各元素の深さ方向の分析結果を図16に示す。なお、(a), (c)のRuO₂膜はas-grownの膜であり、(b), (d), (e)のRuO₂膜は700℃、1時間、空气中でアニール処理を行った膜である。(a)において、PLZT/RuO₂およびRuO₂/MgO界面の各元素の強度変化は急峻であり、内部拡散や界面反応層は認められない。このことからRuO₂はPLZTに対して大きい拡散バリア性を持つことがわかる。(c)では、PLZT/RuO₂およびRuO₂/Si界面においてPLZT堆積中に生じたと考えられる相互拡散が認められる。しかし、RuO₂膜をアニール処理した(d), (e)ではRuO₂/Si界面拡散が抑制されていることがわかる。一方、(b)のように、RuO₂とSiの間にSiO₂(500nm)が存在するとRuO₂をアニールしても、バリア効果はなくなっている。これは、RuO₂とSiO₂の界面反応によりRuO₂・SiO₂固溶体が生成するためRuO₂のバリア効果が失われるものと考えられる。また、(f)に示すように、Ta₂O₅膜はRuO₂とSiの界面反応を抑制する有効なバリア層であることが明らかになった。

〈3・4・3〉 下部電極上のPZT系薄膜の電気的特性 PLZT/RuO₂/基板構造におけるPLZT膜の電気的特性を比較した。RuO₂/MgO基板上のPLZTの残留分極はPt/SiO₂/Si基板上的ものと同程度で大きく、この理由としてPLZTが(110)面に配向していることが考えられる。また、RuO₂/SiおよびRuO₂/SiO₂/Si基板上的PLZTはPt/SiO₂/Si基板上的ものと同程度で、残留分極は小さく、抗電界は大きくなっている。この原因は図16で示した界面反応によって低誘電率層が生成し、PLZTの有効膜厚が減退するためと考えられる¹⁸⁾。しかし、RuO₂/Ta₂O₅/Si基板上的PLZTの残留分極と抗電界はPt/SiO₂/Si基板上的ものと同程度の値となっておりこのことからTa₂O₅膜がバリア層として有効であることがわかる。IrO₂/MgO基板上のPZTはRuO₂/MgO基板の場合と同様に(110)面に配向しているため残留分極がPt/SiO₂/Si基板上的ものより大きくなった。また、IrO₂/Ta₂O₅/Si基板上的PZTはPt/SiO₂/Si基板上的ものにくらべや残留分極が小さく抗電界が大きい値となった。

〈3・4・4〉 PLZT/RuO₂/基板構造の段差被覆性 図17にPLZT/RuO₂/Ta₂O₅/SiO₂/Si構造の断面SEM写真を示す。試料はSi上の熱酸化SiO₂に段差を設け、その上にTa₂O₅/RuO₂およびPLZT膜をMOCVD法により堆積させて作製した。各界面の欠陥構造は見られず、各層の連続性は良好であるアスペクト比D/W=0.50において、Ta₂O₅、RuO₂、PLZT膜の段差被覆性d_{min}/d_{max}は、それぞれ、0.3、0.44、0.57となった。これらの値は必ずしも良好とはいえないが、成膜

図 1 7 PLZT/RuO₂/Ta₂O₅/SiO₂/Si構造の段差被覆性
Fig.17. Step coverage of PLZT/RuO₂/Ta₂O₅/SiO₂/Si composition

条件の改善により段差被覆性は向上するものと考えられる。なお、DRAMキャパシターに应用する場合は、ポリシリコンの段差となりTa₂O₅膜が省略できるから、膜全体としての被覆性は向上するであろう。

4. むすび

MOCVD法によりPLZT強誘電体薄膜(50~200nm)を作製し、成膜条件とDRAMキャパシターとしての基礎特性の関係を調べた。本論文特長を要約すると次のようである。

(1) PLZT膜の微細結晶構造および電気的特性におよぼす成膜因子として膜組成と成膜温度の最適化が最も重要であることを明らかにした。基板温度650℃、膜厚100nmのPLZT(15/45/55)の膜で、印加電圧1.5~3.0Vにおいて、抗電圧0.4V、蓄積電荷量80fF/μm²、実効誘電率1000、SiO₂換算膜厚0.4nm、1.5Vにおけるリーク電流密度5×10⁻⁸A/cmの膜を得た。これらの値は平坦キャパシター構造で256MビットDRAMに適応可能と考えられる。

(2) PZT中へのLaの添加はリーク電流の低減と歩留まりの向上に有効であった。また、PZTにLaを添加して立方晶の常誘電体に近づくことにより、結晶歪が小さくなり膜疲労が抑制された。ユニポーラパルスの加速寿命試験によりPLZT(16/50/50)膜において、3V駆動時に1.0×10¹⁵回を越えたサイクルでも膜の破壊は起こらないことが予想された。

(3) 白金に代わるPZT系誘電体薄膜の下部電極としてRuO₂およびIrO₂薄膜をMOCVD法で作製し、下部電極としての評価を行った。PLZT/RuO₂/Si基板構造では、PLZT成膜時にRuO₂/Si界面においてRuO₂-SiO₂固溶化反応が起こり、その固溶体がPLZT中まで拡散していることが確認された。このRuO₂/Si界面の拡散を抑制する方法として、RuO₂膜の高温アニール処理または、RuO₂/Siの界面にTa₂O₅バリア層を挿入することが有効であった。

(4) IrO₂薄膜の場合もRuO₂膜と同様の拡散バリア効果が認められたが、RuO₂膜に比しやや劣る傾向がみられた。この原因はCVD原料にあると考えられた。段差被覆性については、現段階で良好とはいえないが成膜条件の改善により向上が期待できる。この他にリーク電流や膜疲労といった特性についても検討しなければならないものの、MOCVD法で作製したRuO₂およびIrO₂薄膜も十分にPZT強誘電体膜の下部電極として使用できる可能性があると考えられる。

(平成 8年 6月28日受付、平成 8年11月28日再受付)

文献

- (1) 岡田 勝・渡辺大晃・村上昌彦・西脇 彰・富田勝彦 : “常圧MOCVD法によるPbTiO₃薄膜の合成”, 日本セラミックス協会学術論文誌, 96, 687~693 (昭63-6)
- (2) M.Okada, K.Tominaga, S.Katayama and Y.Sakashita : “Metalorganic Chemical Vapor Deposition of c-Axis Oriented PZT Thin Films”, Jpn. J. Appl. Phys., 29, 718~722 (1990-4)
- (3) Y.Sakashita, H.Segawa, K.Tominaga and M.Okada : “Preparation and Electrical Properties of MOCVD-deposited PZT thin films”, J. Appl. Phys., 69, 8352~8357 (1991-6)
- (4) M.Okada and K.Tominaga : “Preparation and Properties of PLZT Thin Films by MOCVD”, J. Appl. Phys., 71, 1955 ~1959 (1992-2)
- (5) S.Hazumi, T.Asano, M.Hattori, H.Nakashima, I.Kobayashi and M.Okada : “Effect of Substrate Temperature on Electrical Characteristics of PLZT Ultrathin Films deposited by MOCVD”, Jpn. J. Appl. Phys., 34, 9B, 5086~5090 (1995-9)
- (6) G.H.Haertling and C.E.Land : “Hot-Pressed PLZT Ferro-electric Ceramics for Electrooptic Application”, J. Am. Ceram. Soc., 54, 1~11 (1971-1)
- (7) H.Miki and Y.Ohji : “Uniform Ultra-Thin PZT Films Formed by MOCVD and Their Electrical Properties”, Jpn. J. Appl. Phys., 33, 9B, 5143~5146 (1994-9)
- (8) 有馬秀明 : “ゾル・ゲル法によるPZT、PLZT膜の形成”, 第26回 VLSI Forum (プレスジャーナル) 53~62 (1991-12)
- (9) K.Amanuma, T.Hase and Y.Miyasaka : “Fatigue Characteristics of Sol-Gel Derived PZT Thin Films”, Jpn. J. Appl. Phys., 33, 5211~5214 (1994-9)

- (10) K. Tominaga, A. Shirayanagi, T. Takagi and M. Okada :
" Switching and Fatigue Characteristics of PLZT
Thin Films by MOCVD", Jpn. J. Appl. Phys., 32, 9B,
4082~4085 (1993-9)
- (11) H. Nakashima, S. Hazumi, K. Tominaga and M. Okada :
"Electrical Properties for Capacitors of DRAM on
PLZT Thin Films by MOCVD", Jpn. J. Appl. Phys., 33,
9B, 5139~5142 (1994-9)
- (12) M. L. Green, M. E. Gross, L. E. Papa, K. J. Schnoes and
D. Brasen : "Chemical Vapor Deposition of Ru and
RuO₂ Films", J. Electrochem. Soc., 132, 2677~2685
(1985-11)
- (13) E. Kolawa, F. C. T. So, E. T-S. Pan and M-A. Nicolet :
"Reactively sputtered RuO₂ Diffusion Barriers",
Appl. Phys. Lett., 50, 854~855 (1987-3)
- (14) L. Krusin-Elbaum and M. Wittmer : "Conductig
Transition Metal Oxides: Possibilities for RuO₂ in
VLSI Metalliz-ation", J. Electrochem. Soc., 135,
2610-2614 (1988-10)
- (15) A. Belkind, Z. Orban, J. L. Vossen and J. A. Woollam :
"Optical Properties of RuO₂ films deposited by
sputtering", Thin Solid Films, 207, 242~247 (1992)
- (16) D. P. Vijay and S. B. Desu : "Electrodes for PZT Ferro-
electric Thin Films", J. Electrochem. Soc., 140,
2640~2645 (1993-9)
- (17) T. Takagi, I. Oizuki, I. Kobayashi and M. Okada : "RuO₂
Bottom Electrodes for Ferroelectric PLZT Thin Films
by MOCVD", Jpn. J. Appl. Phys., 34, 4104~4107
(1995-8)
- (18) Y. Sakashita, H. Segawa, K. Tominaga and M. Okada :
"Dependence of electrical properties on film
thickness in PZT thin films produced by MOCVD", J.
Appl. Phys., 73, 7857~7863 (1993-1)

後藤 英雄

(正員) 1959年 7月11日生まれ。82年 3月
名古屋大学電気・電気工学第二及び電子工
学科卒業。名古屋大学助手を経て、94年
10月中部大学工学部電気工学科助教授。
MOVPE法による結晶作製、高温超電導体の
研究に従事。工博。

佐藤 厚

(非会員) 1944年 4月 5日生まれ。72年 3月
名古屋大学大学院工学研究科化学工学専攻
修了。73年 4月中部工業大学講師。92年よ
り現職。伝熱工学、燃焼工学、石炭の変換
技術、新型電池開発などのエネルギー問題
に広く取り組む。現在、中部大学工学部工
業化学科教授。工博。

岡田 勝

(非会員) 1929年12月 3日生まれ。53年 3月
徳島大学応用化学科卒業。民間会社で半導
体材料の研究に従事。67年中部工業大学助
教授。75年中部大学教授。MOCVD法による
強誘電体薄膜の研究に従事。電気学会電子
材料技術委員会ULSI用薄膜材料技術調査専
門委員会委員。工博。