トリプルテールセルと能動分圧器で構成される低電圧線形 OTA

正員 松元 藤彦 (防衛大学校)

非会員 野口 泰明 (防衛大学校)

A Low-Voltage Linear OTA Employing a Triple-Tail Cell and an Active Voltage Divider

Fujihiko Matsumoto, Member, Yasuaki Noguchi, Non-member (National Defense Academy)

A triple-tail cell possesses a wide linear input voltage range in spite of its simple configuration. The triple-tail cell requires a voltage divider. In practical implementation, the maintenance of the intrinsic linearity necessitates a resistive voltage divider that has low resistances. This makes the input resistance of the triple-tail cell low. This paper presents a method to realize high input resistances of the triple-tail cell. An active voltage divider is employed. The output resistances of the active voltage divider are lowered by current feedback. Thus, although the operating current is reduced, the output resistance is sufficiently low. This enables the voltage divider to have high input resistance. A third-order gyrator- C filter composed of the triple-tail cell is analyzed through SPICE simulation. Further, the characteristic variations of the triple-tail cell and the voltage divider due to transistor mismatches are analyzed. It is shown that the characteristic variations of the voltage divider affect strongly the transconductance of the triple-tail cell. The results of Monte Carlo simulation show that the proposed circuit is feasible.

キーワード：アナログ集積回路，OTA，線形回路，低電圧回路，連続時間フィルタ

1. ま え が き

近年、携帯用通信端末機器の普及により、高性能で消費電力の低い集積回路の重要性がますます高まっている。特に、アナログ回路部分においての進展に大きな期待が寄せられている。

OTA (Operational Transconductance Amplifier) は連続時間フィルタ、発振器、乗算回路などに使用される、有用なアナログ機能回路である。構成が極めて簡単で、低電圧動作可能な OTA であるエミッタ結合対は、線形入力電圧範囲が狭いという問題を抱えている。エミッタ負帰還抵抗を用いることにより高い線形性が得られるが、特性を変化させるためには、電流乗算器を利用した2段構成としなければならない。これは Gilbert gain cell と呼ばれる回路で、低電圧動作に不向きな2段構成となっている。1~1.5V 程度の低電圧で動作可能な可変特性線形 OTA として、マルチテール技術⁽¹⁾⁽²⁾やマルチ tanh 技術⁽³⁾⁽⁴⁾などがこれまでに提案されてきた。

トリプルテールセルはマルチテールセルの最も低次のもので、構成が簡単であるにもかかわらず優れた線形性を有する OTA である。実際に使用する際には分圧器が必要になり、従来の構成法では抵抗分圧器が使用されている。連続時間フィルタを構成する場合には、入力抵抗を高くする

ために、高い値の抵抗を使用しなければならない。しかし、それによって線形性が悪化する。Voorman は高抵抗分圧器を用いて、しかも線形性を損なわない手法を示しているが⁽¹⁾、その方法では 1V 強の電源電圧では動作しない。

既に著者らが提案した能動分圧器を用いる方法では、トリプルテールセルのもつ優れた線形性をある程度維持して、高い入力抵抗を実現することができた⁽⁷⁾。しかし、フィルタを構成するのに十分な高入力抵抗を実現しようとすると、線形性の悪化を完全に回避することはできなかった。

本論文では、低出力抵抗を有する能動分圧器を提案し、高い線形性と高入力抵抗を有する OTA の構成を示す。まず、トリプルテールセルの基本動作とその問題点について述べる。そして、その問題に対するいくつかの解決方法について検討する。次に、低出力抵抗を有する能動分圧器の構成と、その安定性について述べる。最後に、トリプルテールセルと分圧器を構成するトランジスタのばらつきに対するトランスコンダクタンスの感度について議論する。本文中に示されるシミュレーションには SPICE を使用しており、標準バイポーラプロセスより製造されたトランジスタから抽出されたモデルパラメータを使用した⁽⁵⁾。主な特性としては、 β が約 100、NPN トランジスタの f_T が約 7GHz、PNP のそれが 7MHz となっている。電源電圧は全て 1.5V とした。

図1 トリプルテールセル
Fig. 1. Triple-tail cell.

図2 抵抗分圧器
Fig. 2. Resistive voltage divider.

2. トリプルテールセル

トリプルテールセルを図1に示す。各電圧を

$$V_1 = V_R + V_{in}/2 \quad (1)$$

$$V_2 = V_R - V_{in}/2 \quad (2)$$

$$V_3 = V_R + V_C \quad (3)$$

とすると、出力電流 $I_{out}(= I_{C1} - I_{C2})$ とトランスコンダクタンス $G_m(= dI_{out}/dV_{in})$ は

$$I_{out}(V_{in}) = \frac{2\alpha I_{EE} \sinh\left(\frac{V_{in}}{2V_T}\right)}{2 \cosh\left(\frac{V_{in}}{2V_T}\right) + K \exp\left(\frac{V_C}{V_T}\right)} \quad (4)$$

$$G_m(V_{in}) = \frac{\alpha I_{EE} [K \exp\left(\frac{V_C}{V_T}\right) \cosh\left(\frac{V_{in}}{2V_T}\right) + 2]}{V_T \left[2 \cosh\left(\frac{V_{in}}{2V_T}\right) + K \exp\left(\frac{V_C}{V_T}\right) \right]^2} \quad (5)$$

で表わされる。但し、 α はベース接地電流増幅率、 V_T はトランジスタの熱電圧である。

トランスコンダクタンスの最大平坦特性を実現するための条件は、 $|d^3 I_{out}/dV_{in}^3|_{v_i=0}$ を解くことにより得られ、その解は、

$$K \exp\left(\frac{V_C}{V_T}\right) = 4 \quad (6)$$

となる。このとき、 $Q_1 \sim Q_3$ のエミッタ電流の比は

$$I_{EQ1} : I_{EQ2} : I_{EQ3} = 1 : 1 : 4 \quad (7)$$

となる。また、 $V_{in} = 0$ における G_m は

$$G_m(0) = \frac{\alpha I_{EE}}{6V_T} \quad (8)$$

図3 抵抗分圧器を用いた場合のトリプルテールセルの規格化トランスコンダクタンス
Fig. 3. Normalized transconductance characteristics for using the resistive voltage divider.

となる。

式(6)を実現する最も簡単な方法は、 $V_C = 0$ とすることである。これにより、 $K = 4$ となる。 $V_C = 0$ としたときの式(1)~(3)は、図2に示す抵抗分圧器で実現できる。各端子は、図1の同名の端子に接続される。このとき得られる電圧の関係は、

$$V_3 = \frac{V_1 + V_2}{2} \quad (9)$$

となる。

SPICEによる直流解析の結果を図3に示す。縦軸は規格化トランスコンダクタンスを表わしている。これは、トランスコンダクタンス値を最大値で除算した値である。この図から、分圧器の抵抗値が10kΩの場合には、線形性が著しく悪化することがわかる。OTAには高い入力抵抗が求められるので、この抵抗値を高くすると線形性がさらに悪化し、エミッタ結合対の特性に近づく。これは、 Q_3 のベース電流がこの抵抗 r を流れることが原因となっている。 r の値が高いほど r での降下電圧が増大し、 Q_3 のベース電位が Q_1 、 Q_2 のそれより低くなる。したがって、 Q_3 のコレクタ電流が減少し、式(7)に示される電流比が実現できなくなり、線形性が悪化するのである。

3. 高入力抵抗と線形性の両立

〈3・1〉 入力バッファの使用 トリプルテールセルの線形性を損なわずに入力抵抗を高くするためには、入力バッファを導入すればよい。その回路構成例を図4に示す。入力バッファの最も簡単なものは、エミッタフォロワである。しかし、 V_{BE} のレベルシフトを生じるので、低電圧回路としては不向きである。また、図の r の値を1kΩとすると、バッファの伝送利得を十分1に近い値、例えば0.99とするためには、エミッタフォロワに供給する動作電流を2.57mAとしなくてはならない。これは、消費電力、入力抵抗の低下、トランジスタの耐性などの点で問題である。したがって、エミッタフォロワに代わり、レベルシフトがなく低出力抵抗を有するボルテージフォロワ⁽⁶⁾を使用すべきである。

図4(a)の構成では、高い入力抵抗を実現することが可能

図 4 トリプルテールセルと入力バッファで構成される OTA
Fig. 4. OTA composed of the triple-tail cell and input buffers.

である。しかし、入力バッファの周波数特性が、そのまま OTA の周波数特性に反映されるので、あまり動作電流を低くすることができず、それによってある程度入力抵抗を下げざるを得なくなる。また、入力信号が大きい場合にも r を駆動できるだけの動作電流が出力部にも必要となり、入力バッファの消費電流は、トリプルテールセル本体のそれと同程度かそれ以上に多くなる。

一方、(b) の構成では、入力バッファの周波数特性はトリプルテールセル本体には影響しない。したがって、動作電流を低減できるので、(a) の回路構成と比べると、消費電力を低くすることができる。また、これによって、バッファの入力抵抗を大きくすることができるので、並列接続による OTA としての入力抵抗の低下をある程度抑制することができる。

〈3・2〉 能動分圧器 図 4(b) の構成は、OTA による能動分圧器で実現できる⁽⁷⁾。そのブロック図と実現回路を図 5 に示す。

図中に示される信号電流 i_r は、エミッタ結合対の出力電流であるから

$$i_r = \frac{I_0}{2} \tanh\left(\frac{V_1 - V_3}{2V_T}\right) = \frac{I_0}{2} \tanh\left(\frac{V_3 - V_2}{2V_T}\right) \quad (10)$$

で表される。この式から式 (9) が得られる。このことは、エミッタ結合対の線形入力範囲には無関係に大きな振幅の信号に対しても分圧器の精度が損なわれないことを意味する。これは、 Q_1 - Q_2 、 Q_3 - Q_4 という二つのエミッタ結合対が全く同じ条件で動作しているからである。つまり、信号の振幅が大きくなれば g_m が低下するが、その値は等しいので、中間電圧をとる分圧器の働きには影響を与えないのである。

トリプルテールセルのトランスコンダクタンスが最大平坦特性である場合の入力抵抗は、

$$R_{tri} = \frac{12\beta V_T}{I_{EE}} \quad (11)$$

で表される。ただし、 β はトランジスタのエミッタ接地電流増幅率である。能動分圧器の入力抵抗は

$$R_{div} = \frac{8\beta V_T}{x I_{EE}} \quad (12)$$

図 5 OTA を用いた能動分圧器
Fig. 5. Active voltage divider composed of OTAs

で表される。ただし、

$$I_0 = x I_{EE} \quad (13)$$

である。OTA としての入力抵抗 R_{in} は、それらが並列に接続された値であり

$$R_{in} = R_{tri} \parallel R_{div} = \frac{24}{3x + 2} \cdot \frac{\beta V_T}{I_{EE}} \quad (14)$$

となる。 R_{in} をできる限り R_{tri} に近づけるためには、 R_{div} を十分大きくしなければならない。ここで、その条件を $R_{in} > 0.9 R_{tri}$ とすると、 x のとるべき値の範囲は、

$$x < 0.074 \quad (15)$$

となる。

この能動分圧器を接続したトリプルテールセルの規格化トランスコンダクタンス特性を図 6 に示す。 I_{EE} の値を $25\mu A$ に設定している。式 (15) を満足する値 $x = 0.07$ の場合には、線形性が悪化していることがわかる。これは、高い値の抵抗分圧器を用いた場合と同様に、トリプルテールセル中のトランジスタ Q_3 のベース電流によるものと考えられる。分圧器のバイアス電流が少ないと、トリプルテールセルの Q_3 に吸収される電流の割合が多くなり、分圧器の Q_2 と Q_3 に流れるコレクタ電流が減少する。そして、 Q_2 と Q_3 の V_{BE} が Q_1 と Q_4 のそれより小さくなる。このことにより、トリプルテールセルの Q_3 のベース電位が低下し、式 (7) で表される電流比が実現できなくなっているのである。

このことは、出力抵抗を考えることにより解析的に議論できる。分圧器の出力側から見た等価抵抗が図 4 における r に相当し、その値は、

$$r = \frac{1}{g_m} = \frac{4V_T}{x I_{EE}} \quad (16)$$

で表わされる。入力抵抗を高くするために x の値を小さくすると、式 (16) からわかるように、出力抵抗も高くなってしまふ。このことが、上述のような線形性悪化を招いてしまふ。次節にて、この問題を改善した分圧器について述べる。

図6 能動分圧器を用いた場合のトリプルテールセルの規格化トランスコンダクタンス

Fig. 6. Normalized transconductance characteristics for using the active voltage divider.

図7 電流負帰還を用いた低出力抵抗能動分圧器

Fig. 7. Low output-resistance active voltage divider with current feedback.

4. 能動分圧器の改善

〈4・1〉 回路構成と特性 改善された新しい能動分圧器を図7に示す。この分圧器の最低動作電圧はトリプルテールセル本体と同程度であり、低電圧動作に適している。

この回路の入力抵抗は従来回路と等しく、式(12)で表わされる。また、出力抵抗 r' は

$$r' = \frac{4V_T}{\beta x I_{EE}} = \frac{r}{\beta} \quad (17)$$

で表わされる。これより出力抵抗が $1/\beta$ に低減されていることがわかる。これはPNPトランジスタを用いた電流負帰還の効果によるものである。 $\beta = 100$ と仮定すると、 $x = 0.07$ とした場合の出力抵抗は、従来回路で $x = 1$ とした場合の出力抵抗の $1/7$ の大きさとなる。このように、 x の値を小さくして入力抵抗を高くしても、出力抵抗が十分低くなっているため、これを接続したトリプルテールセルの線形性悪化を防ぐことが可能となる。

この分圧器を接続したトリプルテールセルの規格化トランスコンダクタンス特性を図8に示す。電流 I_{EE} は $25\mu\text{A}$ である。また、 $I_1 = I_0$ としている。 $x = 0.07$ の場合でも、優れた線形性が得られていることがわかる。トリプルテールセルと分圧器それぞれの入力インピーダンスを図9に示す。このように、提案回路を使用することにより、トリプ

図8 改善された能動分圧器を用いた場合のトリプルテールセルの規格化トランスコンダクタンス

Fig. 8. Normalized transconductance characteristics for using the improved active divider.

図9 トリプルテールセルと改善された能動分圧器の入力インピーダンス

Fig. 9. Input impedances of the triple-tail cell and the improved active voltage divider.

ルテールセルの線形性を損なわずに、消費電流の低減と、高入力抵抗の維持が可能となる。

〈4・2〉 安定性と位相補償 低い出力抵抗は、電流負帰還によるもので、回路の安定性について検証する必要がある。シミュレーションによって得られたループ利得とその位相の周波数特性を図10に破線で示す。 I_{EE} 、 I_0 、 I_1 の各値は、それぞれ $25\mu\text{A}$ 、 $1.75\mu\text{A}$ 、 $1.75\mu\text{A}$ に設定している。図より、この回路は安定であるが、位相余裕、利得余裕が小さいことがわかる。補償のために、帰還ループ中で高い利得をもつ図7の Q_5 のベース・コレクタ間に 2pF の容量を接続した。図10中の一点鎖線がその特性を示している。図から明らかなように、利得とともに、位相も低下しており、位相余裕、利得余裕が小さくなっている。そこで、位相を進ませるためにミラー容量に $20\text{k}\Omega$ の抵抗を直列に接続した。その特性を実線で示す。図から、補償により十分な位相余裕、利得余裕が得られたことがわかる。

〈4・3〉 ジャイレータ形フィルタへの応用 提案する分圧器を用いたトリプルテールセルをジャイレータ形フィルタへ応用する。フィルタの回路構成を図11に示す。ジャイレータ形フィルタでは、差動出力形OTAが必要となる。そこで、トリプルテールセルを図12のようにA級形回路に変形する⁽¹⁾⁽⁸⁾。 C_1 、 C_2 、 C_3 、 C_{L2} の各値はそれぞれ 15pF 、 2.5pF 、 15pF 、 12pF とし、通過域リプル 0.28dB 、遮断周

(a) loop gain

(b) phase characteristic

図 10 能動分圧器における電流負帰還路のループ利得と位相

Fig. 10. Frequency characteristics of loop gain of the active voltage divider.

図 11 3次連立チェビシェフジャイレータ形ローパスフィルタ

Fig. 11. Third-order Elliptic gyrator-C low-pass filter.

波数の2倍の周波数において最低減衰量 28dB となる3次連立チェビシェフローパス特性を実現している。遮断周波数は、 $I_{EE} = 25\mu\text{A}$ のとき 1MHz になる。バイアス電流比 x は 0.07 とする。周波数特性を図 13 に示す。図より、得られた曲線は、要求する仕様をほぼ満足する良好な周波数特性を示していることがわかる。

5. 素子のばらつきに対する感度

トランジスタのばらつきが回路の特性に与える影響を解析する。トランジスタのエミッタ面積、 V_{BE} 、飽和電流 I_S のばらつきは、外見上区別ができないので、 I_S のばらつき

図 12 A 級出力トリプルテールセル

Fig. 12. Class-A triple-tail cell.

図 13 3次連立チェビシェフローパスフィルタの周波数特性

Fig. 13. Frequency response of the third-order Elliptic low-pass filter.

の影響を解析するだけで十分である⁽⁴⁾⁽¹⁰⁾。

〈5・1〉 分圧器の出力オフセット電圧 図 7 中のトランジスタ $Q_1 \sim Q_4$ と電流源 I_0 のばらつきにより、出力オフセットが生じる。電流源用トランジスタにエミッタ抵抗を接続することにより、電流のばらつきを抑制することが可能である⁽⁹⁾。そこで $Q_1 \sim Q_4$ のばらつきが分圧器に与える影響を検証する。 $Q_1 \sim Q_4$ のエミッタ電流の関係は

$$I_{E1} - I_{E2} = I_{E3} - I_{E4} \dots\dots\dots (18)$$

で表される。信号が入力されていないとき、両辺の理想値はゼロである。ここで、各トランジスタの飽和電流を $I_{Sdi} (i = 1, 2, 3, 4)$ とすると、式 (18) は

$$I_0 \frac{I_{Sd1} e^{V_{1.3}/V_T} - I_{Sd2}}{I_{Sd1} e^{V_{1.3}/V_T} + I_{Sd2}} = I_0 \frac{I_{Sd3} e^{V_{3.2}/V_T} - I_{Sd4}}{I_{Sd3} e^{V_{3.2}/V_T} + I_{Sd4}} \dots\dots\dots (19)$$

となる。ただし、 $V_{1.3}$ 、 $V_{3.2}$ は

$$V_{1.3} = V_1 - V_3 \dots\dots\dots (20)$$

$$V_{3.2} = V_3 - V_2 \dots\dots\dots (21)$$

である。さらに式 (19) を変形すると

$$\Delta V = \frac{V_{1.3} - V_{3.2}}{2} = \frac{V_T}{2} \ln \left(\frac{I_{Sd2} I_{Sd3}}{I_{Sd1} I_{Sd4}} \right) \dots\dots (22)$$

が得られる。飽和電流の理想値からの変動量がみな等しく、 $I_{Sd1} = I_{Sd2} = I_{Sd3} = I_{Sd4}$ が成立する場合、また、等しくなくても $I_{Sd1}I_{Sd4} = I_{Sd2}I_{Sd3}$ が成立する場合、 $\Delta V = 0$ となる。1%変動のワーストケースでは、 $|\Delta V| = 0.52\text{mV}$ となる。

〈5・2〉 トランスコンダクタンスのばらつき 図1中の $Q_1 \sim Q_3$ の飽和電流を I_{S1} 、 I_{S2} 、 I_{S3} とすると、 G_m は

$$G_m = \frac{I_{EE}}{2V_T} \times \frac{(I_{S1}e^x + I_{S2}e^{-x})KI_{S3}e^{V_C/V_T} + 4I_{S1}I_{S2}}{[I_{S1}e^x + I_{S2}e^{-x} + KI_{S3}e^{V_C/V_T}]^2} \quad (23)$$

となる。ただし、 $x = V_{in}/2V_T$ 、 $\alpha = 1$ である。 V_C の理想値は0であるが、〈5・1〉で議論したように、トランジスタのばらつきによりその値は $|\Delta V|$ となる。したがって、

$$KI_{S3}e^{\Delta V/V_T} = KI_{S3}\sqrt{\frac{I_{Sd2}I_{Sd3}}{I_{Sd1}I_{Sd4}}} \quad (24)$$

となる。ここで、次のような変数の置き換えを行う。

$$I_{SK} = I_{S3}\sqrt{\frac{I_{Sd2}I_{Sd3}}{I_{Sd1}I_{Sd4}}} \quad (25)$$

トランスコンダクタンス $g_0 (= G_m|_{V_{in}=0})$ の微小変動量は

$$dg_0 = \frac{\partial g_0}{\partial I_{S1}} dI_{S1} + \frac{\partial g_0}{\partial I_{S2}} dI_{S2} + \frac{\partial g_0}{\partial I_{SK}} dI_{SK} \quad (26)$$

で表される。各項の偏微分は

$$\frac{\partial g_0}{\partial I_{S1}} = \frac{I_{EE}}{2V_T} \{ (KI_{SK} + 2I_{S2})^2 - [KI_{SK}(I_{S1} + I_{S2}) + 4I_{S1}I_{S2}] / (I_{S1} + I_{S2} + KI_{SK})^3 \} \quad (27)$$

$$\frac{\partial g_0}{\partial I_{S2}} = \frac{I_{EE}}{2V_T} \{ (KI_{SK} + 2I_{S1})^2 - [KI_{SK}(I_{S1} + I_{S2}) + 4I_{S1}I_{S2}] / (I_{S1} + I_{S2} + KI_{SK})^3 \} \quad (28)$$

$$\frac{\partial g_0}{\partial I_{SK}} = \frac{I_{EE}}{2V_T} \{ KI_{SK}(I_{S1}^2 + I_{S2}^2 - 6I_{S1}I_{S2}) - [K^2I_{SK}(I_{S1} + I_{S2})] / (I_{S1} + I_{S2} + KI_{SK})^3 \} \quad (29)$$

で表される。 $K = 4$ 、 $I_{S1} = I_{S2} = I_S$ とすると

$$\begin{aligned} \frac{dg_0}{g_0} &= \frac{\partial g_0}{\partial I_{S1}} \frac{dI_{S1}}{g_0} + \frac{\partial g_0}{\partial I_{S2}} \frac{dI_{S2}}{g_0} + \frac{\partial g_0}{\partial I_{SK}} \frac{dI_{SK}}{g_0} \\ &= \frac{1}{3} \frac{dI_{S1}}{I_{S1}} + \frac{1}{3} \frac{dI_{S2}}{I_{S2}} - \frac{2}{3} \frac{dI_{SK}}{I_{SK}} \quad (30) \end{aligned}$$

が得られる。式(25)より dI_{SK} は

$$\begin{aligned} dI_{SK} &= \frac{\partial I_{SK}}{\partial I_{S3}} dI_{S3} + \frac{\partial I_{SK}}{\partial I_{Sd2}} dI_{Sd2} + \frac{\partial I_{SK}}{\partial I_{Sd3}} dI_{Sd3} \\ &\quad + \frac{\partial I_{SK}}{\partial I_{Sd1}} dI_{Sd1} + \frac{\partial I_{SK}}{\partial I_{Sd4}} dI_{Sd4} \quad (31) \end{aligned}$$

となり、さらに

図14 モンテカルロ・シミュレーションにより得られたトリプルテールセルのトランスコンダクタンス

Fig. 14. Transconductance characteristics of the triple-tail cell analyzed through Monte Carlo simulation.

$$\begin{aligned} \frac{dI_{SK}}{I_{SK}} &= \frac{dI_{S3}}{I_{S3}} \\ &\quad + \frac{1}{2} \left(\frac{dI_{Sd2}}{dI_{Sd2}} + \frac{dI_{Sd3}}{dI_{Sd3}} - \frac{dI_{Sd1}}{dI_{Sd1}} - \frac{dI_{Sd4}}{dI_{Sd4}} \right) \quad (32) \end{aligned}$$

が得られる。式(32)より、 I_{SK} の標準偏差 $\sigma_{I_{SK}}$ と、 I_S の標準偏差 σ_{I_S} の関係は、

$$\sigma_{I_{SK}}^2 = 2\sigma_{I_S}^2 \quad (33)$$

で表される。式(30)と(33)より、トランスコンダクタンスの分散 σ_g^2 は

$$\sigma_g^2 = \left(\frac{1}{9} + \frac{1}{9} + \frac{4}{9} \times 2 \right) \sigma_{I_S}^2 = \frac{10}{9} \sigma_{I_S}^2 \quad (34)$$

で与えられる。この式から、トランスコンダクタンスの変動が、分圧器の出力オフセット電圧に大きく依存していることがわかる。

〈5・3〉 モンテカルロ・シミュレーション トランスコンダクタンスのばらつきの様子をモンテカルロシミュレーションで調べた。試行回数は50回で、 I_S の絶対精度、相対精度として、 $\pm\sigma = \pm 5\%$ 、 $\pm\sigma = \pm 1\%$ のガウシアン分布に基づくばらつきを与えた。トリプルテールセルと分圧器内の各直流電流源にはエミッタ抵抗を接続した。低電圧動作可能という利点を損なわないために、エミッタ抵抗での電圧降下が 0.05V を超えないような抵抗値 ($2\text{k}\Omega \sim 10\text{k}\Omega$)を設定した。

$I_{EE} = 25\mu\text{A}$ and $I_0 = I_1 = 1.75\mu\text{A}$ とした場合のトランスコンダクタンスを図14に示す。シミュレーションから得られた g_0 の標準偏差は、1.13%であった。式(34)から得られる標準偏差は1.05%である。シミュレーション結果の方がやや大きくなっているのは、低電圧動作を優先させたために、十分に高い値のエミッタ抵抗を電流源用トランジスタに与えなかったことによるものと考えられる。

フィルタの周波数特性についても、モンテカルロシミュレーションを行なった。フィルタの周波数特性はコンデン

図 15 モンテカルロ・シミュレーションにより得られたフィルタの周波数特性

Fig.15. Monte Carlo simulation of the filter response.

サの値に大きく依存する。そこで、容量の絶対精度、相対精度として、それぞれ $\pm\sigma = \pm 3.33\%$ 、 $\pm\sigma = \pm 0.33\%$ のガウシアン分布に基づくばらつきを設定した。結果を図 15 に示す。製造後のフィルタの特性のばらつきは、ほぼこの図のようになると考えられる。フィルタの入出力直流バイアス電位は 1.1V に設定した。各素子が公称値の場合の出力電位は 1.1005386V であった。50 回のモンテカルロシミュレーションの平均値は 1.099695V、標準偏差は 1.49mV であった。

6. む す び

トリプルテールセルを用いて高入力抵抗を有する線形 OTA を実現する手法について検討を行なった。既に提案した能動分圧器を使用した場合、その入力抵抗を連続時間フィルタに適用可能な程度に高くすると、トリプルテールセルの線形性を悪化させてしまうという問題があった。そこで、能動分圧器の出力抵抗を低減するために電流負帰還回路を導入した。これによって、分圧器の入力抵抗を高くするためにバイアス電流を低減しても、トリプルテールセル線形性はほとんど悪化しなかった。電流負帰還による回路の安定性について検証し、有効な補償法を示した。提案した分圧器とトリプルテールセルから成る OTA を用いてフィルタを構成した。トリプルテールセルの線形性が損なわれないようなバイアス条件を能動分圧器に与えた場合の、フィルタの周波数特性は良好であった。最後に、製造誤差によるトランスコンダクタンスの感度解析結果を示した。トリプルテールセルのトランスコンダクタンスは、分圧器の出力オフセットの影響を強く受けることを示した。また、トランジスタの飽和電流 I_S のミスマッチが 1% のとき、トランスコンダクタンスのばらつきは約 1.1% であることを示した。そして、モンテカルロシミュレーションにより、解析結果の妥当性を裏付ける結果が得られた。

本研究を進めるにあたり、貴重な御助言をいただいた北見工業大学工学部の谷本洋教授に感謝する。

(平成 12 年 1 月 25 日受付, 同 12 年 5 月 19 日再受付)

文 献

- (1) J.O. Voorman: "Transconductance amplifier", US Patent 4,723,110, Feb. 2, 1988.
- (2) K. Kimura: "Circuit design techniques for very low-voltage analog functional blocks using triple-tail cells", IEEE Trans. Circuits and Syst.- I, vol.42, no.11, 873~885, (1995-11)
- (3) J. C. Schmoock: "An input stage transconductance reduction technique for high-slew rate operational amplifiers", IEEE J.Solid-State Circuits, vol.SC-10, no.6, 407~411, (1975-12)
- (4) H. Tanimoto, M. Koyama and Y. Yoshida: "Realization of a 1-V active filter using a linearization technique employing plurality of emitter-coupled pairs", IEEE J. Solid-State Circuits, vol.26, 937~945, (1991-7)
- (5) Y. Ishibashi and F. Matsumoto: "A realization of low sensitivity RCCS-controlled monolithic integrators and their application to RC active filters", IEICE Trans. Fundamentals, vol.E75-A, no.12, 1777~1784, (1992-12)
- (6) 松元藤彦・野口泰明:「低電圧用低出力抵抗ボルテージフォロワ」, 1998 年電子情報通信学会ソサイエティ大会, A-1-6, (1998-9)
- (7) 松元藤彦・野口泰明:「ジャイレータ形フィルタ実現のためのトリプルテールセルの高入力抵抗化」電気学会電子回路研究会資料, ECT-99-23, 11~16, (1999-1)
- (8) J. O. Voorman: "Continuous-time analog integrated filters", in *Integrated Continuous-time Filters*, Y. Tsividis and J. O. Voorman, Eds., paper 1-2, 15~46
- (9) P. R. Gray and R. G. Meyer: "Analysis and design of analog integrated circuits (Second edition)", John Wiley & Sons, New York, 1984
- (10) 谷本洋:「線形化差動増幅回路の I_S に対する感度解析」, 1991 年電子情報通信学会秋季大会, A-13, (1991-9)

松元藤彦 (正員) 1991 年 3 月筑波大学第三学群基礎工学類卒業。

96 年 3 月筑波大学大学院博士課程工学研究科電子・情報工学専攻修了。同年 4 月、防衛大学校応用物理学教室助手。工学博士。主に、アナログ電子回路の研究に従事。IEEE、電子情報通信学会会員。

野口泰明 (非会員) 1972 年 3 月防衛大学校応用物理学専攻卒業、

82 年 3 月東京工業大学大学院総合理工学研究科電子システム専攻博士課程修了。海上自衛隊で電磁妨害に関する装備品の開発を経て防衛大学校勤務、1991 年 10 月助教授、1998 年 10 月教授。工学博士。生体信号処理、高密度実装回路のクロストークなどの研究に従事。IEEE、電子情報通信学会会員。