システム LSI に適した交流バイアス音声記録回路

学生員 山田 関裕 (静岡大学, 三菱電機セミコンダクタシステム株式会社)

正員 小島正典 (三菱電機セミコンダクタシステム株式会社)

非会員 近藤光重 (三菱電機株式会社)

非会員 佐藤文明 (静岡大学)

非会員 水野忠則 (静岡大学)

AC Biased Audio Recording Circuit for System LSI

Kunihiro Yamada Student Member (Shizuoka University, Mitsubishi Electric Semiconductor Systems Corporation)

Masanori Kojima Member (Mitsubishi Electric Semiconductor Systems Corporation)

Mitsushige Kondo non-Member (Mitsubishi Electric Corporation)

Fumiaki Sato non-Member (Shizuoka University)

Tadanori Mizuno Member (Shizuoka University)

This paper describes a method of time constant change by gain control and its application for equalizers and automatic level controllers (ALC) for AC biased audio recording circuit.

Bilinear characteristics are used for these equalizers. The proposed method utilizes the fact that the pole is controlled by feedback gain and the null by feedforward gain. In ALC, the gain control per operating period is changed in attack and recovery condition, so that a different time constant can be obtained.

In the case of a bipolar IC for VTR, 10 time constants were used as the external components. However, the experimental results verify a significant reduction of these time constants to 2. That is, it was confirmed that this method has an equivalent performance to the above example: bandwidth is 10.5 kHz for SP (Standard Play Mode) and 5 kHz for EP (Extended Play Mode) with the recovery time being 1.8 s. Moreover, the attack time could be shortened to 1/20, namely 0.3 ms.

The proposed method is suitable for a system LSIs with a BiCMOS process.

1. まえがき

システム LSI による部品点数削減が求められている。これを進めるため、DVD プレーヤでは DRAM や AD コンバータが混載され、携帯電話機ではアナログ混載も行われている⁽¹⁾。また、バイポーラ集積回路と遜色ない性能のトランジスタを得る BiCMOS 技術が研究され⁽²⁾、個別のバイポーラ集積回路で構成されていたアナログ回路もシステム LSI 化が容易になっている。

しかし、テープレコーダや VTR など、交流バイアス音声記録ではシステム LSI 化が進展しているとはいえない。これは単に音声信号処理のバイポーラ回路とマイクロプロセッサをシステム LSI 化するだけでは、顕著な部品点数削減がないからと考えられる。すなわち、交流バイアス音声記録のシ

ステム LSI 化に有効な、部品削減手法が必要である。

近来、マイクロプロセッサは VTR の制御に実用されてきている⁽³⁾⁽⁴⁾。音声信号処理でもゲインやブースト量を制御することで、ポテンショメータやスイッチなど集積化できない外付け部品の削減が進められている⁽⁵⁾。しかし VTR の音声信号処理では、再生イコライザ、記録イコライザ、ALC(Automatic Level Controller)における多くの時定数部品を残している⁽⁶⁾。

そこで本論文では、これらの時定数切り替えをマイクロプロセッサ援用によるゲイン制御で実現する手法を提案し、外付け部品削減の可能性を検討している。

再生イコライザでは GCA(Gain Controlled Amplifier)を使った 2 重フィードバック回路でローパスフィルタを構成し、零点を時定数回路で定め、極の時定数をフィードバックゲイン

で切り替えている。

また、記録イコライザでは、フィードフォワード回路でハイパスフィルタを構成し、極を時定数回路で定め、フィードフォワードゲインで零点の時定数を切り替えている。

ALC では、マイクロプロセッサでプログラム制御するアルゴリズムによって、実行周期あたりのゲイン制御をアタックとリカバリーで切り替え、異なる時定数を得ている。

そして、これらの回路を VTR に実装して交流バイアス音声記録を行い、少ない時定数回路で必要な性能を確保できることから、システム LSI への有効性を確認した。

2. 時定数部品切り替え型回路

VTR における交流バイアス音声記録の基本システムを、図 1 に示した。ヘッドと入力の回路網、およびバイポーラ集積回路化されたラインアンプと PB(Play Back Equalizer), REC(Recording Equalizer), ALC の 3 ブロックで構成され、点線のラインを介してマイクロプロセッサにより制御される。ここに例示する集積回路は、各ブロックを時定数部品切り替え型の回路で構成し、複数の時定数を得ている⁽⁶⁾。以下、これらの時定数の動作を調べる。

図 1 交流バイアス音声記録の基本システム
Fig. 1. Basic AC biased audio recording system

<2・1> 再生イコライザ 周波数特性は図 2 の漸近線図で示す双 1 次ローパス特性が IEC 規格に規定され⁽⁷⁾、表 1 のように 3 つの時定数が使われる。ここに、SP (Standard Play) はテープ速度が 3.335cm/s, EP(Extended Play)は 1.111cm/s 用の場合であることを示す⁽⁸⁾。

図 2 再生イコライザの周波数特性
Fig. 2. Characteristics of the playback equalizer

表 1 再生イコライザの時定数

Mode		EP	SP
Time Constants	$1/\omega_P$	$1/\omega_{PE}$	$1/\omega_{PS}$
Values (μs)	3180	170	120

図 3 再生イコライザの回路例
Fig. 3. Example circuit of the playback equalizer

図 3 は回路例で、スイッチはトランジスタのコレクタエミッタ間が使われる。また、破線は集積化部分を示す。周波数特性は、帰還増幅回路で得られ、 $R_{24} R_{25} C_{25}$ の構成による縦続部分をスイッチで開閉して切り替えている。

式(1)は伝達関数であり、右辺の第 1 項は低周波ゲインを表す。また、第 2 項は帰還増幅部の周波数特性を表し、第 3 項は縦続部分の周波数特性を表す。

スイッチが開いているときは $C_{25} = 0$ と考えると、第 3 項が 1 となり第 2 項によって周波数特性が決定される。そこで $C_{23} R_{23} = 1/\omega_P$, $C_{23} R_{22} = 1/\omega_{PE}$ とすると、EP の周波数特性を得る。ただし、 $K \gg R_{23}/R_{21}$, $R_{23} \gg R_{22}$ である。

スイッチを閉じると、第 3 項が有効になる。時定数を、 $C_{25}(R_{24} + R_{25}) = 1/\omega_{PE}$, $C_{25} R_{25} = 1/\omega_{PS}$ とすると、第 2 項の零点は等化され第 3 項の零点だけが有効になり、SP の周波数特性を得ている。

$$H = \frac{R_{22} + R_{23}}{R_{21}} \frac{1 + j\omega C_{23} R_{22}}{1 + j\omega C_{23} R_{23}} \frac{1 + j\omega C_{25} R_{25}}{1 + j\omega C_{25} (R_{24} + R_{25})} \dots (1)$$

以上のように再生イコライザでは 1 次の極と 1 次の零点を与える時定数が必要で、零点は EP と SP で切り替えられる。この例は、4 つの時定数を集積回路の外付け部品で構成し、部品の接続を開閉して零点を切り替えて、3 つの時定数を得ている。

<2・2> 記録イコライザ 交流バイアス記録の周波数特性は数 kHz 以上で低下するので、図 4 のように ω_{RS} から帯域上限の ω_R まで高域強調して等化する。EP では記録波長が SP の 1/3 になり、低い周波数 ω_{RE} から高域強調する。

図 4 記録イコライザの周波数特性
Fig. 4. Characteristics of the recording equalizer

図5 記録イコライザの回路例
Fig. 5. Example circuit of the recording equalizer

図5に回路例を示す。周波数特性は帰還増幅回路で得られ、帰還回路の $C_{32} R_{32}$ をスイッチで開閉して切り替える。

スイッチを閉じているときの伝達関数は式(2)で、双2次となり4つの時定数を持っているが、 $C_{32} R_{32} = C_{31} R_{31}$ とすると $C_{32} R_{32}$ の極や零点を等化して双1次特性になる。そこで $C_{31} R_{31} = 1/\omega_R$ 、 $C_{31} R_{31} + C_{31} r_{31} + C_{32} r_{31} = 1/\omega_{RE}$ とすると図4におけるEPの周波数特性を得ている。

また、スイッチを開くと $C_{32} = 0$ と考えられ、時定数を $C_{31}(R_{31} + r_{31}) = 1/\omega_{RS}$ としてSPの周波数特性を得ている。

$$H = r_{32} \left(\frac{1}{r_{31}} + \frac{1}{R_{31} + 1/j\omega C_{31}} + \frac{1}{R_{32} + 1/j\omega C_{32}} \right) \\ = \frac{r_{32}}{r_{31}} \frac{1 + j\omega(C_{31}R_{31} + C_{31}r_{31} + C_{32}r_{31})}{1 + j\omega C_{31}R_{31}} \dots\dots\dots(2)$$

以上のように記録イコライザでは1次の極と1次の零点を与える時定数が必要で、極はEPとSPで切り替えられる。この例は、4つの時定数を外付け部品と1個の集積化抵抗で構成し、部品の接続を開閉して極を切り替え、3つの時定数を得ている。

<2.3> ALC 信号が急増しても記録出力が歪まぬよう、またライン出力が閾値を越えぬよう、制御している⁹⁾。ポップノイズを抑えるためアタックタイムは数msとされる。また信号が低下したとき、ゲイン復帰で発生する息継ぎノイズを抑えるため、リカバリータイムは1~2秒とされる。

回路例を図6に示す。GCAの出力のピークが整流され C_{41} を充電すると、この電圧でゲインの制御が行われる。

充電ではダイオードが導通するので、アタックの時定数は、 $C_{41} r_{41}$ となる。放電時定数は $C_{41} R_{41}$ でありリカバリータイムを決定している。このように、ゲイン低下とゲイン上昇を与える2つの時定数を、外付け部品と1個の集積化抵抗で構成し、部品の接続をダイオードで切り替えている。

図6 ALCの回路例
Fig. 6. Example of ALC circuit

3. ゲイン制御型回路

イコライザとALCのブロックに必要な時定数の切り替えを、ゲイン制御で実現する方法を提案している。また、ゲイン制御はレジスタを介してマイクロプロセッサ援用によって行うことで、システムLSIへの有効性を向上する。

<3.1> 再生イコライザ ゲインがAの差動増幅器の入力に伝達関数Fで負帰還すると、入出力の伝達関数は $H = A/(1 + AF)$ となる。通常Aは大きくとり、 $H = 1/F$ とする。図3と図5の例でも同様で、極や零点の時定数を切り替えるには、時定数を形成する別の素子が必要とした。

ところがAが小さいと極はAで可変となる。しかもFが双1次でなくても、Fの極がHの分子になって零点が形成される。すなわち1個の時定数回路から3つ以上の時定数を得る。以下、この手法で再生イコライザを検討する。

図7 再生イコライザ回路
Fig. 7. Playback equalizer circuit

図7に提案の回路を示す。GCAを使ったフィードバック回路でローパス特性のイコライザを構成している。その伝達関数は次式のように表される。ただし $K \gg g_{P1}$ とする。

$$H = g_{P2} \frac{1 + g_{P1}}{g_{P1}} \frac{1 + j\omega/(1 + g_{P1})\omega_p}{1 + j\omega/\omega_p} \dots\dots\dots(3)$$

極の時定数を $C_P R_P = 1/\omega_p$ と定めると、零点の時定数も C_P と R_P で定まり、フィードバックゲイン g_{P1} によりSPとEPでフィルタの時定数が可変となる。

このようにゲイン制御型回路によれば、1個の時定数回路で所定の特性が実現可能と考えられる。

<3.2> 記録イコライザ 伝達関数Fを通った信号をゲインがAの増幅器でフィードフォワードすると、伝達関数は $H = 1 + AF$ であり、零点はAで可変となる。しかもFが双1次でなくても、Fの極がHの分子になって零点が形成される。すなわち1個の時定数回路から3つ以上の時定数を得る。以下、この手法で記録イコライザを検討する。

本提案では、図8のようにゲインが g_{R1} のGCAを使ってフィードフォワード回路でイコライザを構成している。その伝達関数を式(4)に表す。極の時定数を $C_R R_R = 1/\omega_R$ と定めると、零点の時定数も C_R と R_R で定まる。そして、フィードバックゲイン g_{R1} によりSPとEPでフィルタの時定数を可変にできる。

$$H = g_{R2} \frac{1 + j\omega(1 + g_{R1})/\omega_R}{1 + j\omega/\omega_R} \dots\dots\dots(4)$$

図8 記録イコライザ回路
Fig. 8. Recording equalizer circuit

このようにゲイン制御型回路によれば、1個の時定数回路で必要な特性が実現可能と考えられる。

<3.3> ALC ALCではマイクロプロセッサで実行時間あたりのゲイン上昇とゲイン低下を切り替え、時定数回路部品を使わず2つの時定数を得る。図9にALCの構成を示す。ゲイン制御とALCの閾値 \$V_D\$ の設定をGCAで行う。\$V_{ref}\$ は基準電圧で電源電圧 \$V_{cc}\$ の1/2が使われる。

図9 マイクロプロセッサ制御によるALC回路
Fig. 9. Microprocessor controlled ALC circuit

\$V_D\$ は \$(V_{cc} - V_{ref})g_{A2}\$ で得られ、比較器 COM は実行周期 \$t\$ の間に ALC 出力 \$V_O\$ が \$V_D\$ になれば、T レジスタに置数する。続いてマイクロプロセッサはレジスタ S に \$S_{A1}\$ を置数し、ゲイン制御することで、\$V_O = V_L g_{A1}\$ の出力を得る。

制御のアルゴリズムを式(5)に、入出力波形を図10に示す。ゲインは \$S_A\$ により \$S_{AH}\$, \$S_{AL}\$, \$S_{AU}\$ の3段で修正される。

```

IF $V_O \ge V_{DH}$
    THEN $S_{A1} = S_{A1} + S_{AH}$
    ELSE IF $V_O \ge V_{DL}$
        THEN $S_{A1} = S_{A1} + S_{AL}$
        ELSE $S_{A1} = S_{A1} - S_{AU}$ .....(5)
    
```

図10 ALCの入出力波形
Fig. 10. Waveform of ALC

収束レベルは、式(6)となる。収束の時定数は式(7)で、 $N=1$ $S_A=S_{AH}$ によってアタックの時定数を得て、 $S_A=-S_{AU}$ でリカバリーの時定数を得る。そして $V_O < V_{DL}$ を N 回計測して S_{A1} のデクリメントをすると、時定数を長くできる。

このようにゲイン制御型回路によれば、時定数回路を使わずに必要な特性が実現可能と考えられる。

$$V_{DL} g_{A1}(S_{AU}) \leq V_O < V_{DL} \dots\dots\dots(6)$$

$$T_A = Nt \frac{g_{A1}(S_{A1}) - V_{DL} / V_L}{g_{A1}(S_{A1}) - g_{A1}(S_{A1} + S_A)} \dots\dots\dots(7)$$

4. 実験結果

3章の回路と4.1項のGCAをトランジスタと演算増幅器で組立てた。マイクロプロセッサと試供VTRを接続し、図1のシステムで記録再生を行い提案の有効性を確認した。

<4.1> GCA モジュール 各ブロックを構成するGCAを図11に示す。アッテネータの入出力に、増幅器を配して必要なゲインを得ている。アッテネーションはレジスタSの置数で可変でき、マイクロプロセッサ援用制御が可能になる。ゲインは $g = g_1 g_2 / (1 + aS)$ である。

ACCでは、比較器の出力をマイクロプロセッサに伝送するためレジスタTを使う。そして、各ブロックはGCAモジュール2個と周辺回路で構成される。

図11 GCAモジュールの構成
Fig. 11. Module of the gain controlled amplifier

<4.2> 再生イコライザ 図7の回路と表1の時定数により、再生イコライザの諸元を表2のように設定した。図12は、この諸元による実験結果である。100Hz~10KHzの実用帯域で図2に準じた特性を得た。すなわち、1個の時定数回路で所定の特性を得た。

図12 再生イコライザの実験結果
Fig. 12. Experimental results of the playback equalizer

表 2 再生イコライザの諸元

Table 2. Parameters of the playback equalizer							
Mode	g_{PL}	S	a	n	g_1	C_P	R_P
SP	26	0	0.4	1	26	0.068	47
EP	18	1				(μ F)	(k Ω)

<4.3> 記録イコライザ 再生および記録等化前の周波数特性を確認した。入力は-8dBs のときの SP の出力を、1kHz で 0dB に正規化し図 13 を得た。ピーク周波数以下では、図 12 の特性により再生系で等化されるが、ピーク周波数以上は等化されない。従ってピークからの低下分、10kHz で 3dB (SP), 5kHz で 10dB(EP)を等化する必要がある。これを実現するため、図 8 の記録イコライザの諸元を定めて、表 3、4 に示した。また、VTR に実装して図 13 に示す周波数特性を得た。すなわち、1 個の時定数回路で必要な特性の実現が可能であることを確認した。

図 13 イコライズ前の録再特性
Fig.13. Recording and play back characteristics without equalizer

図 14 記録イコライザの実験結果
Fig.14. Experimental results of the recording equalizer

表 3 記録イコライザの諸元

Table 3. Parameters of the recording equalize				
Mode	$\omega_R/(1+g_R)2\pi$ (kHz)	$\omega_R/2\pi$ (kHz)	C_R (pF)	R_R (k Ω)
SP	9	13	1000	12
EP	1.6			

表 4 記録 GCA の諸元

Table 4. Parameters of the recording GCA					
Mode	g_{RL}	S	a	n	g_1
SP	1	1	6.1	1	7.1
EP	7.1	0			

<4.4> 記録再生周波数特性 図 13 の等化前の周波数特性が、記録と再生の両イコライザで等化されることを確認し、図 15 に結果を示した。入力は-8dBs とし、出力は 1kHz で 0dB に正規化している。-3dB 帯域幅は、SP で 10.5kHz, EP で 5kHz あり、例示の回路と同等であった。すなわち、8 個の時定数回路を使っていた等化を、2 個で実現した。

図 15 記録再生周波数特性
Fig.15. Frequency characteristics of recording and playback

<4.5> ALC 図 16-A は例示した ALC の特性である。収束レベル 1 V_{0,p} に達するアタックタイムは、6 ms である。

表 5 ALC 用 GCA の諸元

Table 5. Parameters of GCA for ALC					
GCA	a	n	g_1	V_{DH}	V_{DL}
Controller	0.1	4	1	1.7	1.0
Detector	0.7	1	0.85		

表 6 アルゴリズムの諸元

Table 6. Parameters of algorithm			
S_{AH}	S_{AL}	S_{AU}	N
8	1	1	384

図 16 ALC の実験結果
Fig. 16. Experimental results of ALC

本提案では、表 5 のように ALC ブロックの諸元設定をし、

制御アルゴリズムの諸元を、表6のように選んだ。

図16-Bはこの諸元で得た制御特性である。アタックタイムは1/20の0.3msに短縮でき、ポップノイズを1/20に低減できた。またリカバリタイムは例示の回路と同等の1.8sを得た。そして例示のALCでは2個の時定数回路を使って動作させていたが、時定数回路を使わず実現できた。

5. むすび

交流バイアス音声記録のイコライザやALCに必要な時定数の切り替えを、ゲイン制御で実現する方法について提案した。イコライザは双1次特性が使われるが、その極はフィードバックゲインで制御でき、零点はフィードフォワードゲインで制御できることを利用した。ALCでは、マイクロプロセッサの実行周期あたりのゲイン制御を、アタックとリカバリーで切り替えて異なる時定数を得た。

VTR用バイポーラ集積回路の例では、10個の時定数回路を外付け部品としたが、提案の手法により2個に削減できる目処を得た。帯域幅とリカバリタイムは、前記の例と同等の性能で、さらにアタックタイムは1/20に短縮できた。

本提案は、バイポーラの音声信号処理回路とCMOSのマイクロプロセッサを1チップ化する際に有効である。すなわち、マイクロプロセッサ採用ゲイン制御により、少ない外付け部品で多くの時定数動作を実現でき、BiCMOSプロセスによるシステムLSIに適している。

(平成12年9月4日受付)

文 献

- (1) 田中正文, “システム LSI の応用分野”, 電学誌, Vol.120, pp.140-143(平12-3)
- (2) 山内経則, 土屋主税, “アナログ/デジタル混載 LSI に適した BiCMOS 技術”, 電学論C, Vol.116, pp.905-911(平8-8)
- (3) 山田園裕, 藤沢行雄, 川原林隆, 浅野真弘, 松井秀夫, 玉木弘子, “ワンチップマイクロコンピュータの応用技術とソフトウェア”, 三菱電機技報, Vol.66, No.2, pp.99-235(1992)
- (4) M. Kojima, K. Hatanaka and S. Kawabe, “Dynamic Tracking System using Moving Coil Actuators for a Consumer VCR”, IEEE Trans. on Cons. Elec., Vol.40, No.4, pp.969-975, Nov. 1994.
- (5) J. Wondra, “I²C-Bus Controlled Hifi Audio-processor”, IEEE Trans. on Cons. Elec., Vol.36, No.3, pp.344-348, Aug. 1990.
- (6) 三菱電機株式会社, “VTR 専用 IC”, '96 三菱半導体データブック, pp.393-399, Feb. 1996.
- (7) International Electrotechnical Commission IEC Standard, “Helical-scan video tape cassette system using 12.65 mm (0.5 inch) magnetic tape on type VHS”, Publication 774, pp.1-39, 1983.
- (8) 加代孝夫, “VTR の規格(Ⅲ)”, テレビ誌, Vol.45, No.4, pp.527-530(1991)
- (9) 日本電子機械工業会, “ビデオテープレコーダと周辺機器の相互接続”, EIAJ CP-1211, pp.16-17, Jan. 1990.

山田 園裕

(学生会員) 昭和20年生。昭和48年立命館大学大学院理工学研究科電気工学専攻修士課程を修了。同年三菱電機(株)入社。マイクロコンピュータの設計に従事。現在三菱電機セミコンダクタシステム(株)で応用技術開発に従事。平成11年より静岡大学大学院理工学研究科、博士後期課程に社会人学生として在学中。電気学会、電子情報通信学会会員

小島 正典

(正員) 昭和20年2月24日生。昭和42年大阪大学基礎工学部電気工学科卒業。同年三菱電機(株)入社。AV機器とそのIC回路設計に従事。現在、三菱電機セミコンダクタシステム(株)勤務、大阪工業大学情報科学部非常勤講師。昭和56年度近畿地方発明表彰、平成5年度京都府発明考案功労者表彰受賞。電気学会、電子情報通信学会、映像情報メディア学会会員。工学博士。

近藤 光重

(非会員) 昭和47年静岡大学工学部電子工学科卒業。昭和49年同大学院修士課程修了。平成5年静岡大学博士(工学)。昭和49年三菱電機(株)入社。以来、光ディスク、プロジェクションディスプレイ、液晶モジュール等の研究開発に従事。大阪工業大学情報科学部、大阪国際大学経営情報学部非常勤講師。昭和63年近畿地方発明、平成元年全国発明表彰受賞。電子情報通信学会、映像情報メディア学会、IEEE 会員

佐藤 文明

(正会員) 昭和37年生。昭和61年東北大学大学院工学研究科電気及通信工学専攻博士前期課程修了。同年三菱電機(株)入社。通信ソフトウェアの研究開発に従事。平成7年1月より静岡大学工学部助教授。現在、静岡大学情報学部助教授。通信ソフトウェア、形式言語、分散処理システムに関する研究に興味を持つ。電子情報通信学会、IEEE Computer Society 各会員。工学博士。

水野 忠則

(正会員) 昭和20年生。昭和43年名古屋工業大学経営工学科卒業。同年三菱電機(株)入社。平成5年静岡大学工学部情報知識工学科教授。現在、情報学部情報科学科教授。工学博士。情報ネットワーク、プロトコル工学、モバイルコンピューティングに関する研究に従事。著書、「プロトコル言語」(カットシステム)、「分散システムコンセプトとデザイン(第2版)」(電気書院、訳)、「MAP/TOPと生産システム」(オーム社)、「分社システム入門」(近代科学社)等。電子情報通信学会、IEEE、ACM 各会員。