パルス大電力動作時の半導体パワーデバイス内キャリア密度分布に与える磁界の影響

学生員 松本 康寛* 学生員 青木 喬*
 学生員 田村 幸彦* 正員 井深 真治*
 正員 安岡 康一* 正員 石井 彰三*
 正員 由良 昌士** 正員 清水 尚博**

Effects of Magnetic Field on the Carrier-Density Distribution of Semiconductor Power Device
 Operated in Pulsed Power Conditions

Yasuhiro Matsumoto*, Student Member, Takashi Aoki*, Student Member, Yukihiro Tamura*, Student Member,
 Shinji Ibuka*, Member, Koichi Yasuoka*, Member, Shozo Ishii*, Member, Masashi Yura**, Member,
 Naohiro Shimizu**, Member

Turn-on characteristics of semiconductor power devices are evaluated under external magnetic field to study the effects of external magnetic field generated in a pulsed power circuit. Two pin diodes that have a basic structure of power devices are connected in parallel and driven by a pulsed voltage source. It was found the magnetic field applied to one diode in the perpendicular direction of current-flow changed the current balance between the diodes. Besides the on-resistance of a diode was increased under external magnetic field. The carrier-density distribution inside of the diodes was measured by using a free carrier absorption method. The data show that the carrier-density distribution changes from nearly the uniform one to the one-sided one. It can be concluded that the effects of magnetic-field have to be considered for the evaluation of switching characteristic in pulsed power operations.

キーワード：パルスパワー，半導体パワーデバイス，磁界，キャリア密度分布，自由キャリア吸収法

Keywords: pulsed power, semiconductor power device, magnetic field, carrier-density distribution, free carrier-absorption technique

1. ま え が き

パルスパワー技術は，エネルギーを時間的に圧縮して得られる短パルスの高ピーク電力を利用する技術で，パルスレーザを始め有害ガス分解などに応用されている。総エネルギーは小さくても，パルス時間を狭めることで MW 級のパルス大電力が得られ，従来になかった応用が実現できている。現在の一般的な応用分野では，数 kV，数 kA 以上の高電圧・大電流パルスでパルス継続時間がマイクロ秒以下のパルス

電力を利用する機会が多い。こうしたパルス電力は，コンデンサやインダクタに蓄積したエネルギーを，高速スイッチの開閉によって取り出している。これまで，ギャップスイッチやサイラトロンなどの放電型スイッチが用いられてきたが，高繰り返しパルスレーザをはじめとした産業応用が本格化するにつれて，より長寿命で高信頼動作が可能な，半導体パワーデバイスが利用されるようになってきた⁽¹⁾。ただし最大級のデバイスでも単独で使用することは不可能なため，パワーデバイスを直並列接続してスイッチを構成している。またスイッチ負荷を低減する目的で，磁気スイッチなどを組み合わせる場合も多い。1 kV 級 MOS FET を 100 直列して 80 kV のスイッチングを実現した例⁽²⁾に見られるような高度な直並列技術の開発や，パルスパワー専用のパワーデバイス開発⁽¹⁾によって，今後パワーデバイスのみで高速高電圧・大電流スイッチを構成することが一層進むものと考えられる。

*東京工業大学

〒152-8552 東京都目黒区大岡山 2-12-1

Tokyo Institute of Technology

2-12-1, Ookayama, Meguro-ku, Tokyo 152-8552

**日本ガイシ株式会社

〒467-8530 名古屋市瑞穂区須田町 2-56

NGK Insulators, Ltd.

2-56, Suda-cho, Mizuho-ku, Nagoya 467-8530

一般に GTO などのパワーデバイスは、基本セグメントを 1000 個以上集めた集合体になっており、スイッチング性能の向上が実現されている。パワーエレクトロニクス応用分野では、通常ターンオフ時にデバイスが破壊される場合が多く、これを防ぐ目的の研究が多く報告されている⁽³⁾。こうした研究から、セグメント間にオン電圧や電流分布の不均衡が発生すると、特定のセグメントに電流が集中してそこで破壊するため、パワーデバイス全体の性能は各セグメント単体の性能の個数倍とはならないことがわかってきた。

パルスパワー応用では、コンデンサに蓄積したエネルギーをターンオンスイッチで取り出す場合が多いが、この場合も先のターンオフ時と同様に、高速大電流がデバイス内を均一に流れずに破壊に至る場合が多い。通電電流時間が短いから、パワーエレクトロニクスで使用される定格値の数倍のピーク電流を流すことが可能ではあるが、各セグメント間の電流分布は、より均一であることが求められる。また高速動作時には、電流経路は表皮効果で制限を受けるとい報告もあり⁽⁴⁾、高速大電流通電の場合は、各セグメント間のインダクタンス成分が電流分布を変化させると考えられる。こうした観点から、デバイス内外に流れるパルス大電流によって発生する磁界がパワーデバイス内部の電流分布を変化させると考えられるが、これまでに研究報告はない。

以上から本研究では、パルス大電力動作時のパワーデバイスに与える磁界の影響について評価を行うこととし、その第一段階としてパワー用 pin ダイオードに与える磁界の影響を測定した。外部回路で発生させた磁界をパルス大電流密度通電時の pin ダイオードに加え、電圧・電流特性の変化およびダイオード内部のキャリア密度分布をレーザー光で直接計測し、磁界の影響を評価した。

2. 実験方法

測定用の pin ダイオードは、電力用の直径約 4 mm の円形ダイオード中心部から、 $1 \times 2 \text{ mm}^2$ の大きさで切り出した。このため測定用ダイオードには電界緩和用のガードリングは含まれていない。アノード カソード間距離は $450 \mu\text{m}$ である。切り出し面は鏡面加工し、測定用レーザー光の散乱と反射を防いだ。ダイオードのドーピングは、 $1 \times 10^{13} \text{ cm}^{-3}$ の低濃度 n ベースシリコンにアノード側からボロンをピーク濃度 $1 \times 10^{19} \text{ cm}^{-3}$ で深さ $20 \mu\text{m}$ まで、カソード側からはリンをピーク濃度 $1 \times 10^{20} \text{ cm}^{-3}$ で深さ $20 \mu\text{m}$ まで拡散させた分布となっている。

パルス電流通電回路は、図 1 に示すようにコンデンサ C に蓄積した電荷を MOSFET(オリジン電気社製、OF33SF100M) をターンオンさせる方式である。測定対象の pin ダイオード d_1, d_2 2 個を並列接続し、電流制限抵抗 $R_2(8.0 \Omega)$ を介してコンデンサに接続した。電流制限抵抗値に比較して、磁界を加えたことによるダイオードの等価抵抗値の変化量は小さいため、並列接続して測定を進めた。コンデンサ容量は $0.2 \mu\text{F}$ 、充電電圧は 1200 V であ

図 1 パルス通電回路

Fig. 1. Pulsed operating circuit.

図 2 磁界印加方向と pin ダイオードの配置

Fig. 2. Setup configuration of pin diode with external magnetic field and probing beam.

る。外部磁界はソレノイドコイルにパルス電流通電することで発生させ、図 2 に示すように、pin ダイオードのアノード カソード方向に対して直角方向から試料全体に加えた。なお、磁界を加えるのは、並列接続したダイオード d_2 のみとした。ソレノイドコイルを流れる電流の半周期は約 $12 \mu\text{sec}$ である。磁束密度はダイオード電流が流れ始める時刻でピークとなるよう設定した。またこれ以降文中に示す磁束密度の値は、そのピーク値である。なお、ダイオード電流のターンオン時間は 200 nsec 程度で、その後電流ピーク値から半値まで減少する時間は $1.7 \mu\text{sec}$ 、電流パルス幅は約 $5 \mu\text{sec}$ である。磁界の影響を評価するのは電流立ち上がりから $1.7 \mu\text{sec}$ までの間で、この期間の磁界変化の割合は、約 14% である。

pin ダイオード内部のキャリア測定方法として、赤外レーザーを使用する自由キャリア吸収法⁽⁵⁾を使用した。これは、半導体の禁制帯幅以下のエネルギーを持つ赤外レーザー光をデバイスに入射し、自由キャリアによる吸収で生じるレーザー光の強度変化を透過側で検出する手法である。キャリアの拡散係数の測定⁽⁵⁾や、キャリア寿命の測定⁽⁶⁾などの例を始め、GTO の破壊機構の計測などに使用されている。この方法は、キャリア密度の絶対値とキャリア分布を非接触測定できる点に特徴がある。以下簡単に測定原理を述べる。

シリコンの禁制帯幅 ($=1.11 \text{ eV}$) 以下のエネルギーの赤外レーザー光をプローブビームとしてシリコン製デバイスに

入射させると、光はほとんど減衰することなく透過する。しかし、デバイス内に光や電流等で生じた過剰キャリアが存在すると、光は過剰キャリアに吸収されて減衰する。このときの、プローブビームの透過光強度は (1) 式で表される。

$$\begin{aligned} V_0 &\propto \exp(-\alpha_0 \cdot d) \\ V_t &\propto \exp\{-(\alpha_0 + \alpha_t) \cdot d\} \end{aligned} \quad \dots\dots\dots (1)$$

ここで V_0 、 V_t はそれぞれ過剰キャリアが存在しないときと存在するときのフォトディテクタの電圧値、 α_0 はドーパントによる吸収係数、 α_t は過剰キャリアによる吸収係数、 d は光軸方向のシリコンの厚さを示す。(1) 式から (2) 式が求められる。

$$\alpha_t = \frac{1}{d} \cdot \ln \left(\frac{V_0}{V_t} \right) \quad \dots\dots\dots (2)$$

吸収係数 α_t と電子及びホールキャリア密度変化値 Δn 、 Δp には (3) 式で示される比例関係があるため、係数 σ が既知であると、吸収係数 α_t からキャリア密度を求めることができる。なおレーザ光の吸収が電子又はホールのどちらのキャリアによるかを特定することはできない。

$$\alpha_t = \sigma \cdot (\Delta n + \Delta p) \quad \dots\dots\dots (3)$$

σ は一般には実測値が使用される⁽⁷⁾。これは、パワーデバイスがターンオンする過程では、アノード付近ではホールの注入が起こり、カソード付近では電子の注入が起こっていることから、デバイス内の位置によって σ の値は変化し、計算と実測とで誤差が生じるためと考えられる。また、本研究で使った波長 $1.55 \mu\text{m}$ での σ の値は報告されていないため、 $1.30 \mu\text{m}$ での値 $6.00 \cdot 10^{-18} \text{cm}^2$ ⁽⁸⁾ を元とし、 σ は λ^2 に比例することから換算して、 $\sigma = 8.14 \times 10^{-18} \text{cm}^2$ とした。

なお、半導体内にレーザ光が入射するとシリコンの屈折率によってビーム軌道が変化するため、空間分解能の評価には、半導体内部のビーム幅の検討が必要となる。本研究で使った波長 $1.55 \mu\text{m}$ の CW 半導体レーザの場合、ビーム形状は長径 4.2mm 、短径 3.7mm の楕円形である。これをプリズムにより円形に整形し、焦点距離 35mm のレンズで集光する。ガウシアンビームを仮定して、レーザ透過方向の試料の厚さ 1mm にわたって軌道計算をおこなうと、空間分解能 $30 \sim 40 \mu\text{m}$ が実現可能であることがわかった。また、実験でも確認した。

3. 実験結果

外部磁界を加えない状態で並列接続した pin ダイオードに、パルス電流を流した時のダイオードの電圧・電流波形を図 3 に示す。pin ダイオード 1、2 には等しい電圧が印加され、ほぼ等しい電流が流れている。ピーク電圧は約 730V 、ピーク電流は 55A 、電流立ち上がり時間は 160ns なので、電流上昇率は $275 \text{A}/\mu\text{s}$ となった。ダイオードの X-Y 断面積で除したピーク電流密度は $2750 \text{A}/\text{cm}^2$ となる。図 4 は pin ダイオード 2 のみに磁束密度 0.5T の外部磁界

図 3 外部磁界非印加時の pin ダイオード電圧・電流波形

Fig. 3. Voltage and current waveforms of the pin diodes without external magnetic field.

図 4 外部磁界印加時の pin ダイオード電圧・電流波形

Fig. 4. Voltage and current curves waveforms of the pin diodes with external magnetic field.

を加えたときのダイオード電圧・電流波形を示す。磁界を印加しないときと比較して、pin ダイオード 1 の電流ピーク値が 55A から 57A に増加し、pin ダイオード 2 では 52A に減少した。回路電流は制限抵抗 R_2 によって主に制限されるので、全電流はほぼ一定である。しかし磁界を印加した側のオン抵抗が増加してダイオードを流れる電流に不均衡が生じたと考えられる。通電時のオン抵抗を一定とみなして波形フィッティングからオン抵抗値を求め、その変化率をまとめると、図 5 のようになる。磁界の増加に伴いオン抵抗変化率も増加し、磁束密度が増加するにつれて、オン抵抗増加率が増加していることがわかる。

このように外部磁界を加えることでオン抵抗が変化することがわかった。オン抵抗の増加理由を検討するため、ダイオード内のキャリア密度分布が磁界によってどの様に変化するかを調べた。pin ダイオード 2 のみを回路に接続して自由キャリア吸収法で計測した。まず外部磁界を印加しない状態で pin ダイオード内キャリア密度分布を測定した。測定は、図 2 に示した磁界印加面である X-Z 面の X 方向中心となる $X = 1000 \mu\text{m}$ 位置で、プローブビームを Z 方向に移動させ、アノード・カソード間のキャリア密度を測定した。プローブレザ光の中心が、アノードおよびカソードが

図 5 外部磁界強度とオン抵抗変化率の関係

Fig. 5. Deviation of turn-on resistance as a function of magnetic field strength.

図 6 キャリア密度変化と電流変化

Fig. 6. Time dependence of the carrier-density distribution and the waveform of diode-current.

それぞれ距離 35 μm の点における、キャリア密度変化の波形と pin ダイオードの電流波形を図 6 に示す。ピーク電流 107 A、ピーク電流密度は 5350 A/cm²、電流立ち上がり時間は 170 nsec、電流上昇率は 504 A/ μsec である。電流の増加とともにキャリア密度が急激に増加し、 10^{18}cm^{-3} に達している。

電流通電後、0.4, 0.7, 1.0 μsec におけるアノード カソード間のキャリア密度分布を 印で図 7 に示す。左端がアノード、右端がカソードに相当する。計測時刻によらず中心部である n ベース層 (n^-) のキャリア密度が低く、すり鉢状の分布であることがわかる。電流立ち上がり初期のキャリア密度変化量は、カソード側に比べアノード側で大きい。これは、pn 接合がアノード側近くに存在しているためである。また、図 7 中に示した計算結果は、デバイスシミュレータ (Integrated Systems Engineering 社製 ISE TCAD) によるもので、シミュレーション結果と測定結果は分布の形状という点でよく一致していることがわかる。ただし、この例ではカソードに近い 400 μm 近辺で不一致が見られる。

磁界が pin ダイオード内のキャリア密度分布に与える影響を詳細に調べるため、pin ダイオード全体 (X-Z 平面) のキャリア密度分布を測定した。測定点は、Z = 35, 55, 115,

図 7 アノード カソード間のキャリア分布の測定結果とシミュレーション結果の比較

Fig. 7. Temporal development of the carrier-density distribution within the anode-cathode electrodes.

図 8 外部磁界非印加時のキャリア密度分布

Fig. 8. Carrier-density map without external magnetic field.

図 9 外部磁界印加時のキャリア密度分布

Fig. 9. Carrier-density map with external magnetic field.

175, 235, 295, 355, 415, 435 μm で、X 軸方向には 150 μm 間隔で測定を行った。加えた磁束密度は 0.9 T である。図 8, 9 に外部磁界の印加有無における、pin ダイオード内のキャリア密度分布を示す。プロットした時刻は $t=1.0 \mu\text{sec}$ とした。図 8 から磁界無の時には、キャリア密度は X 軸方向にほぼ一定であることが確認できる。アノードおよびカソードに相当する Z 方向両端では、キャリア密度が高く計測されているが、両端部では切り出しの際に生じた傷や、不純物準位などの影響で吸収係数が増加していることも考えられる。このため、図 8 から直ちに両端部のキャリ

図 10 外部磁束密度と $Z = 20 \mu\text{m}$ における X 方向キャリア密度分布の関係

Fig. 10. Carrier-density distributions along the X direction with different strength of the external magnetic field.

ア密度が高いとは断定できない。次に、磁界を加えると図 9 のようにダイオード内のキャリア密度分布が明らかに偏っていることがわかる。この場合、アノードから注入される正孔およびカソードから注入される電子も、ともにマイナス X 方向にローレンツ力を受けるため、マイナス X 方向にキャリアが集中していると説明することができる。磁界の向きを反転させるとキャリアの偏り方向も反転することから、ローレンツ力による説明が妥当であると考えられる。このときのオン抵抗は 50 % 増加している。さらに、磁界の影響を見るために、オン抵抗が約 13 % 増加する磁束密度 0.5 T の場合についても測定した。 $Z = 20 \mu\text{m}$ における X 方向位置におけるキャリア密度を図 10 に示す。なお、磁界を加えていない結果も併せて示す。この図から明らかなように、キャリア密度分布の偏りは磁束密度に大きく影響を受け、磁束密度が高いほどデバイス内のキャリア分布の偏りが大きいことがわかる。また、偏りが大きいほどオン抵抗の増加割合が大きいことを確認した。

4. 検 討

pin ダイオードのオン抵抗が増加した原因としては、以下の 2 つが考えられる。

(1) 磁界により発生したローレンツ力によりキャリアの移動軌道が曲がり、等価的なキャリア移動距離が増加して、この結果オン抵抗が増加した。

(2) 磁界により発生したローレンツ力により pin ダイオード内のキャリア密度分布に偏りが発生し、等価的に pin ダイオード内の電流経路断面積が減少し、オン抵抗が増加した。

(1) は磁気抵抗効果とよばれる。半導体内で電流の方向と直角に外部磁界を作用させた場合、ローレンツ力によりキャリアの運動軌道は曲げられる。このとき、磁界により生じたホール電界による力 (qE) は平均としてはローレンツ力 (qvB) と平衡を保つが、キャリアの速度分布はボルツ

図 11 ダイオード電流波形の磁界印加方向依存性

Fig. 11. Current waveforms with the direction of external magnetic field.

マン分布則に従うため、平均値と異なる速度をもつキャリアに対しては 2 つの力は打ち消さない。このため、そのキャリアは同じ距離を移動するのに、直線の場合と比較して進みにくくなり、抵抗が増加すると説明されている。

オン抵抗増加理由として (1) が妥当であるならば、キャリアが曲がる角度が一定の場合、ローレンツ力の働く方向、つまり磁界と垂直な方向のデバイスの幅が大きいほど、キャリアの移動距離の増加が大きくなり、オン抵抗が増加すると考えられる。図 2 に示すように pin ダイオードの電流経路の断面は $1 \times 2 \text{mm}^2$ の長方形である。そこで、図 2 の磁界印加方向である X-Z 平面から外部磁界を加えずに、Y-Z 平面から磁界を加えることとした。このようにすると、磁界と垂直な方向のダイオードの幅が狭くなる。よって、この場合に磁界の影響が減少すれば、オン抵抗増加の原因として (1) のキャリアの移動距離の増加が主であると考えられる。図 11 に、磁界を印加方向を変えて測定したダイオード電流波形を示す。ダイオードの幅が狭い、Y-Z 平面から磁界を印加した場合の方が、かえって磁界の影響が大きいことがわかる。以上から、オン抵抗増加の原因としては (2) に示した pin ダイオード内にキャリア密度分布の偏りが発生した結果、等価的に pin ダイオードの電流経路断面積が減少する影響が支配的であると考えられる。

5. ま と め

高電圧・大電流の高速パルス電力を制御する半導体パワーデバイスの動作に及ぼす外部磁界の影響に注目し、電力用 pin ダイオードに外部磁界を印加し検討を進めた。磁界印加時と非印加時の pin ダイオードの電圧・電流波形を測定した結果、磁界印加によりダイオードのオン抵抗が増加することがわかった。さらに、自由キャリア吸収法により pin ダイオード内のキャリア密度分布の測定を行った結果、電子及びホールに働くローレンツ力がキャリア密度分布を偏らせることを明らかにした。この場合、通電断面積が減少するためオン抵抗が増加すると結論づけた。以上から、大電流通電による強磁界が存在する環境においてパワーデバ

イスを使用する場合は、磁界の影響を考慮する必要がある。
本研究は科学研究費補助金によって行われた。
(平成14年3月27日受付, 同14年9月2日再受付)

文 献

- (1) T. Goto, K. Kakizaki, S. Takagi, S. Satoh, T. Shinohe, H. Ohashi, F. Endo, K. Okamura, A. Ishii, T. Teranishi, and K. Yasuoka: "Design concept and performance considerations for fast high power semiconductor switching for high repetition rate and high power excimer laser", *Rev. Sci. Instrum.*, **68**, pp.2658-65 (1997)
- (2) M. Yabuuchi, N. Eto, K. Mineoka, S. Fujita, K. Suzuki, I. Tanakura, Y. Satoh, Y. Minowa, and T. Nayuki: "A Nobel 80 kV-50 kW High Voltage Pulse Power Supply Featuring turn-off Capability of A Solid-Stage Switch", 1997 National Convention Record IEE Japan, No.140, pp.1-162-1-163 (1997) (in Japanese)
藪内正隆・江藤伸夫・峰岡圭三・鈴木弘一・藤田茂明・棚倉 勇・佐藤行雄・美濃輪芳文・名雪琢弥:「半導体スイッチを適用した 80 kV 50 kW 級パルス電源」, 平成 9 年電気学会全国大会, No.140, pp.1-162-1-163 (1997)
- (3) Y. Shimizu, S. Kimura, H. Kozaka, N. Matsuura, T. Tanaka, and N. Monma: "A Study on Maximum Turn-Off Current of a High-Power GTO", *IEEE Trans. Electron Devices*, **46**, pp.413-419 (1999)
- (4) K. Okamura, F. Endo, K. Atsumi, and K. Yokokura: "Pulse Switching Characteristics of Multi-Chip Flat Packaged 4500-V IEGT", 12th IEEE Int. Pulsed Power Conf., PPA5-5(1999)
- (5) M. Rosling, H. Bleichner, K. Nordgren, F. Vojdani, and E. Nordlander: "A Study of design Influence on Anode-Shorted GTO Thyristor Turn-On and Turn-Off", *IEEE Trans. Power Electronics*, **9**, pp.514-521 (1994)
- (6) J. Linnros: "Carrier lifetime measurements using free carrier absorption transients. 1. Principle and injection dependence", *J. Physics*, **84**, No.1, pp.275-283 (1998)
- (7) R.W. Cooper and D.H. Paxman: "Measurement of charge-carrier behaviour in PiN diodes using a laser technique", *Solid-State Electronics*, **21**, pp.865-869 (1978)
- (8) V. Grivickas: "An accurate method for determining intrinsic optical absorption in indirect band gap semiconductors", *Solid State Commun.*, **108**, pp.561-566 (1998)

松 本 康 寛 (学生員) 1977 年 10 月 7 日生。2002 年 3 月東京工業大学大学院理工学研究科修士課程修了。同年 4 月関西電力株式会社入社, 現在に至る。

青 木 喬 (学生員) 1978 年 05 月 22 日生。2001 年 3 月東京工業大学工学部卒業。同年 4 月東京工業大学大学院理工学研究科修士課程入学, 現在に至る。

田 村 幸 彦 (学生員) 1979 年 11 月 21 日生。2002 年 3 月東京工業大学工学部卒業。同年 4 月東京工業大学大学院理工学研究科修士課程入学, 現在に至る。

井 深 真 治 (正員) 1994 年 4 月より東京工業大学大学院理工学研究科助手, 現在に至る。

安 岡 康 一 (正員) 1995 年 4 月より東京工業大学大学院理工学研究科助教授, 現在に至る。工学博士。大気圧マイクロプラズマ, 半導体パルスパワー研究に従事。IEEE, 応用物理学会会員。

石 井 彰 三 (正員) 1990 年より東京工業大学大学院理工学研究科教授, 現在に至る。工学博士。高エネルギー密度プラズマ, 高速パルス大電力工学の研究に従事。IEEE, 応用物理学会会員。

由 良 昌 士 (正員) 1992 年 4 月より東洋電機製造株式会社・技術研究所、1998 年 11 月より日本ガイシ株式会社にて SI サイリスタの開発に従事。

清 水 尚 博 (正員) 1979 年 4 月より東洋電機製造株式会社・技術研究所、1998 年 11 月より日本ガイシ株式会社にて SI サイリスタの開発に従事。