磁気輸送シールド型真空アーク蒸着法による Cu 配線膜形成の基礎実験

非会員 宮川 伸秀*

非会員 南澤 伸司*

非会員 丸中 正雄**

非会員 土井 聡也**

正員 滝川 浩史*

正員 榊原 建樹*

Preliminary Experiments of Cu Interconnect Preparation by Magnetically Transported-Shielded Cathodic Arc Deposition

Nobuhide Miyakawa*, Non-member, Shinji Minamisawa*, Non-member, Masao Marunaka**, Non-member,
Toshiya Doi**, Non-member, Hirofumi Takikawa*, Member, Tateki Sakakibara*, Member

Preliminary experiments were conducted on Cu wiring or interconnect preparation in semiconductor devices using shielded cathodic arc deposition, comparing with the non-shielded method, normal shielded method, torus-type filtered arc deposition method (Torus-FAD), and T-shape filtered arc deposition method (T-FAD). The magnetically transported-shielded arc plasma was focused on a substrate using an electromagnetic coil and a permanent magnet. The principal results were as follows: (1) the evaporation rate increased with arc current; (2) the number of macrodroplets emitted from the Cu cathode reduced when the shield-substrate distance in the normal shielded method was shorter; (3) the deposition rate of the magnetically transported-shielded cathodic arc deposition (MT-SCAD) was 8 times higher than that of the normal shielded method; and (4) there was an insufficient filled void in the Cu film at the interconnect trench prepared by MT-SCAD, although there were no voids in the film prepared by Torus-FAD and T-FAD.

キーワード：真空アーク蒸着，Cu 膜，シールド法，プラズマ磁気輸送，成膜速度，配線

Keywords : cathodic arc deposition, Cu film, shielded method, plasma-magnetic transportation, deposition rate, wiring

1. はじめに

半導体素子の高集積化・高速動作化・省電力化が進む中、配線が細線化するとともに、その材料がアルミニウム (Al) から銅 (Cu) へと変わりつつある。Cu は抵抗率が $1.7 \times 10^{-8} \Omega \cdot \text{m}$ と Al の抵抗率 $2.7 \times 10^{-8} \Omega \cdot \text{m}$ に比べて低く、かつ、エレクトロマイグレーション (電流によって原子が移動する現象) とストレスマイグレーション (残留応力によって電子が移動する現象) に対する耐性が高い。

現在、Cu 配線はダマシン (Damascene) 工法によって行われている。ダマシン工法とは、配線溝やビアの内壁へ、

物理蒸着 (Physical Vapor Deposition; PVD) 法または化学蒸着 (Chemical Vapor Deposition; CVD) 法によってバリア層 (Ta, TaN, TiN など) とシード層 (Cu) とを形成した後、電気めっき⁽¹⁾⁽²⁾によって銅膜を堆積させるというものである。その後、基板表面に余分に堆積した Cu を CMP (Chemical Mechanical Polish; 化学機械研磨) 法により除去し、Cu 埋め込み配線を完成させる。ここで、バリア層は Cu が誘電体層へ拡散するのを防ぐためのものであり、シード層は電気めっきのための電極である。製造工程をより単純化するためには、このシード層の形成工程を省くことが望まれている。このため、電気めっきに替わる手法として、有機金属 CVD (Metal Organic CVD; MOCVD) 法^{(3)~(7)}や、各種の PVD 法^{(8)~(14)}が検討されている。

PVD 法に分類される薄膜合成法の一つに、真空アーク蒸着法がある。同法は、現在、ドリルやバイトなど機械加工用治具への TiN や CrN などの耐磨耗性硬質膜コーティングへ工業的に利用されている。これに対し、筆者らは、光学

* 豊橋技術科学大学電気・電子工学系
〒441-8580 豊橋市天伯町雲雀ヶ丘 1-1

Toyohashi University of Technology

1-1, Hibarigaoka, Tempaku-cho, Toyohashi 441-8580

** 新明和工業株式会社開発センタ

〒665-8550 宝塚市新明和町 1-1

Development Center, ShinMaywa Industries, Ltd.

1-1, Shinmeiwa, Takarazuka 665-8550

薄膜 (TiO_2)⁽¹⁵⁾, 透明電気絶縁性・熱導電性膜 (AlN)⁽¹⁶⁾, 透明導電膜 (ZnO)⁽¹⁷⁾ など, 機械的機能膜以外の薄膜の合成を検討してきている。このような膜の合成に当たっては, 真空アークの陰極点から大量に放出されるサブミクロンから数十ミクロンの陰極材料微粒子 (ドロップレット) が問題となる。ドロップレットの発生量は陰極材料によるが, Cu 陰極は比較的ドロップレットの放出量が多い⁽¹⁸⁾。

筆者らはこれまで, 真空アーク蒸着法においてドロップレットを除去する手法として, プラズマを磁氣的に輸送した磁気輸送シールド型真空アーク蒸着 (Magnetically Transported-Shielded Cathodic Arc Deposition; MT-SCAD) 法⁽¹⁹⁾⁽²⁰⁾および T 字型フィルタードアーク蒸着 (T-shaped Filtered Arc Deposition; T-FAD) 法⁽²¹⁾を開発してきた。本論文では, 主に磁気輸送シールド法による Cu 配線膜成膜の基礎実験の結果について述べる。成膜速度に関しては, トーラス型フィルタードアーク蒸着 (トーラス FAD; Torus-FAD) 法および T-FAD 法の場合と簡単に比較する。

2. 磁気輸送シールド型真空アーク蒸着実験

図 1 に磁気輸送シールド型真空アーク蒸着装置の概略を示す。接地陽極である SUS304 製の円筒型真空チャンバ (200 mm ϕ ×320 mm) 内に, Cu 陰極 (直径 64 mm) を配置したものである。機械式トリガ電極を用いて電極間に拡散状アークを発生させたが, 図 1 ではその機構は省いてある。陰極背後には, 陰極点駆動用のフェライト製永久磁石 (外径 70 mm, 内径 20 mm, 厚さ 10 mm) を配置した。陰極表面中央における垂直方向磁束密度を 1.7 mT とした。シールド板 (直径 64 mm, 厚さ 1 mm, SUS304 製) は陰極表面から 100 mm の位置に配置し, シールド板から 50~100 mm の位置に基板 ($\text{Si}<100>$, ポリエステルシート) を配置した。また, 電磁コイル (外径 160 mm, 内径 124 mm, 厚さ 44 mm) を, その中心位置に基板が位置するように配置した。基板位置を変えた場合, 電磁コイル位置も連動させて変えた。この電磁コイルは, 電流 1 A で 1 mT の軸方向中心磁束密度を発生する。また, より多くのイオンを基板上へ収束させるため, 基板の後方 (基板から 10~30 mm) にネオジウム合金磁石 (19 mm ϕ ×10 mm, 表面中心最大磁束密度 250 mT; 以後, 収束磁石と呼ぶ) を配置した。

雰囲気圧力は, チャンバ内へガスを導入しない場合の 0.02 Pa と, Ar ガスを導入 (10 ml/min) した場合の 0.1 Pa とした。アーク電流は直流で 50~100 A とした。なお, 今回の実験では, 基板の温度制御はせず, また, バイアスも印加しなかった。Cu 埋め込み評価のため, 図 2 に示すような, ラインアンドスペース (ライントレレンチ深さ 1 μm , 幅 0.6 μm ; スペース幅 0.8~1 μm) 構造のデバイス模擬基板を用いた。

なお, シールド板を用いない場合 (以後, ノンシールド法と呼ぶ), 基板位置を陰極表面から 200 mm とした。チャンバ内の幾何学的構成の影響を避けるため, 電磁コイルは

図 1 磁気輸送シールド型真空アーク蒸着 (MT-SCAD) 装置の概略

Fig. 1. Schematic diagram of magnetically transported-shielded cathodic arc deposition (MT-SCAD) system.

図 2 ラインアンドスペース・デバイス模擬基板の構造

Fig. 2. Structure illustration of line-and-space device-like substrate.

対応する位置 (陰極から 200 mm) に配置させたが, 動作はさせなかった。収束磁石は配置しなかった。また, シールド法において, 電磁コイルをオフにした状態の場合は従来のシールド法である。これを単純シールド法と呼ぶことにする。この場合も, 電磁コイルは配置したが, 収束磁石は配置しなかった。

成膜した Cu 膜に関し, 光学顕微鏡 (ニコン, ECLIPSE ME600) および走査型電子顕微鏡 (以後, SEM: 日立, S-530) により, それぞれ, 表面および断面様相を観察した。触針型段差計 (小坂研究所, HIPOS-ET10) による膜厚測定を行った。また, Cu 薄膜を透明ポリエステル基板 (幅約 20mm, 長さ約 120 mm, 厚さ 0.1 mm) 上に成膜し, He-Ne レーザ光の透過率と既知の膜厚との比較から膜厚分布を求めた⁽¹⁹⁾⁽²⁰⁾。

3. 実験結果および考察

〈3・1〉 アーク電圧と陰極損耗量 まず, ノンシールド型の状態で, Cu 陰極真空アークの基礎特性として, アーク電圧 (陰極-陽極間電圧) と Cu 陰極損耗量とを計測した。

図3 ノンシールド型直流真空アークのCu陰極損耗速度

Fig. 3. Erosion rate of Cu cathode as a function of DC arc current in non-shielded arc.

図4 ノンシールド法で生成したCu膜表面の光学顕微鏡写真（アーク電流：100 A，圧力：0.02 Pa，陰極-基板間距離：200 mm）

Fig. 4. Optical micrograph of Cu film prepared by non-shielded method (arc current: 100 A, pressure: 0.02 Pa, cathode-substrate distance: 200 mm).

アーク電圧は、0.02 Pa の場合、50 A および 100 A で、それぞれ、20.3 V および 21.2 V であり、電流が大きくなるとわずかに増加する傾向にあった。

Cu 陰極損耗速度を図3に示す。これは、アーク放電時間を5 min とし、アーク放電前後の陰極の質量変化を計測し、アーク放電時間で除したものである。同図から、アーク電流を増加させると、陰極損耗速度が増加することがわかる。この結果は、アーク電流を増加させれば、蒸発速度を増加できることを意味している。また、圧力の違いについては明確な差はないが、圧力が高い方が陰極損耗速度は若干高い傾向にある。

〈3・2〉 ノンシールド法および単純シールド法による成膜 ノンシールド法と単純シールド法とを用いて、Si 基板上にCu膜を5 min 間成膜し、その表面様相を観察した。また、膜厚を計測し、成膜時間で除して成膜速度を求めた。圧力は0.02 Pa とした。

図4に、ノンシールド法で成膜したCu膜表面の光学顕微鏡写真を示す。アーク電流が100 A の場合のものである。膜表面には大量のドロップレットが堆積していることがわかる。ドロップレットは最大のもので直径20 μm であった。

(a) Shield plate-substrate distance: 50 mm

(b) Shield plate-substrate distance: 100 mm

図5 単純シールド法で生成したCu膜表面の光学顕微鏡写真（アーク電流：100 A，圧力：0.02 Pa）

Fig. 5. Optical micrograph of Cu film prepared by normal shielded method (arc current: 100 A, pressure: 0.02 Pa).

なお、電流が大きいくほど、単位面積あたりのドロップレット数が多く、特に10 μm 以上の巨大ドロップレットがより多く存在した。成膜速度は、50 および100 A で、それぞれ、3.4 および6.8 nm/s であった。

図5に、単純シールド法で成膜したCu膜表面の光学顕微鏡写真を示す。アーク電流を100 A とし、シールド板-基板間距離を変えた場合の結果である。図5(b)は陰極-基板間距離が200 mm であり、図4の場合のそれと等しい。両者を比較してみると、シールド板を用いることで巨大なドロップレットがかなり除去できることがわかる。しかしながら、ドロップレットの除去は十分とは言えない。一方、図5(a)と(b)とを比較してみると、シールド板-基板間距離が短い場合の方がドロップレット数は少ないことがわかる。つまり、当然のことながら、シールド板背面に近い空間の方がドロップレットの回り込みが少ないということである。しかし、成膜速度も低くなり、図5(a)および(b)の場合の成膜速度は、それぞれ、0.23 および0.46 nm/s であった。これらの値はノンシールド法のそれと比べて1桁低い。

〈3・3〉 磁気輸送シールド法による成膜 前説の結果から、ドロップレットを除去するためにはシールド板に近い位置で成膜する必要があるものの、成膜速度が極端に低くなってしまったことがわかった。そこで、成膜速度を改善するために前章で述べた図1の磁気輸送シールド法を適用することにした。シールド板-基板間距離を50 mm とし、

図6 種々の印加磁界で成膜したポリエステルシート上の Cu 膜の分布 (I_c : 電磁コイル電流, z : 基板-収束磁石間距離, B : 電磁コイルと磁石との合成磁界の基板中心垂直方向磁束密度) (“Coil only” は収束磁石を用いなかったことを示す)

Fig. 6. Cu films on polyester sheet prepared under various magnetic fields (I_c : current applied to electromagnetic coil, z : distance between substrate and focusing magnet, B : resultant magnetic flux density of the magnetic field produced by both the coil and the magnet, normal to substrate at the center).

電磁コイル電流 I_c (5, 10 A) および基板-収束磁石間距離 z (10, 30 mm) を変化させて, ポリエステル基板上に Cu 膜を成膜した。この条件の場合, 基板中央における垂直方向磁束密度 B は 5~80 mT であった。その他の条件は, アーク電流: 100 A, 圧力: 0.02 Pa, 成膜時間: 5 s とした。

図 6 に, 種々の条件で生成した膜を写真撮影した結果を示す。同図において, 色が濃い個所は膜が厚く, 淡い個所は膜が薄い。例えば, 単純シールド法の場合, シールド範囲の濃度が極めて薄いことから, 成膜速度がかなり低いことがわかる。また, 磁束密度を増加させると, シールド範囲の色が濃くなり, その周囲が逆に淡くなることもわかる。電磁コイルのみの場合よりも, 収束磁石を併用した場合の方がシールド範囲において濃くなっている。詳細に見れば, リング状の分布を呈している。なお, 電磁コイルを用いずに, 収束磁石だけを用いるという手段もあるが, その場合, プラズマが集中しすぎて成膜エリアが小さくなりすぎてしまうため, 今回は取り上げなかった。また, ドロップレット数は, 単純シールド法におけるシールド-基板間距離 50 mm の場合 (図 5 (a)) とほぼ同様であった。

図 6 の結果から前章で述べたようにして膜厚分布を求めた。その結果を図 7 に示す。同図から, 以下のことがわか

(a) Coil current: 5 A

(b) Coil current: 10 A

図7 磁気輸送シールド (MT-SCAD) 法の成膜速度分布

Fig. 7. Deposition rate distribution of MT-SCAD.

る。単純シールド法の場合と比べ, シールド領域の中心領域における成膜速度は磁気輸送シールド法の方が高い。電磁コイルを用いただけでも, 単純シールド法の 3 倍以上の成膜速度が得られる。つまり, 磁界を用いることで, プラズマの一部 (すなわち, 結果としてイオン) を基板方向へ誘導できたということである。電磁コイルに加え, 収束磁石を利用すると成膜速度は更に高くなる。成膜速度は, $z=10$ mm より $z=30$ mm の方が高く, 収束磁石の位置をある程度基板から遠ざけた方が良い。また, 電磁コイル電流について見てみると, 必ずしも大きい方が良いというわけではない。図 7 の結果からは電磁コイル電流 5 A の場合の方が, 10 A の場合よりも成膜速度が高い。より省エネルギーでプロセスを行うことを考えれば, 低いコイル電流の方が好ましい。また, 低いコイル電流は電磁コイルの温度上昇を抑える観点からも有利である。なお, 今回の実験範囲では, シールド領域の中心において, 最大 2 nm/s の成膜速度が得られた。これは単純シールド法の成膜速度 0.24 nm/s の約 8 倍である。

以上の結果を考慮し, アーク電流: 100 A, 圧力: 0.02 Pa, 陰極-シールド板距離: 100 mm, シールド板-基板間距離: 50 mm, コイル電流: 5 A, 基板-収束磁石間距離: 30 mm とし, デバイス模擬基板へ成膜を行った。成膜時間は, 1

図8 デバイス模擬基板上に磁気輸送シールド法で成膜したCu膜の断面SEM写真

Fig. 8. SEM micrograph of cross-section of Cu film on device-like substrate deposited by MT-SCAD.

(a) Torus-FAD (Deposition time: 10 min, film thickness: 700 nm)

(b) T-FAD (Deposition time: 45 min, film thickness: 1 μm)

図9 トーラス FAD および T-FAD 法で成膜したデバイス模擬基板上 Cu 膜の断面 SEM 写真 (アーク電流: 100 A, 圧力: 0.02 Pa)

Fig. 9. Cross-sectional SEM micrographs of Cu film on device-like substrate prepared by Torus-FAD and T-FAD (arc current: 100 A, pressure: 0.02 Pa).

μm の膜厚を得るため、8 min とした。成膜したデバイス模擬基板断面の SEM 写真を図 8 に示す。予定通り約 1 μm の膜厚は得られている。しかしながら、トレンチ内壁には 0.1 ~ 0.2 μm ほどの Cu 膜が堆積しているだけで、Cu はトレンチ内に十分埋め込まれておらず、空隙が存在することがわかる。この原因の一つは、成膜に寄与するイオンが、基板に対して直進的に運動していないことにあると考えている。つまり、磁気輸送シールド法の場合、シールド板の外

周部からプラズマを誘導・収束するため、基板に対し斜め方向からイオンが入射していると考えられる。

〈3・4〉 トーラス FAD および T-FAD による Cu 成膜

フィルタードアーク蒸着法 (Filtered Arc Deposition; FAD) とは、一般に真空アーク発生室と成膜室とをプラズマ輸送ダクトで接続したものである。真空アークプラズマは磁界によりダクト内を輸送される。陰極点から直進的に放出されるドロップレットをダクト内壁に付着させて除去するために、ダクトは湾曲していたり、屈折していたりする。中でも一般的なタイプは、トーラス状のダクトを用いる方法 (トーラス・FAD) である。これに対し、筆者らの一部は、溶融していない固体状のドロップレットも除去できるタイプとして、T-FAD を開発している⁽²¹⁾。

FAD 法のプラズマ輸送ダクトの出口からは、ほぼ 100% イオン化したビーム状プラズマが放出される。従って、基板に対してほぼ垂直にイオンが入射すると考えられる。そこで、トーラス・FAD 装置と T-FAD 装置と⁽²¹⁾を用いて、デバイス模擬基板への成膜を行った。アーク電流は 100 A, 圧力は 0.02 Pa とした。生成膜の断面様相を図 9 に示す。トーラス FAD および T-FAD の場合とも、トレンチ内は Cu で充満していることがわかる。しかしながら、トーラス FAD および T-FAD の成膜速度は、それぞれ、1.2 および 0.4 nm/s と、磁気輸送シールド法のそれ (2 nm/s) と比較して低い。

4. まとめ

電磁コイルと永久磁石とを用いた磁気輸送シールド型真空アーク蒸着法を用いて、Cu 配線用成膜のための基礎実験を行った。その結果得られた主要な結果は以下のとおりである。

(1) Cu 陰極の損耗速度は、アーク電流が増加するほど高くなる。

(2) ノンシールド法と比べ、単純シールド法は成膜速度が 1/10 以下に低下する。一方、磁気輸送シールド法では単純シールド法の 8 倍以上の成膜速度が得られる。

(3) シールド法において、シールド板-基板間距離が短いほどドロップレット削減効果は大きい、成膜速度は低い。

(4) 磁気輸送シールド法において、電磁コイルと永久磁石とを組み合わせると、成膜速度の増加に効果的である。

(5) 磁気輸送シールド法によるデバイス模擬基板への Cu 成膜では空隙が生じた。

FAD 法よりも高速性膜が可能な磁気輸送シールド法を用いて空隙のない Cu 膜配線を実現するためには、今後、基板バイアスを印加するなど、イオンが基板に対し垂直に入射するような工夫が必要であると考えている。

本研究の一部は、伊藤光学工業株式会社の支援により行われた。ここに謝意を表す。また、豊橋技術科学大学未来技術流動研究センターの重点研究プロジェクト助成の支援も受けた。

(平成 14 年 8 月 30 日受付, 平成 14 年 11 月 22 日再受付)

文 献

- (1) M.-S. Yoon, Y.-J. Park, and Y.-C. Joo : "Impurity redistributions in electroplated Cu films during self-annealing", *Thin Solid Films*, Vol.408, p.230 (2002)
- (2) J. Oh, J. Lee, and C. Lee : "Plasma pretreatment of the Cu seed layer surface in Cu electroplating", *Mater. Chem. & Phys.*, Vol.73, p.227 (2002)
- (3) P. Doppelt : "Why is coordination chemistry stretching the limits of micro-electronics technology?", *Coordination Chem. Rev.*, Vol.178-180, p.1785 (1998)
- (4) S.-W. Kang, S.-H. Han, and S.-W. Rhee : "(hfac)Cu(I)(MP) (hfac=hexafluoroacetylacetone, MP=4-methyl-1-pentene) and (hfac)Cu(I)(DMB) (DMB=3,3-dimethyl-1-butene) for the chemical vapor deposition of copper film", *Thin Solid Films*, Vol.350, p.10 (1999)
- (5) N.-I. Cho, Y. Sul : "Preparation of copper films by metal organic chemical vapor deposition on various substrates", *Mater. Sci. & Eng.*, Vol.B72, p.184 (2000)
- (6) K.-K. Choi and S.-W. Rhee : "Chemical vapor deposition of copper film from hexafluoroacetyl-acetonateCu(I) vinylcyclohexane", *Thin Solid Films*, Vol.397, p.70 (2001)
- (7) J. Lim and C. Lee : "Enhancement of Cu nucleation in Cu-MOCVD by Pd sputtering pretreatment", *Solid-State Electron.*, Vol.45, p.2083 (2001)
- (8) N. Motegi, et al. : "Long-throw low-pressure sputtering technology for vary large-scale integrated devices", *J. Vac. Sci. Technol. B*, Vol.13, p.1906 (1995)
- (9) C. A. Nicols, S. M. Rossnagel, and S. Hamaguchi : "Ionized physical vapor deposition of Cu for high aspect ratio Damascene trench fill application", *J. Vac. Sci. Technol. B*, Vol.14, p.3270 (1996)
- (10) T. Koetter, H. Wendrock, H. Schloerb, M. Hecker, S. Menzel, and K. Wetzig : Proc. of the Fifth International Workshop on Stress Induced Phenomena in Metallization, Conference Proceedings, Vol.491, AIP, p.271, Stuttgart, Germany (1999-6)
- (11) T. Witke and P. Siemroth : "Deposition of droplet-free films by vacuum arc evaporation - Results and Applications", *IEEE Trans. Plasma Sci.*, Vol.27, p.1039 (1999)
- (12) P. Siemroth and T. Schülke : "Copper metallization in microelectronics using filtered vacuum arc deposition - principles and technological development", *Surf. Coat. Technol.*, Vol.133-134, p.106 (2000)
- (13) S. P. Lau, Y. H. Cheng, J. R. Shi, P. Cao, B. K. Tay, and X. Shi : "Filtered cathodic vacuum arc deposition of thin film copper", *Thin Solid Films*, Vol.398-399, p.539 (2001)
- (14) Y. Wang, H. Zhang, Q. Chen, J. Pan, and L. Li : "Low-temperature deposited Cu electrode on chip inductors by abnormal glow discharge plasma with arc source", *Mater. Lett.*, Vol.54, p.217 (2002)
- (15) H. Takikawa, T. Matsui, T. Sakakibara, A. Bendavid, and P. J. Martin : "Properties of titanium oxide film prepared by reactive cathodic vacuum arc deposition", *Thin Solid Films*, Vol.348, p.145 (1999)
- (16) H. Takikawa, K. Kimura, T. Sakakibara, A. Bendavid, P. J. Martin, A. Matsumuro, and K. Tsutsumi : "Effect of substrate bias on AlN thin film preparation in shielded reactive vacuum arc deposition", *Thin Solid Films*, Vol.386, p.276 (2001)
- (17) H. Takikawa, K. Kimura, R. Miyano, and T. Sakakibara : "ZnO film formation using a steered and shielded reactive vacuum arc deposition", *Thin Solid Films*, Vol.377-378, p.74 (2000)
- (18) R. Miyano, K. Kimura, K. Izumi, H. Takikawa, and T. Sakakibara : "Preparation of metal nitride and oxide thin films using shielded reactive vacuum arc deposition", *Vacuum*, Vol.59, p.159 (2000)
- (19) H. Takikawa, M. Nagayama, R. Miyano, and T. Sakakibara : "Enhancement of shielded cathodic arc deposition", *Surf. Coat. Technol.* (in print)
- (20) H. Takikawa, N. Miyakawa, and T. Sakakibara : "Development of shielded cathodic arc deposition with a superconductor shield", *Surf. Coat. Technol.* (in print)
- (21) H. Takikawa, K. Izumi, R. Miyano, and T. Sakakibara : "DLC

thin film preparation by cathodic arc deposition with a super droplet-free system", *Surf. Coat. Technol.*, Vol.163-164, p.368 (2003)

宮 川 伸 秀

(非会員) 1979年4月23日生。2002年3月豊橋技術科学大学工学部電気・電子工学課程卒業。同年4月同大学大学院工学研究科電気・電子工学専攻入学。現在に至る。主に、真空アーク蒸着装置の開発と薄膜合成に関する研究に従事。応用物理学会会員。

南 澤 伸 司

(非会員) 1980年7月13日生。1999年4月豊橋技術科学大学工学部電気・電子工学課程入学。現在に至る。主に、真空アーク蒸着法による薄膜合成に関する研究に従事。

丸 中 正 雄

(非会員) 1992年3月岡山理科大学大学院理学研究科化学専攻修士課程終了。以後、日本テキサスインスツルメンツ株式会社などを経て、現在、新明和工業株式会社開発センタ勤務

土 井 聡 也

(非会員) 2001年3月金沢大学大学院博士課程前期自然科学研究科機械科学専攻修了。同年4月、新明和工業株式会社入社。現在、同社開発センタに勤務。

滝 川 浩 史

(正員) 1962年2月15日生。1986年3月豊橋技術科学大学大学院工学研究科電気・電子工学専攻修士課程修了。以後、カナダ・シャーブルック大学研究員、豊橋技術科学大学電気・電子工学系助手などを経て、現在、助教授。工学博士。応用物理学会、フラーレン研究会会員。

榎 原 建 樹

(正員) 1972年3月名古屋大学大学院工学研究科電気工学専攻修士後期課程修了。以後、名古屋大学助手などを経て、現在、豊橋技術科学大学電気・電子工学系教授。工学博士。IEEE、応用物理学会、日本太陽エネルギー学会会員。