GaAs MIS 界面の熱刺激電流

正員 国 吉 繁 一 (千葉大)

正員 田 中 国 昭 (千葉大)

正員 大 木 創 (千葉大)

1. ま え が き

現在、超高速動作素子としての GaAs MIS FET の実用化に向けての研究が注目されているが、その問題点の一つとして酸化層-半導体界面の多量な界面準位の存在があり、容量測定を中心として界面特性の研究が活発に行なわれている。著者らも、この界面特性を明らかにするため、C-V 特性、DLTS 法を用いて GaAs MIS 構造の界面準位について研究を行なってきた⁽¹⁾。

本論文では、容量法に比べて界面準位からの放出電荷をより直接的に求めることができる熱刺激電流の測定を通して、界面準位に検討を加えた。MIS 界面準位の測定への TSC の応用は従来からなされているが⁽²⁾、それらは界面準位による TSC の理論式を導き、そのスペクトルの形から界面準位分布を求めるものであり、実際の測定結果への適用では界面準位の捕獲断面積のエネルギー依存性を無視している。

著者らは界面準位の測定への TSC の応用にあたって、この問題を避けるために、TSC の特徴である放出電荷量を正確に求めることができる点に注目して界面準位の検討を行なった。TSC 法を MIS 界面に適用するに際しては、界面準位からの TSC を他の要因によるもの(絶縁膜、半導体空乏層中のトラップなど)から分離しなければならない。上村氏ら⁽³⁾は GaAs-Al₂O₃ MIS ダイオードの TSC について C-V 特性のフラットバンド電圧のシフトなどを用いて、界面準位からの TSC を分離している。C-V 法を GaAs MIS

界面に適用する際には、半導体ポテンシャルを精度良く決定することが困難であり⁽⁴⁾、我々は界面準位が多量にある場合の TSC の放出電荷量-バイアス電圧特性の理論式を導き、界面準位による TSC の分離を試みた。

2. 試料製作と実験方法

アルミニウムイソプロポキシド Al(OC₃H₇)₃ の熱分解反応を利用した CVD 法により、GaAs(110)面上にアルミナ膜を成長させた。使用した GaAs 基板は n⁺ ウェハ上のキャリア濃度 $5 \times 10^{15} \sim 2 \times 10^{16} \text{ cm}^{-3}$ のエピタキシャル層である。

上部電極として Al を、裏面(n⁺面)はカーボランダムであらし、In を 1×10^{-5} Torr 中で蒸着した後、水素雰囲気中 160°C、20分 間熱処理した。

前報⁽⁵⁾で報告したように、Al₂O₃-GaAs MIS 構造で観測される TSC は界面準位だけでなく、アルミナ膜中の電子トラップ、あるいは可動イオンによるものがある。本論文では、界面準位による TSC を測定するために、界面準位のキャリアの捕獲は低温(約 100 K)で試料を蓄積状態となるようにバイアスすることによって行ない、絶縁膜中のキャリアの注入、イオンの偏りを小さくした。

3. MIS 界面準位による TSC の放出電荷量-バイアス電圧依存性

GaAs MIS 構造では、多量な界面準位が存在するため、界面準位の充電により界面でのフェルミレベルのクランプが生じ(n形 GaAs の場合)、C-V 特性は正常な蓄積状態を示さない。ここでは、このように多量な界面準位が存在する場合の TSC の放出電荷量とバイアス電圧の関係について考える。

試料を蓄積側にバイアスした後(バイアス電圧 V_b)、低温で短絡したときに界面準位に凍結された電荷およ

Thermally Stimulated Current of GaAs MIS Interface. By Shigekazu Kuniyoshi, Member, Kuniaki Tanaka, Member & Hajime Ohki, Member (Department of Electrical Engineering, Faculty of Engineering, Chiba University).

国吉繁一: 正員, 千葉大学工学部電気工学科

田中国昭: 正員, 千葉大学工学部電気工学科

大木 創: 正員, 千葉大学工学部電気工学科

図 1 MOS 構造の過剰電荷の分布
Fig. 1. Excess charge distribution of MOS structure.

びそれによって電極、半導体空乏層に誘起される過剰電荷の分布を図 1(a) に示す。\$Q_{SS}\$, \$Q_M\$, \$Q_D\$ を各々界面単位、ゲート電極、半導体空乏層中の過剰電荷とすると、電荷中性条件から

$$Q_{SS} = Q_M + Q_D \dots\dots\dots (1)$$

となる。界面準位はアクセプタ形を考え、\$Q_{SS}\$ は絶対値を考えている。ここでは空乏層中のトラップ、絶縁膜中のトラップあるいはイオンなどによる過剰電荷は無視して議論する。図 1(b), (c) に示すように、定常状態 (過剰電荷がない状態) での半導体の空乏領域でのバンドの曲りを \$\psi_0\$, 過剰電荷がある場合の曲りを \$\psi\$ とすると、\$Q_M\$ および \$Q_D\$ は次のように表わされる。

$$Q_M = (\psi - \psi_0) C_{ox} \dots\dots\dots (2)$$

$$Q_D = \sqrt{2\epsilon q N_D} (\sqrt{\psi} - \sqrt{\psi_0}) S \dots\dots\dots (3)$$

ここで、\$C_{ox}\$, \$\epsilon\$, \$q\$, \$N_D\$, \$S\$ は各々絶縁膜容量、半導体の誘電率、素電荷、半導体の不純物濃度、電極面積である。なお、空乏層中の過剰電荷に対しては空乏近似を仮定している。(2), (3) 式を (1) 式に代入すると

$$Q_M = Q_{SS} - \sqrt{2\epsilon q N_D} (\sqrt{\psi} - \sqrt{\psi_0}) S \dots\dots\dots (4)$$

を得る。なお、TSC として測定される電荷 \$Q_{TSC}\$ はゲート電極に誘起された電荷 \$Q_M\$ に等しい。

蓄積側に十分なバイアス電圧を印加し、界面でのフェルミレベルが多量な界面準位の存在する領域にある場合には、バイアス電圧の変化分はすべて絶縁層にかかる電圧の変化分となる。このようなバイアス電圧 \$V_b\$, \$V_b + \Delta V_b\$ を印加したときの TSC に対しては、(4) 式により

$$C_{ox} \Delta V_b = \Delta Q_{SS} \dots\dots\dots (5)$$

$$Q_{TSC} + \Delta Q_{TSC} = Q_{SS} + \Delta Q_{SS} - \sqrt{2\epsilon q N_D} \times (\sqrt{\psi + \Delta\psi} - \sqrt{\psi_0}) S \dots\dots\dots (6)$$

$$Q_{TSC} = Q_{SS} - \sqrt{2\epsilon q N_D} (\sqrt{\psi} - \sqrt{\psi_0}) S \dots\dots\dots (7)$$

となる。従って、(5)~(7) 式により

$$\Delta Q_{TSC} = C_{ox} \Delta V_b - S \sqrt{2\epsilon q N_D} \times (\sqrt{\psi + \Delta\psi} - \sqrt{\psi}) \dots\dots\dots (8)$$

また、(2) 式により

$$Q_{TSC} + \Delta Q_{TSC} = (\psi + \Delta\psi - \psi_0) C_{ox} \dots\dots\dots (9)$$

$$Q_{TSC} = (\psi - \psi_0) C_{ox} \dots\dots\dots (10)$$

である。(8)~(10) 式から \$\Delta\psi\$ を消去し、\$\psi \gg \psi_0\$ とすると

$$C_{ox} (C_{ox} \Delta V_b - \Delta Q_{TSC})^2 = 2S^2 \epsilon q N_D (\sqrt{Q_{TSC} + \Delta Q_{TSC}} - \sqrt{Q_{TSC}})^2 \dots\dots\dots (11)$$

を得る。\$N_D\$, \$\epsilon\$, \$S\$ が既知であれば、この式を使って絶縁膜容量が求められる。また酸化物容量が既知の場合は、それらの値を比較して測定した TSC が界面単位からのキャリアの放出によるものかどうかの一つの判定基準となる。

\$Q_{TSC}\$ と \$V_b\$ の関係を求めるために (11) 式右辺を

$$\sqrt{Q_{TSC} + \Delta Q_{TSC}} - \sqrt{Q_{TSC}} \approx \Delta Q_{TSC} / 2\sqrt{Q_{TSC}}$$

と近似し、両辺を \$(\Delta V_b)^2\$ で割って整理すると

$$\left(1 + S \sqrt{\frac{\epsilon q N_D}{2C_{ox}}} \frac{1}{\sqrt{Q_{TSC}}} \right) \frac{\Delta Q_{TSC}}{\Delta V_b} = C_{ox}$$

を得る。両辺を \$V_b\$ で積分すると

$$V_b = \frac{Q_{TSC}}{C_{ox}} + \frac{S \sqrt{2\epsilon q N_D}}{C_{ox}} \sqrt{\frac{Q_{TSC}}{C_{ox}}} + (\text{定数}) \dots\dots\dots (12)$$

となる。右辺の定数は、実験結果とのカーブフィッティングから決定される。

4. 実験結果と検討

図 2 は、低温 (100 K) で試料に光照射あるいは電圧を印加した後の短絡 TSC を示す。破線が光照射して得られた TSC で、実線はバイアス電圧印加による TSC である。なお、光照射は低温で試料を短絡したまま 2 分間、白熱電球を用いて行なった。同様にバイアス電圧は低温で 2 分間、図中に示す電圧を試料に印加した。零バイアスあるいは反転側にバイアス電圧 (\$V_b = -2V\$) を印加した場合には TSC は観測されず、蓄積側に電圧を印加 (\$V_b = 2V\$) したときだけ 250 K 付近に立下りの鋭い TSC ピークが一つ生ずる。

この TSC は空乏層中の電界によってキャリアがド

図 2 光照射あるいは電界注入による GaAs 構造の TSC
Fig. 2. Light and fieald excited TSC of GaAs MOS structure.

リフトする方向に流れている。それに対して、光照射後の TSC は逆方向に流れピーク幅もブロードになっており、立下り温度はバイアス励起 TSC よりわずかに低温である。MIS 構造の TSC の起源としては、絶縁膜中のトラップからのキャリア放出、内部電界によるイオンのドリフト、拡散あるいは絶縁膜、半導体界面の界面準位、半導体空乏層中のトラップからのキャリア放出などが考えられる。この場合、低温バイアス TSC が試料を蓄積側にバイアスしたときに観測され、反転側にバイアスしたときは、全く観測されないというようなバイアス電圧に対する明確な方向性があり、絶縁膜中のキャリアの動きによる TSC と考えることは困難であり、その起源としては界面準位あるいは空乏層中のトラップからのキャリア放出が考えられる。低温でのバイアス時に空乏層中のトラップあるいは界面準位のキャリアの捕獲は起こるが、それらの準位からの放出はほとんど起こらないため、蓄積状態となるようにバイアスした後、短絡したときだけ過剰電荷が生じ TSC が観測される。

このようにして、バイアス電圧に対する TSC の方向性が生じると考えられる。また、何らかの方法によって界面準位あるいは空乏層中のトラップを空にした後に低温で試料を短絡した場合、空乏層中のトラップは直ちにキャリアによって占められて平衡状態に到達するために、半導体空乏層中のトラップによる負方向の TSC は観測されないと考えられるが、界面準位へ

図 3 GaAs MOS 構造の低温 C-V 特性
Fig. 3. C-V characteristics of GaAs MOS structure at low temperature.

のキャリア捕獲過程ではキャリアが空乏層中のバリアを越えて準位を占有するために、これに対応した負方向の TSC が生じると考えられる。

図 3 は GaAs-MIS ダイオードの C-V 特性を示す。測定条件は、温度 100 K、測定周波数 1 MHz、ゲート電圧掃引速度 61 mV/s、測定信号レベル 20 mV である。実線が光照射中の C-V 特性を、破線はゲート電圧 -15 V で光をシャ断した直後の 1 サイクルの C-V 特性を示す。また、この試料の光照射あるいは TSC 測定後の短絡状態でのキャパシタンスは 100 K において 144 pF であり、光照射短絡した場合のキャパシタンスは図 3 に示すように約 200 pF である。これは、光照射によって界面準位が空になったことを示しており、更に続けて試料を蓄積側に 15 V バイアスしたのち短絡すると界面準位は電子で占められ、図 3 に示すようにキャパシタンスは 70 pF に減少する。図 2 の破線で示される TSC は、上述したような光照射後界面準位が空になった状態を初期状態として測定されたものであり、前述の界面準位に電子が捕獲される過程で生じる TSC であると考えられる。以上のことから、これらの TSC は GaAs-Al₂O₃ の界面準位からのキャリアの放出、あるいは捕獲によるものであると考えられる。

図 4 は、この TSC の種々のバイアス電圧による変化を示したものである。これらの TSC 曲線の下面積から放出電荷量を求めた結果を図 5 に丸印で示す。バイアス電圧 $V_b = 7V, 10V$ のときの放出電荷量 Q_{TSC}

図 4 GaAs MOS 界面 TSC の電圧依存性
Fig. 4. Dependence of GaAs MOS interface TSC on bias voltage.

図 5 界面 TSC の放出電荷量 - 電圧特性
Fig. 5. Q_{TSC} - V_b characteristics of GaAs MOS structure.

は 1,360 pC, 2,200 pC であり, (11) 式より酸化物容量 C_{ox} は 362 pF となる。ただし, $N_b = 6 \times 10^{15} \text{ cm}^{-3}$, $\epsilon = 13.2 \epsilon_0$, $S = 1 \text{ mm}^2$ である。これらの値を用いて, (12) 式より放出電荷量のバイアス依存性を計算した結果を図 5 に実線で示す。なお, (12) 式の定数は $V_b = 10 \text{ V}$ のとき実験値に一致するように選んだ。実験値と計算値は全体にわたって良く一致しており, この点からもこの TSC の起源が界面準位からのキャリアの放出であることが確認される。

図 6 は室温での 10 kHz, 4 MHz での C - V 特性である。GaAs MIS ダイオードでは, 界面準位による表面フェルミのピンニングが起こり, n 形試料では正常な蓄積状態が実現されない。このため高周波では容量が電圧に対してほとんど変化せず, 低周波では界面

図 6 GaAs MOS 構造の C - V 特性
Fig. 6. C - V characteristics of GaAs MOS structure.

図 7 界面 TSC のコレクティング電圧依存性
Fig. 7. Dependence of GaAs MOS interface TSC on collecting bias voltage.

準位の応答による見かけの蓄積状態が現われ, 蓄積側で大きな容量分散が生じる⁽¹⁾。図 6 の中に前述の絶縁膜容量を C_{ox} で示す。この測定範囲では C - V 特性は酸化物容量を示すまでには至っておらず, 明確にはわからないが, 上で求めた絶縁膜容量は, 10 kHz での到達容量として良い値だと思われる。

図 7 は TSC によって界面準位分布についての知見を得るために, 界面準位の一定のレベルからだけのキャリア放出を行なわせたときの TSC の結果を示す。測定は一定のレベルだけのキャリア放出を行なわせるために, 図中に示したバイアス電圧 V_b を印加し, コレクティングバイアスとして V_b より 1 V 小さい電

圧 V_b をかけて行なった。このような測定法で得られた TSC の大きさは界面準位密度にほぼ比例するので、図 7 からおよその界面準位の分布がわかる。図から、TSC は $V_b=9V$ を除いて $0V$ を中心に両側で大きくなっており、界面準位はバンドのほぼ中央で最小で、両側で連続的に増大しており、 $V_b=9V$ に対応して、バンドの中央より伝導帯に近い位置に多くの準位が狭い範囲に分布していることがわかる。蓄積側バイアス 3, 6, 9V のときには TSC ピーク温度はあまり変化せず、このバイアス領域では表面フェルミレベルの界面準位によるクランプが起こっていると考えられる。

5. ま と め

従来、MOS 構造の界面準位分布の測定は $C-V$ 法を中心に行なわれているが、 n -GaAs MIS 構造の界面準位への TSC の応用を検討した。低温 (100K) バイアス TSC の放出電荷量のバイアス電圧依存性から、MIS 構造の酸化物容量を求めることができた。また $Q_{TSC}-V_b$ 特性は、測定した全バイアス範囲では計算値と良く一致しており、100~300K の温度域に現われる TSC は界面準位によるものであると確認された。界面準位密度分布を求めるために、バイアス電圧とコレクティングバイアスに小さな差を与え、エネルギー的に狭い範囲の界面準位を充放電させる TSC の測定

を行なった結果、界面準位分布のおおよその形がわかった。この分布は、これまでに報告されている $C-V$ 法により測定されたものと一致している⁽¹⁾⁽⁴⁾。

界面準位分布を正確に求めるためには、TSC 法にしる、 $C-V$ 法にしる、正確な表面電位とバイアス電圧の関係を知る必要があるが、多量の界面準位が存在する場合には、この測定が（界面フェルミレベルのピンニングのために）難しい。

表面電位の測定については、界面準位の充電過程を TSC として測定する界面準位の充電 TSC の測定から求めることが可能であるが、これについては改めて報告する予定である。

(昭和 57 年 4 月 27 日受付, 同 57 年 11 月 25 日再受付)

文 献

- (1) K. Tanaka, H. Takahashi, S. Kuniyoshi & H. Ohki: "Electrical Properties of CVD Al_2O_3 -GaAs MIS Capacitors", *Solid State Electronics*, **23**, 1093 (1980)
- (2) J.G. Simmons & G.W. Taylor: "Theory of Non-Steady-State Interfacial Thermal Currents in MOS Devices, and the Direct Determination of Interfacial Trap Parameters", **17**, 125 (1974)
- (3) 上村・酒井: 「熱刺激電流による GaAs- Al_2O_3 界面の特性」, 電学論 A, **98**, 177 (昭 53-4)
- (4) 長谷川・沢田: 「III-V 族半導体の MIS 界面とその応用」, 応用物理, **50**, 1289 (昭 56-12)
- (5) 田中・国吉・大木: 「CVD 法による Al_2O_3 -GaAs MIS 構造の界面特性」, 電学論 A, **102**, 563 (昭 57-10)