VII. ウルトラクリーン化技術

正 員 大 見 忠 弘 (東北大学工学部電子工学科)

柴 田 直 (東北大学工学部電子工学科)

1. はじめに

「クリーン化技術」というと、よくゴミやほこりをどうするかということが話題になる。ゴミやほこりがあっては、超々LSIの量産が成り立たないことはいうまでもない。しかし、たとえパーティクルの全くない、いわば理想的なスーパークリーンルームが実現したとしても、ULSIの量産がうまくいくわけでは決してない。例えば、空気そのものが、ウェハーには汚染源となるのである。後で詳しく述べるが、空気にさらされたシリコン表面には自然酸化膜が成長する。そして自然酸化膜のついた表面には、高品質な薄膜を成長させることができない。この意味から決してクリーンではないのである。

ULSIの歩留りや、デバイスの性能に変動を与える、ありとあらゆる要因、これらを完全に取り除くことが「クリーン化技術」の目的であり、これを可能にするために、これまで我々はUltra Clean Technologyの開発を進めてきた⁽¹⁾⁽²⁾。

プロセス変動の全くない製造プロセス。これが理想であり、我々は「Noise-Free Manufacturing」⁽³⁾と呼んでいる。これを実現するには、次の高性能プロセス実現のための三原則を達成する必要がある。三原則とは：

- (1) Ultra Clean Surface
- (2) Ultra Clean Processing Environment
- (3) Perfect Process-Parameter Control

である。すなわち、各プロセス直前のウェーハ表面からは、すべての汚染物が完全に取り除かれていること、これが(1)である。次に、このウェーハの上に薄膜を積むといったプロセスが、完全不純物等の混入のない状態で行わねばならないというのが(2)の意味である。更に、プロセスパラメータ、例えばプラズマプロセスでは、ウェーハ表面を照射するイオンのエネルギーや、その照射量といったプロセスの最重要パラメ

ータが、それぞれのプロセスに最適の値にきちんと制御されているという条件、これが(3)である。これらの原則のどの一つが満たされなくても、高性能プロセス実現は不可能となる⁽⁴⁾⁽⁵⁾。

今更いうまでもないが、半導体デバイスは薄膜の積層構造でできている。そして、薄膜と基板、あるいは薄膜と薄膜の界面がデバイス動作の本質を担っている。従って、半導体デバイスの高性能化には、できる限り理想に近い界面を作ること、そして高品質な薄膜を形成することが必須の条件となる。これを達成するのが上記三原則である。本解説では、この中で最も基本的な(1)についての最近の研究成果を紹介したい。

Ultra Clean Surfaceの実現を阻む6個の汚染源を次に掲げる。

- ① Particles (パーティクル)
- ② Organic Contamination (有機物汚染)
- ③ Metallic Contamination (金属汚染)
- ④ Native Oxide (自然酸化膜)
- ⑤ Surface Adsorbed Molecules (表面吸着分子)
- ⑥ Surface Microroughness (原子スケールでの表面の凹凸)

①～③は、汚染源としてよく認識されているものであり、いまばClassicalな汚染とでも呼ぶべきものである。RCA洗浄⁽⁶⁾で代表されるウェット洗浄処理技術および薬品の超高純度化により、かなりの程度問題は解決されている。もちろん、デバイス高集積化に伴う深いコンタクトやトレンチ内の洗浄、更にドライ化など、開発しなければならない問題はまだまだ山積している。

ここで注意したいのは、④、⑤、⑥の三つを新たに汚染の範中にいれたことである。自然酸化膜も、あるいは自然酸化膜を取り除いた後の表面に吸着している空気等の分子さえも、きちんと取り除かなければプロセス変動を生じるという意味から汚染源なのである。更にシリコン表面に存在する、わずかな数Åの表面粗さ自身が、極薄酸化膜の耐圧といった、デバイスの重要な性能に悪影響を及ぼすということが最近わかってきた。この意味からも、surface microroughnessを汚染の仲間に加えたのである。

VII. Ultra Clean Processing Technology. By Tadahiro Ohmi, Member and Tadashi Shibata (Department of Electronic Engineering, Tohoku University)

キーワード：シリコン、表面、界面、自然酸化膜、汚染、マイクロラフネス

今後のウルトラクリーン化技術は、上記6項目の汚染の完全排除を目指さねばならない。特に新しく定義した汚染④、⑤、⑥を完全に制御することが最重要課題である。

2. 自然酸化膜

空气中、あるいは超純水中における自然酸化膜成長のデータ⁽⁷⁾をそれぞれ図1、図2に示す。空气中(図1)では、自然酸化膜は一層一層順次成長していることがわかる。 n^+ シリコン上での自然酸化膜成長は、 p^+ シリコン、あるいは低濃度の n 型シリコン表面に比べて速いことがわかる。ここで注目すべきことは、水分量を十分低く抑えた空気、すなわち超高純度の酸素と窒素を各々1:4の割合で混合したガス中では自然酸化膜が全く成長していないことである。自然酸化膜の成長には、水と酸素の共存が必要である。どちらか一方では成長しないのである。このことは、図2からも伺える。つまり超純水中の溶存酸素の量を9ppmから0.04ppmまで下げることにより、自然酸化膜の成長が抑制されていることがわかる。

図1 大気中、室温での自然酸化膜厚の時間変化

図2 超純水中の溶存酸素量の違いによる自然酸化膜成長の変化

自然酸化膜成長を抑制するという立場からは、超純水中の溶存酸素を除去しなければならない。この目的で、東北大学では二つの新しい超々純水製造システムを開発した⁽⁸⁾。システムの構成図を図3に、またその性能を表1にまとめる。これらのシステムの特徴は、RO (Reverse Osmosis: 逆浸透膜) の後に2段の脱酸素装置を装備したことで、1段目はガス透過性の膜を用いた真空膜脱気である。2段目は、システム1ではヒドラジン還元法、システム2では窒素ガスバブル法が用いられている。

自然酸化膜の存在が様々なプロセス不良を生じることがよく知られているが、図4にその代表的な一例を示す。これは、低エネルギーイオン照射プロセス⁽⁹⁾

表1 東北大学における二つの超純水システムの性能

	Resistivity (MΩ·cm)	TOC (μg/l)	SiO ₂ (μg/l)	Dissolved Oxygen (μg/l)	Total Residue (μg/l)	Particles (Counts/ml. >0.07μm)
System 1	18.25	<1	<1	3~5	<1	1~2
System 2	18.25	<1	<1	6~10	<1	1~2

図3 東北大学の超々純水システム

成長前のウェーハ表面大気暴露時間の影響と成膜前クリーニングの効果

図4 成膜後のシリコン薄膜抵抗率変化

で形成した、エピタキシャルシリコン層の抵抗を、ウェーハ洗浄の最終工程である希フッ酸洗浄、超純水リンス、N₂ブロー乾燥を行った後、スパッタチャンバに入れるまでの間に、どれだけの間スーパークリーンルームの空気にさらしたかという時間に対してプロットしたものである。データは、スパッタチャンバにいった後、低エネルギーイオン照射による *in-situ* クリーニング⁽¹⁰⁾を行ったか否かの二つの場合について示されている。抵抗値の増大は結晶性の劣化と1対1に対応することは既に確かめられている⁽¹¹⁾。たった1時間空気にさらすだけで結晶性の劣化がみられる。*in-situ* クリーニングを行わない場合には、実に5けたも抵抗値が増している。これは結晶ではなく、アモルファスシリコンが成長したためである。この図は、プロセス変動を抑えるには二つのやり方のあることを示唆している。一つは、自然酸化膜を一切成長させずに、高品質の単結晶シリコン ($2 \times 10^{-3} \Omega\text{cm}$) を得る方法。もう一つは、十分に自然酸化膜を成長させて徹底的に劣化した膜を得る方法。悪い膜は悪いなりに安定した抵抗 ($10^2 \Omega\text{cm}$) を示している。高性能デバイス実現のために、どちらの方向にいくべきかはいうまでもない。

3. 自然酸化膜フリープロセス

自然酸化膜フリープロセス実現のために、N₂ シールプロセスが開発された⁽¹²⁾。これは、ウェーハ洗浄の最終工程である希フッ酸エッチ、超純水リンス、N₂ ブロー乾燥から真空チャンバへのセッティングまですべてを、超高純度 N₂ 中で行うプロセスである。自然酸化膜の成長が有効に抑えられる。もちろんシリコン表面には、H₂O などの吸着分子による汚染が存在するが、これは、低エネルギーイオン照射による *in-situ* クリーニングで成膜直前に真空チャンバ内で除去する⁽¹⁰⁾。もちろん窒素ガスの純度に関しては、ppt レベルの超高純度化が達成されているので N₂ ガスからの汚染は全くない。東北大学で達成している N₂ ガス、Ar ガスの純度を一覧を表2に示す⁽¹³⁾。

図5は、Al と n⁺Si のコンタクト抵抗がこの N₂ シールプロセス (N プロセスと略す) によってどのように改善されるかを示したものである⁽¹²⁾。C-Process というのは従来のプロセスで、洗浄、搬送、装置へのセッティングをすべてスーパークリーンルームの大気中で行ったものである。C-プロセスでは、抵抗値自身大きな値をもっており、かつウェーハ内で大きくばらついていることがわかる。これに対し N プロセスではばらつきも非常に小さく、約 $0.4 \mu\Omega\text{cm}^2$ という低い

図5 3種類のプロセスにおける Al-n⁺Si コンタクト抵抗のコンタクト面積依存性

表2 東北大学における N₂, Ar ガスの純度

		Impurities (ppb)			
		H ₂ O	O ₂	CO ₂	CH ₄
Ar	Crude	5.8	3.8	2.6	5.8
	Purified	0.054	0.408	0.074	0.094
N ₂	Crude	0.75	1.37	0.48	—
	Purified	0.122	0.439	0.120	—

* Measurement was carried out by APIMS

* Purifier Ar : Gettering Type (Zr-V-Fe alloy)

N₂ : Gettering Type (Zr-Fe alloy)

コンタクト抵抗の値が得られている。N プロセスで処理した後、大気に約30分さらしたものでは、やはり抵抗値、ばらつきともに増大している。高性能プロセス実現には、ウェーハを決して大気にさらしてはならないのである。

N プロセスの有効性は、ショットキーコンタクトでも実証されている。すなわち、N プロセスで Cu や Ti などのメタルを n 形シリコンと p 形シリコンに各々成膜して、そのショットキーバリアハイトを求めた。こうして求めた p 形に対するバリアハイトと n 形に対するバリアハイトを加え合せると、ちょうどシリコンのバンドギャップに等しくなることが示された⁽¹⁴⁾。すなわち、教科書どおりの結果が得られている。つまり、N₂ シールという比較的簡便な手法により、ほぼ理想的な金属-シリコン界面が得られるようになったのである。

4. 表面マイクロラフネス

図6は、シリコンウェーハ表面のマイクロラフネス

図 6 ウェット洗浄後の Si ウェーハ表面の STM 像

図 7 アンモニア-過酸化水素水洗浄のアンモニアの比率と表面マイクロラフネスとの関係

を STM で観察した結果であり、(a) は洗浄前のシリコン表面、(b) は、従来の RCA 洗浄を行った後の表面である。ラフネスが大きく増加していることがわかる。このラフネス増加の主な原因は、 $\text{NH}_4\text{OH}-\text{H}_2\text{O}_2-\text{H}_2\text{O}$ 洗浄において、シリコン表面にエッチングむらが生じたためである⁽¹⁵⁾⁽¹⁶⁾。図 7 は、 $\text{NH}_4\text{OH}-\text{H}_2\text{O}_2-\text{H}_2\text{O}$ 洗浄における NH_4OH 濃度を変化させたときに、シリコン表面に生じるラフネスの違いを STM で評価

図 8 アンモニアの比率の変化によるアンモニア過酸化水素水の洗浄のパーティクルの除去能力

図 9 アンモニアの比率の変化によるアンモニア-過酸化水素洗浄の重金属除去能力

し、その結果をプロットしたものである。ここで、 R_a は平均値を表す中心線から測った凹凸の絶対値の平均値である。 NH_4OH の濃度を、従来の RCA 洗浄 (1:1:5) に比べ 1/20 に落とすことにより、全くラフネス劣化のない洗浄の行えることがわかる。0.05:1:5 の比率の混合液で洗浄を行ったシリコンウェーハ表面の STM 観察の結果を図 6 (c) に示す。図 6 (a) と全く同じであることがわかる。また、 NH_4OH 濃度を減少させても、そのパーティクルや金属汚染の洗浄能力には一切変化のないことが図 8、図 9 に示されている。

RCA 洗浄の、 $\text{NH}_4\text{OH}-\text{H}_2\text{O}_2-\text{H}_2\text{O}$ 洗浄における NH_4OH の比率を、0.05:1:5~1:1:5 の範囲で変

図 10 表面マイクロラフネスの違いと MOS キャパシタによる絶縁耐圧特性との関係

図 11 TDDDB 特性による酸化膜注入電荷量と表面マイクロラフネスとの関係

化させ、図 7 のようなラフネスを変化させたウェーハをつくり、その表面に約 100 Å の熱酸化膜を成長させ、その特性を評価した。図 10、図 11 に、それぞれ酸化膜耐圧および Q_{BD} (酸化膜の絶縁破壊が生じるまでに流した電荷の総量) のラフネス依存性を示す。ラフネスを小さく抑えることにより、酸化膜の信頼性が著しく向上していることがわかる。また、ラフネスの向上とともに、MOSFET のチャネル移動度も向上することが報告された⁽¹⁶⁾。

以上のように、デバイスの高性能化、高信頼化には、シリコン表面のマイクロラフネスを極限まで小さくすることが本質的に重要である。

5. ま と め

本格的なサブハーフクロン ULSI 量産の時代を迎えるにあたり、重要な課題である「ウルトラクリーン化技術」の考え方と、最近の研究成果について紹介した。汚染というものに関し、従来のパーティクルや有機物、金属汚染に加え、高性能プロセス実現をばむ

すべての要因を広義の汚染としてとらえ、これを徹底的に除去することが重要である。この観点から、自熱酸化膜フリープロセスの重要性、シリコン洗浄表面のマイクロラフネスの重要性などについて述べた。これ以外にもまだ様々な課題が残されており、とうてい限られた紙面ではこれらをすべて議論することはできない。例えば、RIE プロセス中でのレジストからの脱ガス。これは、やはりプロセス雰囲気を汚染する。このために脱ガスフリーレジストプロセスを開発した⁽¹⁷⁾。またプラズマプロセスチャンバ内での、チャンパ壁のスputteringによるウェーハへの金属汚染も大きな問題である。これは、2 周波励起プラズマプロセス装置において、シールド電極によるプラズマポテンシャル制御技術により抑えることができるようになった⁽¹⁸⁾。更にこれらの技術をどのように実際の製造ラインにインテグレートしていくかという課題がある。これらの議論は参考文献(5)に要領よくまとめられている。今後の ULSI 量産を成功させるためには、完全に制御された表面をつくる出すことが必須であり、これを量産ラインで実現する技術をつくり上げていかなばならない。

(平成 3 年 6 月 4 日受付)

文 献

- (1) 大見:「PPT への挑戦 超クリーン化技術」日経マイクロデバイス別冊 no. 2, (昭 63-10)日経 BP 社
- (2) T. Ohmi: "The Ohmi Papers", R. W. Keeley and T. H. Cheyney ed., Cannon Communications, Inc., (1990) santa monica
- (3) T. Ohmi: "Future trends and applications of ultra clean technology" *Tech. Dig., 1989 International Electron-Devices Meeting*, Washington D. C., p. 49
- (4) T. Ohmi: "Proposal for advanced semiconductor manufacturing equipment — an approach to automated IC manufacturing." V. Akins, ed., *Automated Integrated Circuits manufacturing*, PV 90-3p. 3(1990) The electrochemical Society, Pennington
- (5) T. Ohmi & T. Sibata: "Advanced semiconductor manufacturing Line, "12th Symposium on ULSI Ultra Clean Technology, Chiba, p. 3(1990-11)
T. Ohmi & T. Shibata: "Closed Manufacturing System for Advanced Semiconductor Manufacturing", V. E. Akins and H. Harada, eds., *Automated Integrated Circuits Manufacturing*, PV91-5, pp. 3(1991) The Electrochemical Society, Pennington, NJ.
- (6) W. Kern & D. A. Poutien: "Cleaning solutions based on hydrogen peroxide for use in silikon semiconductor technology, " *RCA Rev.*, 31, 187 (1970-6)
- (7) M. Morita, T. Ohmi, E. Hasegawa, M. Kawakami, & M. Ohwada: "Growth of silicon surface", *J. Appl. Phys.*, 68, 3, 1272(1990)
- (8) Y. Kasama, Y. Yagi, T. Imaoka, & T. Ohmi: "Low dissolved oxygen ultrapure water systems for native oxide free wafer processing", *Ext. Abstract, 1990 Int. conf. Solid state Devices and Materials*, Sendai, p. 1139
- (9) T. Ohmi, T. Ichikawa, H. Iwabuchi, & T. Shibata: "Formation of device-grade Epitaxial Silicon Films at Extremery Low Tempretures by Low-Energy Bias Sputtering", *J. Appl. Phys.*, 66, 10, 4756(1989-11)

- (10) T. Ohmi, T. Ichikawa, T. Shibata, K. Matudo, & H. Iwabuchi: "In Situ Substrate-surface Cleaning for Very Low Temperature Silicon Epitaxy by Low-kinetic-energy particle Bombardment", *Appl. Phys. Letters*, **53**, 1, 45(1988-7)
- (11) T. Ohmi, H. Iwabuchi, T. Sibata, & T. Ichikawa: "Electrical Characterization of Epitaxial Silicon Films Formed by a Low Kinetic Energy Particle Process", *Appl. Phys. Letters*, **54**, 3, 253(1989-1)
- (12) M. Miyawaki, S. Yoshitake, T. Sato, S. Saito, & T. Ohmi: "Improvement of aluminium-Si contact performance in native-oxide-free processing", *IEEE Electron Device Letters*, **11**, 10, 448(1990).
- (13) M. Nakamura, T. Ohmi, & K. Kawada: "All metal and Oxygen Passivation Tubing Technology for Ultra Clean gas Delivery System(1991-5)" Institute of Environmental Science.
- (14) H. Kuwabara, M. Otsuki, & T. Ohmi: "Ideal Metal/silicon Contact Formation by Clean-Nitrogen-Seal processing", *Extended Abstracts of the 179th Electrochemical Society Meeting*, Washington, DC, p. 463(1991)
- (15) M. Miyashita, M. Itano, T. Imaoka, I. Kawanabe, & T. Ohmi: "Optimizing $\text{NH}_4\text{OH}/\text{H}_2\text{O}_2$ cleaning process for Ultra-Clean Wafer Surface Preparation", *ibid.*, p. 709(1991)
- (16) M. Miyashita, M. Itano, T. Imaoka, I. Kawanabe, & T. Ohmi: "Dependence of Thin Oxide Films Quality on Surface Micro-Roughness", *Digest of Technical Papers, Symposium on VLSI Technology*, Oiso, p. 45(1991)
- (17) T. Ohmi, M. Onodera, T. Nonaka, M. Horikoshi, T. Nitta, & A. Yokota: "Outgas-free resist Processing for ultra clean process technology", *Extended Abstracts of the 179th Electrochemical Society Meeting, Washington, DC*, p. 684(1991)
- (18) H. Goto, M. Sasaki, T. Ohmi, T. Sibata, A. Yamagami, N. Okamura, & O. Kamiya: "Minimizing Wafer Surface Damage and Chamber Material Contamination in New Plasma Processing Equipment", *Jpn. J. Appl. Phys.*, **29**, 12, L2395(1990-12)

大 見 忠 弘 (正員)

昭和14年1月10日生。36年3月東京工業大学理工学部電気工学課卒業。41年3月同大学理工学研究科電子工学専攻大学院博士課程卒業。工学博士。同年4月同大学助手, 47年4月東北大学電気通信研究所助手, 51年12月同大学同研究所助教授, 60年1月東北大学工学部電子工学科教授, 固体電子工学講座担当。54年市村賞(貢献賞), 62年手島奨励賞, 平成元年井上春成賞, 平成2年市村産業賞(功績賞), 平成3年大河内記念技術賞受賞。

柴 田 直

昭和23年9月30日生。46年大阪大学工学部電子工学科卒業。48年同大学大学院基礎工学研究科修士課程修了, 49年(株)東芝入社, 総合研究所にて超LSIメモリの研究開発に従事。工学博士。60年4月より東北大学工学部電子工学科助教授。現在, 半導体デバイスおよびプロセスの研究に従事。応用物理学会, IEEEなどの会員。