マイクロプロセッサで構成した電子式コンデンサとその温度補正

正員 木村 幸史 (防衛大学校)

正員 萩原 述史 (防衛大学校)

An Electronic Capacitor using a Microprocessor and its Temperature Compensation

Yukifumi Kimura, Member, Nobumi Hagiwara, Member (National Defense Academy)

Abstract: At the performance test of power cables, it becomes an important factor to measure a large electrostatic capacitance. In such an application, it is desirable to use a standard capacitor that has the capacitance as large as the test piece. In this paper, the authors propose a method of constructing a high performance large capacitance capacitor using a microprocessor based circuit. The dielectric loss tangent of the electronically constructed $0.1 \mu\text{F}$ capacitor has been measured as less than 1×10^{-5} . The temperature coefficient of the electronic capacitor can easily be compensated and a temperature coefficient of less than 1 ppm/ $^{\circ}\text{C}$ has been attained.

キーワード: 標準コンデンサ, 温度特性, 直交変調回路, マイクロプロセッサ, 劣化試験

Keywords: standard capacitor, temperature dependence, quadrature modulation, microprocessor, deterioration test

1. はじめに

電力ケーブルの劣化試験などにおいては、ケーブル劣化による絶縁材の漏れ電流に起因する誘電体損失または、高電圧印加時に発生する3次高調波を測定することによって劣化の度合いを測定するということが行われている⁽¹⁾。この際、大きな静電容量を持つケーブルが測定対象となるため、それと同等の大きさの静電容量を持つ標準コンデンサがあれば都合がよい。しかしながら、標準コンデンサは誘電体損失がきわめて小さい代わりに容量を大きくすることが困難である。そこで楠井氏らは高精度小容量のコンデンサと大容量のコンデンサを並列に接続し、大容量側コンデンサに流れる電流が高精度コンデンサに流れる電流と同相となるように制御し、結果として大容量高精度のコンデンサを得る電子式標準コンデンサを提案した⁽²⁾。筆者らは提案された回路の制御回路として直交復調変調回路⁽³⁾を用いることによって、高精度で安定性がよくかつ収束の早い回路構成法を提案し⁽⁴⁾、さらに直交復調変調回路をマイクロプロセッサにより構成し、A/D変換器およびD/A変換器と併せて、ほとんどの回路をデジタル化することにより回路を簡易化する方法を提案した^{(5),(6)}。本論文ではその原理に基づき 100 pF の標準コンデンサを基準として $0.10051 \mu\text{F}$ で誘電正接が 0.01 のコンデンサを用いて $0.1 \mu\text{F}$ のコンデンサを構成し特性を考察した。実験では、構成したコンデンサの誘電正接は 1×10^{-5} 以下となり、高性能のコンデンサが得られることが確かめられた。また、使

用した基準コンデンサの温度係数は $25.6 \text{ ppm}/^{\circ}\text{C}$ であったが、簡単な補正によって電子式コンデンサの温度係数を $1 \text{ ppm}/^{\circ}\text{C}$ 以下とすることができた。

2. 電子式コンデンサの原理

〈2・1〉 電子式コンデンサの構成 本論文で述べる電子式コンデンサの構成は図1で示すものである。図中 C_s は基準となる小容量高精度のコンデンサ、 C_p および R_p は被補正側大容量コンデンサの容量および等価並列抵抗を示していて、そのアドミタンスを

$$Y_p(s) = sC_p + 1/R_p \dots\dots\dots (1)$$

とおく。 R_{ss} および R_{sp} はそれぞれ電流検出抵抗で両者は

$$R_{ss}/R_{sp} = K_R \dots\dots\dots (2)$$

図1 電子式コンデンサの構成図

Fig.1. Schematic diagram of the proposing electronic capacitor.

の関係を持つものとし、これにより合成静電容量 $(1+K_R)C_s$ を得るものである。 K_a は電流差検出回路利得である。 $F_c(s)$ は制御回路の伝達関数で次節で述べる直交復調変調回路で構成される。

〈2・2〉直交復調変調回路 直交復調変調回路 (Quadrature Demodulation and Modulation Circuit 以下 QDMC)⁽³⁾ は4つの乗算器、2つの積分器1つの加算器からなる回路で、直交する信号で復調を行い、積分器通過後、再度変調することによって制御を行う回路で、いくつかの回路構成法があるが、ここでは応答特性のよい図2の回路を採用することにする⁽⁵⁾。図中の K_I は回路の全利得を表す。図中の変復調信号 $\sin \theta$ および $\cos \theta$ は入力信号の

図2 直交復調変調回路
Fig. 2. QDMC

角周波数を ω_s としたとき、 θ_0 を任意の位相角として θ を

$$\theta = \omega_s t + \theta_0 \quad \dots\dots\dots (3)$$

と定義した値である。ここでベクトル

$$X(t) = \{x_1(t), x_2(t)\}^T \quad \dots\dots\dots (4)$$

$$\Psi(t) = (\sin \theta, \cos \theta)^T \quad \dots\dots\dots (5)$$

を定義すると、回路の方程式は

$$\frac{dX(t)}{dt} = X'(t) = \Psi(t)v_a(t) \quad \dots\dots\dots (6)$$

と時変係数連立微分方程式で表される。ここで

$$\Phi(t) = \begin{pmatrix} \sin \theta & \cos \theta \\ \cos \theta & -\sin \theta \end{pmatrix} \quad \dots\dots\dots (7)$$

$$Z(t) = \{z_1(t), z_2(t)\}^T \quad \dots\dots\dots (8)$$

とにおいて変換

$$Z(t) = \Phi(t)X(t) \quad \dots\dots\dots (9)$$

を施すと

$$\begin{aligned} Z'(t) &= \Phi'(t)X(t) + \Phi(t)X'(t) \\ &= \Phi'(t)\Phi^{-1}(t)Z(t) + \Phi(t)\Psi(t)v_a(t) \quad \dots (10) \end{aligned}$$

が得られ、これから定係数連立微分方程式

$$Z'(t) = \omega_s \begin{pmatrix} 0 & 1 \\ -1 & 0 \end{pmatrix} Z(t) + \begin{pmatrix} 1 \\ 0 \end{pmatrix} v_a(t) \quad \dots (11)$$

が得られる。ここでラプラス変換を用いて整理すれば

$$Z(s) = \begin{pmatrix} Z_1(s) \\ Z_2(s) \end{pmatrix} = \frac{1}{s^2 + \omega_s^2} \begin{pmatrix} s \\ -\omega_s \end{pmatrix} V_a(s) \quad \dots (12)$$

が得られる。ここで、図(2)および式(9)から QDMC の出力は、

$$v_o(t) = K_I \{x_1 \cos \theta - x_2 \sin \theta\} = K_I z_2(t) \quad \dots (13)$$

となっている。したがって、図2の入力 $v_a(t)$ から出力 $v_o(t)$ までの QDMC の伝達関数を $F_c(s)$ とおくと

$$F_c(s) = K_I \frac{Z_2(s)}{V_a(s)} = -\frac{K_I \omega_s}{s^2 + \omega_s^2} \quad \dots\dots\dots (14)$$

と求められる。信号角周波数が ω_s のときには $s = j\omega_s$ とおくと

$$F_c(j\omega_s) = -\frac{K_I \omega_s}{(j\omega_s)^2 + \omega_s^2} = -\infty \quad \dots\dots\dots (15)$$

となる。即ち QDMC は角周波数 ω_s において利得が無限大となる理想共振フィルタとなる。

〈2・3〉電子式コンデンサの静特性 図1の構成図を、電源電圧 $V_{in}(s)$ から全電流 $I_{in}(s)$ までのブロック線図で示すと図3に示すようになる。

各コンデンサに流れる電流は、基準側コンデンサでは

$$I_s(s) = sC_s V_{in}(s) \quad \dots\dots\dots (16)$$

であり、被補正側大容量コンデンサに流れる電流は

$$I_p(s) = Y_p(s) \{V_{in}(s) - V_o(s)\} \quad \dots\dots\dots (17)$$

となり、全入力電流は

$$\begin{aligned} I_{in}(s) &= I_s(s) + I_p(s) \\ &= \{sC_s + Y_p(s)\} V_{in}(s) - Y_p(s) V_o(s) \quad \dots (18) \end{aligned}$$

である。誤差電圧 $V_e(s)$ および QDMC 出力 $V_o(s)$ はブロック線図より

$$V_e(s) = -\frac{sC_s R_{ss} - Y_p(s) R_{sp}}{1 - K_a F_c(s) Y_p(s) R_{sp}} V_{in}(s) \quad \dots\dots\dots (19)$$

図3 電子式コンデンサのブロック線図

Fig. 3. Block diagram of the electronic capacitor.

$$V_o(s) = \frac{K_a F_c(s) \{s C_s R_{ss} - Y_p(s) R_{sp}\}}{1 - K_a F_c(s) Y_p(s) R_{sp}} V_{in}(s) \quad (20)$$

と求められる。したがって、並列大容量コンデンサに流れる電流は

$$I_p(s) = Y_p(s) \frac{1 - K_a F_c(s) s C_s R_{ss}}{1 - K_a F_c(s) Y_p(s) R_{sp}} V_{in}(s) \quad (21)$$

と得られる。信号角周波数が ω_s のときは QDMC の利得が ∞ となるから、並列コンデンサに流れる電流は

$$I_p(j\omega_s) = j\omega_s \frac{R_{ss}}{R_{sp}} V_{in}(j\omega_s) = j\omega_s K_R V_{in}(j\omega_s) \quad (22)$$

となり、基準容量に流れる電流の K_R 倍で、入力電圧と 90° 位相差を持つことになる。したがって全入力電流は

$$I_{in}(j\omega_s) = j\omega_s C_s (1 + K_R) V_{in}(j\omega_s) \quad (23)$$

となり、電源から見て回路は静電容量が $(1 + K_R)C_s$ と大きく、誘電体損失が非常に小さい理想的なコンデンサとなっていることがわかる。

〈2・4〉 動特性の解析 電子式コンデンサは負帰還回路で構成されているので、回路の安定性と収束性について検討が必要である。図 3 から明らかなように、この回路の特性方程式は

$$1 - K_a F_c(s) Y_p(s) R_{ss} = 0 \quad (24)$$

から

$$s^2 + C_p R_{sp} K_I K_a \omega_s s + (1 + D_p C_p R_{sp} K_I K_a) \omega_s^2 = 0 \quad (25)$$

と 2 次系となり系は安定である。ただし上式で D_p は並列大容量コンデンサの誘電正接で $D_p = 1/\omega_s C_p R_p$ である。特性方程式から固有角周波数 ω_n および減衰係数 ζ を求めると、それぞれ

$$\omega_n = \omega_s \sqrt{1 + D_p C_p R_{sp} K_I K_a} \quad (26)$$

および

$$\zeta = \frac{C_p R_{sp} K_I K_a}{2\sqrt{1 + D_p C_p R_{sp} K_I K_a}} \quad (27)$$

と得られる。通常、並列大容量コンデンサの誘電正接 D_p は小さいから、固有角周波数はほぼ ω_s となり応答も早く、動特性が静特性と独立に設計できるので回路の設計は容易となる。

3. マイクロプロセッサを用いた構成

〈3・1〉 直交復調変調回路のデジタル化 QDMC は前述したように 4 つの乗算回路と 2 つの積分器および 1 つの加算器からなる回路である。回路構成でもっとも問題となるのは乗算回路であるが、筆者らは先に乗算型 D/A 変換器による構成について基礎的な実験結果を報告した⁽⁵⁾。本論文ではさらに進めて、誤差電圧を A/D 変換器でデジタ

図 4 マイクロプロセッサを用いた QDMC

Fig. 4. QDMC composed of an MPU.

ル化し、QDMC の演算をマイクロプロセッサ (以下 MPU と呼ぶ) で実行して D/A 変換器で帰還電圧とすることを試みた。MPU を用いた QDMC は図 4 に示すように構成される。

MPU は信号周波数 f_s を PLL 回路を用いて 2^n 通倍し、この信号が入力されるたび演算を実行するようにプログラムする。A/D 変換を含めた演算のタイムチャートを図 5 に示す。A/D 変換器はクロック信号の立ち上がりで変換を

図 5 演算のタイミングチャート

Fig. 5. The timing chart of the MPU.

開始し、半クロック内に変換を終了する。MPU はこのクロック信号の立ち上がりを監視し、A/D 変換器からのデータを取り込み、正弦および余弦のデータをこのクロックと n ビットカウンタを用いたレジスタにより MPU のメモリ内のルックアップテーブルから読み出して QDMC の演算を行う。D/A 変換器はクロック信号の立ち上がりで変換を開始する。 2^{-m} はゲイン調整のために用いる。カウンタの内容は計数誤差が蓄積しないように f_s の信号の立ち上がりでリセットする。信号周波数を $f_s = 50 \text{ Hz}$ 、一周期の計算点数を $n = 8$ とするとクロックが $50 \times 2^n \text{ Hz}$ (周期 $1/50/2^n \approx 78 \mu\text{sec}$) であるから、A/D 変換時間は $1/2$ クロックで $39 \mu\text{sec}$ 以下、また計算時間は 1 クロック内で $78 \mu\text{sec}$ 以下である必要がある。

〈3・2〉 フィルターを用いた場合の安定判別 QDMC をデジタル化することで問題となることは、A/D 変換器を用いることからアンチエイリアシングフィルタが、また D/A 変換器出力が量子化された値であるので平滑のためのスムージングフィルタが必要となることである。ここで、各フィルタの伝達関数を

$$F_a(s) = -\frac{K_a}{1 + s\tau_a}, \quad F_b(s) = \frac{K_b}{1 + s\tau_b} \quad \dots \quad (28)$$

とくと、誤差電圧から帰還電圧までのブロック線図は図6に示すようになる。回路の特性方程式は

図6 フィルターを付加した回路のブロック線図
Fig. 6. QDMC composed of an MPU.

$$1 + F_a(s)F_c(s)F_b(s)Y_p(s)R_{sp} = 0 \dots\dots\dots (29)$$

から

$$(1+s\tau_a)(s^2+\omega_s^2)(1+s\tau_b)+K_aK_I\omega_sK_bY_p(s)R_{sp}=0 \quad (30)$$

と得られ、ここで

$$\alpha = \omega_s \tau_a, \quad \beta = \omega_s \tau_b \dots\dots\dots (31)$$

$$K = K_a K_b K_I C_p R_{sp} \dots\dots\dots (32)$$

とおくと安定条件は同符号をとるものとして

$$|K| < \frac{\alpha + \beta}{\alpha \beta} |1 - \alpha \beta - D_p(\alpha + \beta)| \dots\dots\dots (33)$$

と得られる。 $D_p = 0.05$ とし、 α 、 β の一方をパラメータとし、他方に対しゲイン K の安定限界を求めると図 7 の曲線と $K = 0$ で囲まれた範囲となる。

図7 フィルタ定数と安定限界

Fig. 7. Stability condition when using filters.

いま、 $\alpha = \omega_s \tau_a \approx \beta = \omega_s \tau_b \approx 0.5$ を用いることとすると安定限界は $0 < K < 2.79$ となる。 D_p が小さくなると安定限界は広がるが僅かで、 $D_p = 0.01$ では $0 < K < 2.96$ である。また、フィルタ時定数が大きい場合は $K < 0$ で安定となるが応答は遅く初期応答が複雑となる。

4. 試作回路

本論文で実験する高性能コンデンサの仕様を表1のように設定する。ここで、並列して用いる通常特性のコンデンサとしては、容量 $C_p = 100.51 \text{ nF}$ 、誘電正接 $D_p \approx 0.01$ のものを用いた。

表1 高性能コンデンサ仕様

Table 1. Specification of the high performance capacitor.

最大入力信号	100 V _{p-p}
演算増幅器の出力	10 V _{p-p}
入力信号周波数	50 Hz
基準容量 C _s	100 pF
作成容量 C _{total}	100 nF
抵抗比 R _{ss} /R _{sp}	999

〈4・1〉 デジタル回路の設定 QDMCは正弦波1サイクルを 2^8 点で表すこととし、動作周波数を $50 \times 2^8 \text{ Hz} = 12.8 \text{ kHz}$ としたので、信号周期 50 Hz に対しサンプリング周波数が十分高く、動作はアナログ回路と同等に取り扱うことができる。MPUとしては動作周波数 16 MHz の日立製H8-3048F-ZTATを用いた。なおH8-3048F-ZTATはA/DおよびD/A変換器も内蔵しているが分解能が不足するので外部にA/DおよびD/A変換器を接続して用いた。また、ディジタル化したQDMCでは累算回数が単位時間あたり $N = 50 \times 2^8$ であり、利得が非常に大きくなるので、累算結果を m ビット右シフトして、

$$K_I = N/2^m \dots\dots\dots (34)$$

とする。試作回路では $m = 6$ として $K_I = 200$ としたので、設計条件でのループ利得は $K = 0.6$ である。

A/D 変換器は、変換時間が $3 \mu \text{ sec}$ 、分解能 12 ビットの MAX122 を使用した。D/A 変換器は 16 ビット D/A 変換器 AD669 を用いた。

〈4・2〉 回路の応答 試作回路入力帰還部をスイッチで切り離しておき、入力に 50 Hz, 振幅 50 V の正弦波を印加した後、帰還部を動作させ閉回路を構成したときの A/D 変換器入力電圧及び D/A 変換器出力電圧波形を図 8 に示す。応答は信号周期の 5～6 周期で整定しており、十分よい応答といえる。

図 8 応答波形 (A/D 入力および D/A 出力)

Fig. 8. Waveforms at A/D input and D/A output.

〈4・3〉 誤差電圧検出による精度の評価 作成したコンデンサの容量精度及び誘電体損失の評価は電流差検出回路出力を検証することによって行った。

〈4・3・1〉 誤差電圧検出による精度評価の原理 電流
差検出回路出力（アンチエリアシングフィルタ出力で以下

誤差電圧と呼ぶ)は

$$V_a(s) = F_a(s)[-sC_s R_{ss} V_{in}(s) + Y_p(s) R_{sp} \{V_{in}(s) - V_o(s)\}] \quad (35)$$

であるから、フィードバックをかけないとき、即ち

$$V_o(s) = 0 \quad (36)$$

のときは式 (35) から

$$V_a(s) = sC_p R_{sp} \left(1 - \frac{K_R}{K_c} + \frac{1}{sC_p R_p}\right) F_a(s) V_{in}(s) \quad (37)$$

と求まる。したがって信号角周波数が ω_s のときには

$$|V_a| = \omega_s C_p R_{sp} \sqrt{(1 - K_R/K_c)^2 + D_p^2} |F_a| |V_{in}| \quad (38)$$

となる。 $K_R/K_c = 1$ が理想であるが、実際には 1 にすることは困難であり

$$K_R/K_c = 1 + \delta_K \quad (39)$$

となるので、これを式 (38) に代入すれば

$$|V_a| = \omega_s C_p R_{sp} \sqrt{\delta_K^2 + D_p^2} |F_a| |V_{in}| \quad (40)$$

と表され、帰還をかけないときの誤差電圧は、検出抵抗の比と容量の比の差（以下容量比差と呼ぶ）と並列コンデンサの誘電体損失の 2 乗の和の平方根に比例する。

帰還回路を接続して閉回路としたときは、帰還信号 $v_o(t)$ により並列コンデンサの損失及び容量比差が補正され、理想的には誤差電圧は 0 となる筈である。しかし、実際には回路の誤差や雑音により残留電圧 $|V_{a2}|$ が残る。このとき、容量誤差及び残留損失による成分は残留電圧そのものよりは小さいと考えられる。

並列接続したコンデンサを補正することによってできる容量比を K_{c2} 、残留容量比差を δ_{K2} 、残留損失を D_{p2} とおくと式 (39) から

$$K_R/K_{c2} = 1 + \delta_{K2} \quad (41)$$

となり容量は

$$C_{total} = \left(1 + \frac{1}{1 + \delta_{K2}} K_R\right) C_s \quad (42)$$

と表され、理論値 $(1 + K_R)C_s$ に対して

$$\delta_c = \frac{-K_R}{1 + K_R} \delta_{K2} \simeq -\delta_{K2} \quad (43)$$

の誤差率を生ずる。このときの検出電圧は

$$|V_{a2}| = \omega_s C_p R_{sp} \sqrt{\delta_{K2}^2 + D_{p2}^2} |F_a| |V_{in}| \quad (44)$$

となり、式 (38) から

$$\sqrt{\delta_{K2}^2 + D_{p2}^2} = \frac{|V_{a2}|}{|V_a|} \sqrt{\delta_K^2 + D_p^2} \quad (45)$$

と示され、閉回路での誤差 D_{p2} 及び δ_{K2} の最大値は

$$\delta_{K2}, D_{p2} < \frac{|V_{e2}|}{|V_e|} \sqrt{D_p^2 + \delta_K^2} \quad (46)$$

となると考えられる。

〈4・3・2〉 測定結果 作成した回路では設定条件から $\delta_K = 0.006106$, $D_p = 0.01055$ であるから、制御をしないときの誤差電圧は式 (40) から 2.345 V (7.4 dBV) と求められる。開回路及び閉回路の場合の誤差電圧のスペクトルを観測した結果を図 9 に示す。誤差電圧は開回路時には 14 dB であるのに対し、閉回路時には -52 dB と 67 dB ($= 4.5 \times 10^{-4}$) 減衰する。したがって式 (46) から、静電容

図 9 誤差電圧スペクトラム

Fig. 9. Spectrums of error signal.

量および誘電正接の誤差は $\delta_{K2}, D_{p2} < 5.5 \times 10^{-6}$ となると考えられる。なお、開回路時の誤差電圧 14 dB は計算値の約 2 倍であるが、これは雑音による一定成分と考えた。

〈4・4〉 温度特性 始めに基準コンデンサおよび並列大容量コンデンサの温度特性をデジタル LCR 計を用いて測定し、次に電子式コンデンサの測定を AC ブリッジを構成して行った。測定用ケーブルの温度特性も測定し、上記測定結果を補正した。

〈4・4・1〉 C_s 及び C_p の温度特性 C_s 及び C_p の温度特性を測定した結果を図 10 にそれぞれ $\times$ 及び $\triangle$ 印で示す。基準用コンデンサ C_s には 100 pF の標準コンデンサ、並列コンデンサ C_p には 100 .4 nF のスチロールフィルムコンデンサに制御の有効性を確かめるために 3 M Ω の金属皮膜抵抗を並列に接続したものをを用いた。測定結果から C_s および C_p の温度係数はそれぞれ約 26 ppm/ $^{\circ}\text{C}$ および約 -108 ppm/ $^{\circ}\text{C}$ であった

〈4・4・2〉 電子式コンデンサの温度特性 電子式コンデンサは回路が 1 端接地形である。したがって LCR 計で直接容量測定をすることができない。そのため図 11 のような交流ブリッジを構成し、LCR 計を併用して間接的に測

図 10 C_s, C_p の温度特性

Fig. 10. Temperature dependence of C_s and C_p .

定を行った。

図 11 作成したブリッジ回路

Fig. 11. Bridge circuit for testing electronic capacitor.

ブリッジの測定用アンプには OP-07 を使用し、インピーダンスの高い差動増幅回路を構成した。このとき同入力力が加わった際に出力が 0 となるように可変抵抗 r_1 及び可変コンデンサ C_1 で調整する。ブリッジに使用する素子は被測定対象と同等の容量、インピーダンスを持つと精度良く測定できる。したがって C_{s0} としては 100nF 規格のスチロールフィルムコンデンサを使用した。

ブリッジの平衡条件は

$$R_a(R_c + 1/sC_x) = R_b(R_v + 1/sC_{s0}) \dots\dots\dots (47)$$

であるが、基板上の容量などの影響のため、厳密には式 (47) は成立しない。そこで既知の容量を持つスチロールフィルムコンデンサを C_x として用い、平衡をとり、 $C_x \times R_b$ の値をあらかじめ測定しておく。未知の容量を持つコンデンサを測定する際は、 $C_x \times R_b$ が一定の値であることから R_b を測定することで未知のコンデンサの静電容量を算出する。実験では C_{s0} に 24℃下で 100 nF のスチロールフィルムコンデンサ、 R_a に 30 kΩ の金属皮膜抵抗を用いたところ、 $C_x \times R_b = 3.729 \times 10^{-3}$ s が求められた。同様に内部抵抗 R_c も測定できるわけであるが、基準となるコンデンサの誘電体損失が非常に小さく、測定困難であり評価できなかった。

このブリッジの出力電圧は、試料辺のインピーダンスを $Z + \Delta Z$ 、その他の辺のインピーダンスは等しく Z であるとする

$$\left(\frac{Z + \Delta Z}{2Z + \Delta Z} - \frac{Z}{Z + Z} \right) V_{in} \simeq \frac{\Delta Z}{4Z} V_{in} \dots\dots\dots (48)$$

であり、増幅回路の利得を A 倍、オシロスコープの感度を $\delta V/V_{p-p}$ とすると、ブリッジの感度は

$$\frac{\Delta Z}{Z} = \frac{4 \times \delta V/A}{V_{in}} \dots\dots\dots (49)$$

であるから、20V_{p-p} の信号を用い、増幅器利得を 41、オシロスコープの感度を 1 mV_{p-p} とすると約 5ppm となる。

このブリッジを用いて恒温槽内に設置した電子式コンデンサの温度特性を 0℃～50℃で測定した。ブリッジ自体にも温度特性があるため、測定機器の温度環境は 24 ± 0.1 ℃を保つように実験を行ったが測定機器の温度を一定に保つ

のが困難であった。電子式コンデンサの温度特性測定結果を図 12 に示す。

図 12 電子式コンデンサの温度特性

Fig. 12. Temperature dependence of the electronic capacitor.

測定結果から電子式コンデンサの温度係数が 23.2 ppm/℃と測定されたが、この値は基準コンデンサの温度係数 25.6 ppm/℃とほぼ等しく、並列大容量コンデンサの温度特性の影響はなく、理論通りの特性が得られた。したがって作成した電子式コンデンサは基準コンデンサとほぼ同等の性能をもつと考えられる。

〈4・5〉 温度補正 電子式コンデンサの温度特性は基準コンデンサのそれとほぼ等しいことが分かったが、本実験のように基準コンデンサの温度係数が大きい場合でも補正によって温度係数を小さくできることを述べる。

〈4・5・1〉 温度補正の原理 電子式コンデンサの入力部だけを示すと図 13 のようになる。

図 13 電子式コンデンサの電流検出部

Fig. 13. Current detector of the capacitor.

したがって、誤差電圧が 0 に収束した後では

$$I_s - \frac{R_5}{R_6} \frac{R_{sp} R_2}{R_{ss} R_1} I_p + \frac{R_5}{R_6} \frac{R_2 R_3 - R_1 R_4}{R_1 (R_3 + R_4)} \frac{V_o}{R_{ss}} = 0 \dots\dots\dots (50)$$

が成り立つ。ここで $\frac{R_5}{R_6} \approx \frac{R_2}{R_1} \approx 1$ 、 $R_2 R_3 - R_1 R_4 \approx 0$ であるから、 V_o によるものは I_s や I_p の成分に比べて無視できるので、式 (50) は前 2 項で近似できる。

ここで、抵抗 $R_{ss}, R_{sp}, R_1, \dots, R_6$ の温度係数をそれぞれ $\alpha_{ss}, \alpha_{sp}, \alpha_1, \dots, \alpha_6$ とおくと、基準側信号成分の温度係数 α_s は

$$\alpha_s = \alpha_{ss} - \alpha_5 \dots\dots\dots (51)$$

と表される。また、並列側信号の温度係数を α_p とおくと

$$\alpha_p = \alpha_{sp} - \alpha_1 + \alpha_2 - \alpha_6 \dots\dots\dots (52)$$

となる。式 (51),(52) から基準コンデンサに対する電子式コンデンサの温度係数 α_c は

$$\alpha_c = \alpha_s - \alpha_p \dots\dots\dots (53)$$

と表されることになり、各抵抗器の温度係数を適当に選ぶことができれば基準コンデンサに温度係数があってもそれを補正して小さくすることが可能となることが分かる。また逆に図 12 の測定結果は各抵抗器の温度特性の電子式コンデンサの温度係数への寄与は 2.4 ppm/°Cであったことが分かる。

〈4・5・2〉 温度補正後の特性 温度特性の改善を図るため表 2 に示すような温度係数を持つ抵抗器を用いて回路を構成した。

表 2 抵抗の温度係数 (ppm/°C)

Table 2. Temperature coefficients of resistors used (ppm/°C).

α_{ss}	α_{sp}	α_1	α_2	α_3	α_4	α_5	α_6
-63.8	2.7	-51.5	-71.2	-52.5	-52.2	-8.3	12.2

これから基準側出力の温度係数は式 (51) から-55.5 ppm/°C、被補正側出力の温度係数は式 (52) から-29.2 ppm/°Cと求められる。容量の温度係数は式 (53) から基準コンデンサに対して-26.3 ppm/°Cとなる筈である。したがって基準となったコンデンサの温度係数が 25.6 ppm/°Cであるということを考えると両者の和として-0.7 ppm/°Cの性能の電子式コンデンサが得られることとなる。電子式コンデンサの温度特性測定結果を図 14 に示す。作成した電子式コンデンサは温度係数は 1 ppm/°C以内で予測結果と一致した。

図 14 電子式コンデンサの補正温度特性

Fig. 14. Compensated temperature dependence.

5. 結 論

マイクロプロセッサを用いて直交復調変調回路を構成し、電子式大容量コンデンサを作る方法を提案した。100 pF の標準コンデンサを基準として 100.5 nF, $\tan\delta=0.01$ のコンデンサを並列し 100.0 nF の電子式コンデンサを作り特性を評価した。作成した電子式コンデンサの誘電体損失は

1×10^{-5} 程度と測定され、損失の非常に小さなコンデンサが得られることがわかった。また回路側の温度係数が無視できる場合には作成された電子式コンデンサの温度特性は、被補正側コンデンサの温度係数とは関係なく基準側コンデンサの温度係数とほぼ等しくなることがわかった。このことから回路側の温度補正により温度係数を補正することができることがわかり、ほぼ $\pm 1 \text{ ppm/°C}$ の温度係数のコンデンサが得られ、基準となる標準コンデンサの温度係数よりも温度特性が良好な大容量コンデンサを作成できた。

回路の応答は制御回路の利得で決定されるが、信号周期の 5 周期程度で収束する回路が作成できた。

最近では高分解能の A/D 変換器、D/A 変換器を内蔵する DSP が作られているので、それを用いればより簡易に回路を構成できるものと考ええる。なお、一層の大容量化は C_s や K_R を大きくすることで達成されるが、それに伴う駆動電流の増加の問題もあり、信号電圧の高電圧化の問題と共にその限界についての考察と共に今後の課題としたい。また、構成したコンデンサの容量精度の試験法についてもさらに検討する必要がある。

(平成 12 年 9 月 19 日受付, 同 13 年 2 月 2 日再受付)

文 献

- (1) 海老沼, 久保田, 川井, 藤原: "22 kV CV ケーブルの絶縁劣化測定法の検討", 電学論 B, 114 巻 3 号, pp.305-309(1994)
- (2) 楠井, 浅井, 杉野: "電子式標準コンデンサ", 平成 10 年電気学会全国大会 221(1998))
- (3) 長谷川, 萩原: "直交変調復調形サーボアナライザ", 計測と制御, 8, 3, pp.166-172(1969)
- (4) 萩原: "電子式大容量理想コンデンサ", 平成 11 年電気学会全国大会 252(1999)
- (5) 萩原, 木村: "電子式高性能コンデンサの構成法と応答特性", 電学論 A, Vol. 120-A, No. 4, pp.433-438(2000)
- (6) 木村, 和田, 萩原: "マイクロプロセッサで構成した電子式理想コンデンサ", 第 8 回 SICE 中国支部学術講演会論文集 pp.146-147(1999)

木村 幸史 (正員) 昭和 47 年 3 月 3 日生。平成 2 年 3 月防衛大学校電子工学科卒業。平成 10 年 4 月同校理工学研究科入学, 電子工学専攻。平成 12 年 3 月卒業。同 4 月航空自衛隊電子開発実験群開発評価隊勤務。電気学会会員。

萩原 述史 (正員) 昭和 12 年 11 月 20 日生。35 年 3 月防衛大学校卒業。44 年 3 月東京工業大学理工学研究科博士課程修了。同 4 月防衛大学校電気工学教室講師, 51 年 4 月同助教授, 平成 2 年 4 月同教授。この間, 電子計測回路, 光応用計測, 圧電トランスインバータなどの研究に従事。工学博士。電気学会, 計測自動制御学会, 電子情報通信学会, IEEE 会員。