フィルタコンデンサ電流補償を用いたPWMインバータのデジタル瞬時値制御

正員 横山 智紀* 非会員 五十嵐 芳貴**
正員 羽根吉 寿正* 正員 泉 智紀*

A Study of Digital Instantaneous Value Control with Filter Capacitor Current Compensation for PWM Inverter

Tomoki Yokoyama*, Member, Yoshitaka Igarashi**, Non-member, Toshimasa Haneyoshi*, Member,
Tomonori Izumi*, Member

A new approach for real time digital feedback control of PWM inverter is proposed, in which an instantaneous value control with filter capacitor current compensation is achieved. In this scheme, the sampling frequency of the inverter becomes half of the carrier frequency, and it is suitable to implement for higher carrier frequency.

In this paper, the output characteristics of the inverter for various LC filter components are evaluated. From the view point of UPS applications, the advantages and disadvantages are discussed though simulations and experiments, the superiority of the proposed control law is verified.

キーワード: PWM インバータ, UPS, デジタル瞬時値制御, マルチレートサンプリング, デッドビート制御

Keywords: PWM Inverter, UPS, Digital Instantaneous Value Control, Multirate Sampling, Deadbeat Control

1. まえがき

近年の高度情報化社会において、ワークステーション、OA 機器の著しい普及により、オフィス内等での電力供給システムに要求される信頼性は非常に高くなっており、小容量の無停電電源 (UPS) の需要も非常に大きくなっている。UPS の主回路制御系は、マイクロプロセッサ技術の急速な進歩によりデジタル化が進んでおり、デジタル制御の特徴を生かした実時間デジタルフィードバック制御が種々提案されてきた。例えば、デッドビート制御⁽¹⁾⁽²⁾、繰り返し補償^{(3)~(5)}、外乱オブザーバによる補償⁽⁶⁾⁽⁷⁾等が挙げられる。これらの制御則は、インバータのキャリア周波数と制御サンプリング周期を同期させており、サンプリングタイミングにおける制御量が指令値に追従することは

補償されるが、サンプル点間の変化量は考慮されない。これらの制御則において、装置の小型化を目的として LC 出力フィルタの容量を小さくした場合、出力電圧のキャリアリプルが大きくなるが、デッドビート制御の特性としてサンプリングタイミングにおいては出力電圧は指令値に追従するため、その結果としてサンプル点間での指令値追従性が悪くなり、出力電圧にサンプル間でのリプルが大きくなるという現象が発生する⁽¹⁰⁾⁽¹¹⁾。文献 (1) から (7) の制御則は出力デッドビートと呼ばれ、状態変数のうちひとつだけをサンプル点でデッドビート制御しており、残りの状態変数の安定性を考慮してないため、このような現象が起こる。この対策として、著者らは複数のサンプル区間を使い全状態変数を制御する方式を提案してきた⁽¹⁰⁾⁽¹¹⁾。この提案手法は、サンプル点で全状態変数の追従制御を行うマルチレートサンプリング制御⁽⁹⁾の特別な場合と理論的に一致しているが、本論文においては、具体的に PWM インバータに適用し、LC フィルタを小型化した際に、出力電圧に表れるリプルを従来手法では抑制できないという問題点の解決を図った点に特徴がある。

本論文では、PWM インバータのデッドビート制御にマルチレートサンプリング制御を適用することで、指令値追従性を考慮したデジタル瞬時値制御を提案し、キャリア周波数に対する出力特性、および出力 LC フィルタパラメー

* 東京電機大学

〒350-0394 埼玉県比企郡鳩山町石坂

Tokyo Denki University

Ishizaka, Hatoyama-machi, Saitama 350-0394

** 三菱電機セミコンダクタ・アプリケーション・エンジニアリング株式会社

〒532-0003 大阪府大阪市淀川区宮原 4-1-6

Mitsubishi Semiconductor Application Engineering Corporation

4-1-6, Miyahara, Yodogawa-ku, Osaka-shi, 532-0003

タに対する出力特性の比較を行い、その結果小容量のフィルタでも良好な特性が得られることを検証したので、報告する。

2. フィルタコンデンサ電流補償法

対象となるシステムを図1に示す。インバータブリッジは、その出力側に $\pm E$ または 0 電圧を出力するスイッチと考え、定格抵抗負荷 R を負荷としてモデル化を行う。モデル化の詳細については、文献 (1), (3) を参照されたい。インバータの出力電圧 V_O 、出力電圧微分値 $\dot{V}_O$ を状態変数に選ぶと、連続時間系での状態方程式は (1) 式となる。

$$\begin{bmatrix} \dot{V}_O \\ \dot{V}_O \end{bmatrix} = \begin{bmatrix} 0 & 1 \\ -\omega_p^2 & -2\omega_p\xi_p \end{bmatrix} \begin{bmatrix} V_O \\ \dot{V}_O \end{bmatrix} + \begin{bmatrix} 0 \\ \omega_p^2 \end{bmatrix} V_i \quad \dots\dots\dots (1)$$

ここで、
 $\omega_p = \frac{1}{\sqrt{LC}}$, $\xi_p = \frac{1}{2R\sqrt{C/L}}$
 とする。

(1) 式をサンプル値系へ変換する際、インバータブリッジ電圧 V_i をキャリア時間内で左右対称になるように選び、かつそのパルス幅を ΔT と置くと (負の場合は高さ $-E$ 、幅 ΔT と解釈する)、(2) 式の離散時間モデルを得る。

$$\begin{bmatrix} V_O(k+1) \\ \dot{V}_O(k+1) \end{bmatrix} = \begin{bmatrix} \phi_{11} & \phi_{12} \\ \phi_{21} & \phi_{22} \end{bmatrix} \begin{bmatrix} V_O(k) \\ \dot{V}_O(k) \end{bmatrix} + \begin{bmatrix} g_1 \\ g_2 \end{bmatrix} u(k) \quad \dots\dots (2)$$

ここで、
 $\alpha = -\omega_p\xi_p$, $\beta = \omega_p\sqrt{1-\xi_p^2}$
 $\phi_{11} = e^{\alpha T} \left(\cos \beta T - \frac{\alpha}{\beta} \sin \beta T \right)$, $\phi_{12} = \frac{1}{\beta} e^{\alpha T} \sin \beta T$
 $\phi_{21} = -\frac{\omega_p^2}{\beta} e^{\alpha T} \sin \beta T$, $\phi_{22} = e^{\alpha T} \left(\cos \beta T + \frac{\alpha}{\beta} \sin \beta T \right)$
 $g_1 = \frac{\omega_p^2 E}{\beta} e^{\alpha T/2} \sin \frac{\beta T}{2}$
 $g_2 = \omega_p^2 E e^{\alpha T/2} \left(\cos \frac{\beta T}{2} + \frac{\alpha}{\beta} \sin \frac{\beta T}{2} \right)$
 とする。

この場合、 V_O はコンデンサ C の両端電圧、 I_C はコンデンサ電流であるので、(2) 式に対して $\dot{V}_O$ を I_C で置き換えることで (3) 式が得られる。

図1 単相PWMインバータシステム
 Fig. 1. PWM inverter system.

$$\begin{bmatrix} V_O(k+1) \\ I_C(k+1) \end{bmatrix} = \begin{bmatrix} \phi_{11} & \phi_{12}/C \\ C \cdot \phi_{21} & \phi_{22} \end{bmatrix} \begin{bmatrix} V_O(k) \\ I_C(k) \end{bmatrix} + \begin{bmatrix} g_1 \\ C \cdot g_2 \end{bmatrix} u(k) \quad \dots\dots\dots (3)$$

ここで、 $V_O(k+1)$ 及び $I_C(k+1)$ を1サンプリング後の指令値として、それぞれ $V_{ref}(k+1)$, $I_{Cref}(k+1)$ に置換する。このとき、電圧指令値 $V_{ref}(k+1)$ に対して、コンデンサ電流指令値 $I_{Cref}(k+1)$ は $V_{ref}(k+1)$ より 90° 位相が進んだ定格負荷時におけるコンデンサ電流波形となる。さらに、(3) 式の状態方程式から $k+1$ 時点及び k 時点の出力電圧及びコンデンサ電流に関する方程式を求めると、(4), (5), (6), (7) 式が得られる。

$$V_{ref}(k+1) = P_1 V_O(k) + P_2 I_C(k) + P_3 u_2(k) + P_4 u_1(k) \quad \dots\dots\dots (4)$$

$$I_{Cref}(k+1) = P_5 V_O(k) + P_6 I_C(k) + P_7 u_2(k) + P_8 u_1(k) \quad \dots\dots\dots (5)$$

$$V_O(k) = P_1 V_O(k-1) + P_2 I_C(k-1) + P_3 u_2(k-1) + P_4 u_1(k-1) \quad \dots\dots\dots (6)$$

$$I_C(k) = P_5 V_O(k-1) + P_6 I_C(k-1) + P_7 u_2(k-1) + P_8 u_1(k-1) \quad \dots\dots\dots (7)$$

これらの差分方程式より k 時点のパルス幅の導出操作を行うと、図3に示すように、2キャリア分のパルス幅 $u_1(k)$, $u_2(k)$ が (8), (9) 式として得られる。

$$u_1(k) = \{a_1 V_{ref}(k+1) + a_2 I_{Cref}(k+1) + a_3 V_O(k-1) + a_4 I_C(k-1) + a_5 u_1(k-1) + a_6 u_2(k-1)\} / a_7 \quad \dots\dots (8)$$

$$u_2(k) = \{b_1 V_{ref}(k+1) + b_2 I_{Cref}(k+1) + b_3 V_O(k-1) + b_4 I_C(k-1) + a_5 u_1(k-1) + a_6 u_2(k-1)\} / b_7 \quad \dots\dots (9)$$

ここで、

$$\begin{cases} P_1 = \phi_{11}^2 + \phi_{12}\phi_{21} & P_5 = \phi_{11}\phi_{21} + \phi_{21}\phi_{22} \\ P_2 = \phi_{11}\phi_{12} + \phi_{12}\phi_{22} & P_6 = \phi_{12}\phi_{21} + \phi_{22}^2 \\ P_3 = \phi_{11}g_1 + \phi_{12}g_2 & P_7 = \phi_{21}g_1 + \phi_{22}g_2 \\ P_4 = g_1 & P_8 = g_2 \\ a_1 = P_8 \\ a_2 = P_4 \\ a_3 = P_4P_5(P_1 + P_6) - P_8(P_1^2 + P_2P_5) \\ a_4 = P_4(P_2P_5 + P_6^2) - P_2P_8(P_1 + P_6) \\ a_5 = P_4(P_3P_5 + P_6P_7) - P_8(P_1P_3 + P_2P_7) \\ a_6 = P_4(P_4P_5 + P_6P_8) - P_8(P_1P_4 + P_2P_8) \\ a_7 = P_3P_8 - P_4P_7 \end{cases}$$

$$\begin{cases} b_1 = P_7 \\ b_2 = P_3 \\ b_3 = P_3 P_5 (P_1 + P_6) - P_7 (P_1^2 + P_2 P_5) \\ b_4 = P_3 (P_2 P_5 + P_6^2) - P_2 P_7 (P_1 + P_6) \\ b_5 = P_3 (P_3 P_5 + P_6 P_7) - P_7 (P_1 P_3 + P_2 P_7) \\ b_6 = P_3 (P_4 P_5 + P_6 P_8) - P_7 (P_1 P_4 + P_2 P_8) \\ b_7 = P_4 P_7 - P_3 P_8 \end{cases}$$

とする。

ここで、(8)、(9) 式は $k-1$ サンプル時点での V_O , I_C 及び出力パルス幅 u_1 , u_2 と $k+1$ 時点での V_O の指令値 V_{ref} と I_C の指令値 I_{Cref} から $u_1(k)$, $u_2(k)$ を導出しており、AD 変換及び制御演算時間を 2 キャリア分確保することができる。(1) 式においては、状態変数として V_O , $\dot{V}_O$ を選んでいたが、 $\dot{V}_O$ を I_C に置換することにより、コンデンサ電流をフィードバックすることで、サンプリング時点での $\dot{V}_O$ が等価的に得られ、出力電圧 V_O 及び電圧の微分 $\dot{V}_O$ を考慮したフィルタコンデンサ電流補償が構成可能となる。また、非線形負荷等の周期的な負荷変動に対する特性改善のため、繰返し補償制御を併用して制御系を構成している⁽³⁾。ただし、PWM キャリア周期に対して制御周期が倍であるため、各サンプリング時点における指令値と出力電圧値の誤差量に応じたパルス幅に対する補償を、2 パルス間 (1 制御周期分) 同じ補償量で行うように実装した。

図 2 はキャリア周期毎に制御演算を行う制御法と、今回提案するフィルタコンデンサ電流補償のコントローラでの演算手順と演算量のタイムチャートを模式的に示したものである。提案手法では、サンプリングタイミングにおいて V_O と I_C をフィードバック値として取り込み、この値を (7) 式における $V_O(k-1)$, $I_C(k-1)$ とし、前回の制御周期ですでに計算した $u_1(k)$ と $u_2(k)$ および $V(k-1)$ 時点での指令値 $V_{ref}(k+1)$, $I_{Cref}(k+1)$ を用いて k 時点での 2 キャリア分の出力パルス幅 $u_1(k)$, $u_2(k)$ を求める。キャリア周期毎に演算を行う場合、サンプリングタイミングでフィードバックデータを AD 変換し、制御演算を行い、

図 2 制御余裕

Fig. 2. Control margin.

図 3 PWM パルスパターン

Fig. 3. PWM pulse pattern.

次出力パルス幅を求めてゲート生成ロジックの設定を行うことが 1 演算周期の手順となる。それに対してフィルタコンデンサ電流補償法では、1 サンプリング毎に 2 キャリア分のパルス幅を演算するため、従来提案された制御法よりも多少演算量が多くなるが、キャリア周期ごとに制御演算を行う場合に比べて、2 キャリア毎に見ると制御演算処理時間に余裕があることがわかる。図 3 はフィルタコンデンサ電流補償におけるパルスパターンの出力タイミングを示した図である。フィルタコンデンサ電流補償では、制御周期がキャリア周期の 2 倍となるので、ソフトウェアの演算時間を容易に低減することができ、高周波 PWM インバータに適用することが可能である。

3. キャリア周波数による出力特性比較

フィルタコンデンサ電流補償法を適用したデジタル瞬時値制御のキャリア周波数の違いによる出力特性を検証するために、インバータ出力電圧 V_O の基本波振幅値の精度及び歪み率 (以下 THD) を UPS 用インバータの特性評価の指標として、シミュレーションを行った。ここでは以下の 2 種類のシミュレーションを行った。

- (1) LC フィルタパラメータを固定した場合でのキャリア周波数に対する出力特性
- (2) 各キャリア周波数に対して LC フィルタパラメータの共振周波数比を一定にした場合でのキャリア周波数に対する出力特性

(1) の場合、LC フィルタを $L=0.1$ [mH], $C=250$ [μ F] に固定した状態でキャリア周波数を変化させた。また、(2) の場合においてはキャリア周波数を 7.2 [kHz], LC フィルタを $L=0.1$ [mH], $C=250$ [μ F] を基準として、基準のキャリア周波数と LC フィルタの共振周波数の割合が一定となるように LC フィルタを選定した。表 1 に回路定数及び負荷条件、図 4 に各キャリア周波数に対する LC フィルタ選定値を示す。また、(1), (2) の条件での各キャリア周波数に対するシミュレーション結果を図 5 に示す。

図 5 より、LC フィルタを固定している場合では、キャリア周波数 7.2 [kHz] を基準とした LC フィルタ選定値となっ

表 1 回路定数及び負荷条件

Table 1. Circuit constants and load conditions.

Output voltage frequency [Hz]	50
Output voltage amplitude [V_{rms}]	100
Input dc voltage [V]	188
Repetitive control gain	0.5
Load Conditions	
Rated resistive load [Ω]	3
Capacitor input rectifier load	
Inductor [mH]	1
Capacitor [μ F]	1000
Resistive load [Ω]	3

図 4 LC フィルタ選定値

Fig. 4. LC filter selection.

図 5 キャリア周波数に対する出力特性

Fig. 5. THD and fundamental amplitude v.s. carrier frequencies.

ており、低キャリア周波数領域でフィルタ容量がキャリア周波数に対して小さいために、制御性能が悪くなっている。逆に、高キャリア周波数領域ではフィルタ容量がキャリア周波数に対して大きいために、出力電圧の歪みが減少していることがわかる。

また、キャリア周波数と LC フィルタの共振周波数の比率を図 4 に示すように一定としてキャリア周波数を変化させた場合には、検証した範囲内ではキャリア周波数に関わらず、ほぼ一定の良好な特性が得られることがわかる。

4. フィルタ容量による出力特性比較

ここまでの議論を元に、定格容量 1.1 [kW]、キャリア周波数 7.2 [kHz] の単相 PWM インバータシステムを想定して LC フィルタの容量の違いによる出力特性を検証する。LC フィルタの選定範囲は UPS 用インバータの実用性を考

表 2 回路定数及び負荷条件

Table 2. Circuit constants and load conditions.

Output voltage frequency [Hz]	50
Output voltage amplitude [V_{rms}]	100
Carrier frequency [Hz]	7200
Sampling frequency [Hz]	3600
Input dc voltage [V]	188
Repetitive control gain	0.5
Load Conditions	
Rated resistive load [Ω]	9.1
Capacitor input rectifier load	
Crest Factor	1.6
Inductor [mH]	0.6
Capacitor [μ F]	1000
Resistive load [Ω]	35.5

図 6 LC フィルタに対する THD 特性

Fig. 6. THD v.s. LC filter parameter.

図 7 LC フィルタに対する基本波振幅値特性

Fig. 7. Fundamental amplitude v.s. LC filter parameter.

慮して、定格容量に対する LC フィルタのパーセントインピーダンスをそれぞれ 2.5 [%]~25 [%] (フィルタコンデンサ), 0.25 [%]~6 [%] (フィルタインダクタ) とした。表 2 に回路定数及び負荷条件、図 6, 7 に各 LC フィルタパラメータに対するシミュレーションによる出力特性を示す。

図 6, 7 の結果から、定格容量に対する LC フィルタのパーセントインピーダンスを適切に設定することで所望の出力特性が得られる LC フィルタパラメータを選定するこ

とができる。ただし、 L のパーセントインピーダンスを小さくしすぎると、 L に流れる電流の脈動成分が増加し、ハードウェアに対するストレスが大きくなるので、実装時にはその点も考慮する必要がある。5 章における実験では図 6 の点 A~E の 5 種類の LC フィルタパラメータを用いて、それぞれのポイントでの出力特性を検証している。

5. 実 験

提案するフィルタコンデンサ電流補償法の出力特性を評価するために定格容量 1.1 [kW]、キャリア周波数 7.2 [kHz] の単相 PWM インバータシステムを構築した。図 8 に単相 PWM インバータ実験システムを示す。

実験システムはインバータユニット、アプリケーションユニット、コントロールユニットの 3 つのユニットから構成されている。インバータユニットは $\pm E$, 0 のパルス電圧を出力する IPM、コントロールユニットから送られる各相のゲート信号によってゲート制御を行うゲートドライブ回路、インバータユニットの過電流、ゲート短絡等を保護する保護回路から構成される。アプリケーションユニットは LC フィルタ、負荷から構成されており、出力電圧及び

図 8 単相 PWM インバータ実験システム
Fig. 8. Experimental system.

表 3 LC フィルタパラメータ
Table 3. LC filter parameters.

LC filter components : Case (A)		
	Value	Percent Impedane
L	0.36 [mH]	1.24 [%]
C	30.39 [μ F]	8.69 [%]
LC filter components : Case (B)		
	Value	Percent Impedane
L	0.36 [mH]	1.24 [%]
C	44.48 [μ F]	12.72 [%]
LC filter components : Case (C)		
	Value	Percent Impedane
L	0.1 [mH]	0.34 [%]
C	200 [μ F]	54.15 [%]
LC filter components : Case (D)		
	Value	Percent Impedane
L	0.53 [mH]	1.83 [%]
C	30.39 [μ F]	8.69 [%]
LC filter components : Case (E)		
	Value	Percent Impedane
L	0.53 [mH]	1.83 [%]
C	67.06 [μ F]	19.17 [%]

図 9 定格抵抗時の出力電圧・負荷電流波形
(Case (A))

Fig. 9. Output voltage and current waveforms for rated resistive load (Case (A)).

図 10 無負荷時の出力電圧波形 (Case (A))

Fig. 10. Output voltage waveform for no load (Case (A)).

図 11 整流器負荷時の出力電圧・負荷電流波形
(Case (A))

Fig. 11. Output voltage and current waveforms for rectifier load (Case (A)).

コンデンサ電流を電圧・電流センサによりモニタリングする。コントロールユニットはサンプルデータ、リファレンスデータ、過去のサンプリングデータによってパルス幅演算を行う。さらに、各相のゲート信号を生成するために、パルス幅演算結果からデジタルロジックにより各相のゲート信号を生成し、インバータユニットへゲート信号を送信する。

実験で使用する LC フィルタパラメータは、図 6, 7 のシミュレーション結果を元に制御特性の変化を確認するため、THD 特性が基準値内にあるパラメータで LC のバランスを変えた点として、図 6 の点 A~E を選定した。また、回路定数及び負荷条件は表 2 と同様で、定格抵抗負荷、無負荷、整流器負荷の 3 つの負荷条件に対する実験特性を検証する。図 9, 10, 11 に LC フィルタ Case(A) における定格抵抗負荷、無負荷、整流器負荷に対する出力波形をそれぞれ示す。

これより、 $L=1.24$ [%], $C=8.69$ [%] というフィルタ容量

図 12 整流器負荷時の出力電圧・目標電圧拡大波形 (Case (A))

Fig. 12. Waveforms of V_O and V_{ref} for rectifier load (Case (A)).

図 13 整流器負荷時の出力電圧・目標電圧拡大波形 (Case (B),(C),(D),(E))

Fig. 13. Waveforms of V_O and V_{ref} for rectifier load (Case (B),(C),(D),(E)).

的に厳しい条件下でも良好な出力特性を得ることが確認できた。また、図 12 に Case(A) での非線形負荷時の出力電圧の拡大波形を示した。これより、制御サンプリインターバル (2 キャリア) 毎に出力電圧が目標電圧に追従しており、サンプリング間でのリップルが抑制されていることが確認できる。また、その他のフィルタ容量での出力電圧・目標電圧拡大波形を図 13、各 LC フィルタパラメータの出力特性を表 4 に示す。図 13 より、各 LC フィルタパラメータとも各サンプル点において出力電圧が目標電圧を追従していることが確認できる。また、フィルタ容量の違いにより、サンプリング間での出力電圧のビート現象の波形形状が異なることがわかる。フィルタコンデンサ容量に十分余裕を持たせ、フィルタインダクタンスが非常に小さい場合 (Case(C), (E)) においても、安定にサンプル点で指令値に追従しており、THD が低減されている。表 4 に実験結果の一覧を示した。図 6 のシミュレーション結果と比較して、THD 特性及び基本波振幅特性とも、すべてのケースにおいてほぼ一致しており、良好な特性が得られている。

表 4 各 LC フィルタパラメータに対する出力特性

Table 4. Output characteristics (Experimental).

Case (A)			
Load Condition	Rated resistive load	No load	Rectifier load
V_{rms} [V]	99.6	100.3	100.7
Steady State Error [%]	-0.4	+0.3	+0.7
THD [%]	2.098	1.628	2.040
Crest Factor			1.679
Case (B)			
V_{rms} [V]	99.9	100.0	100.0
Steady State Error [%]	-0.1	0.0	0.0
THD [%]	1.453	1.131	1.619
Crest Factor			1.684
Case (C)			
V_{rms} [V]	99.9	100.3	100.1
Steady State Error [%]	-0.1	+0.3	+0.1
THD [%]	0.911	0.803	1.073
Crest Factor			1.691
Case (D)			
V_{rms} [V]	99.9	100.2	100.1
Steady State Error [%]	-0.1	+0.2	+0.1
THD [%]	1.386	1.268	1.497
Crest Factor			1.612
Case (E)			
V_{rms} [V]	100.0	100.2	100.4
Steady State Error [%]	0.0	+0.2	+0.4
THD [%]	1.059	0.884	1.297
Crest Factor			1.617

よって本提案手法は、インバータキャリア周波数に対して半分の制御サンプリングで、かつ出力 LC フィルタ容量が小さい場合であっても、十分な指令値追従性が得られると言える。特に、キャリア周波数が高い場合においては、キャリア毎に制御を行う手法⁽¹⁰⁾⁽¹¹⁾に比べて制御演算時間に余裕があるため、同じ制御ユニットを使うことを想定すれば、システムの実現がより容易となる。また装置の容量が大きく、スイッチングデバイスの制限によりキャリア周波数が低い場合でも、良好な指令値追従性が得られる。

6. 結 論

本論文では、PWM インバータのデッドビート制御にマルチレート制御を適用することで、指令値追従性を改善することを目的としたフィルタコンデンサ電流補償を用いた PWM インバータのデジタル瞬時値制御を提案し、シミュレーション及び実験によって、キャリア周波数及び出力 LC フィルタパラメータに対しての特性検証を行い、その有効性を実証した。その特徴として、

- (1) キャリア周波数に同期して制御演算を行う手法に対して制御周期が倍となるため、コントローラ内での演算時間的に有利となり、高いキャリア周波数のシステムに対して実装が容易となる。
- (2) デジタル瞬時値制御において、キャリア周期に対して制御周期が倍であっても、出力電圧に対して

良好な指令値追従性が得られる。
が挙げられる。
(平成 14 年 3 月 25 日受付, 平成 14 年 9 月 24 日再受付)

文 献

- (1) K.P. Gokhale, A. Kawamura, and R.G. Hoft: "Deadbeat Microprocessor Control of PWM Inverter for Sinusoidal Output Waveform Synthesis", *IEEE Pow. Elec. Spec. Conf.*, p.28 (1985)
- (2) T. Kawabata, T. Miyashita, and Y. Yamamoto: "Dead Beat Control of Three Phase PWM Inverter", *IEEE Pow. Elec. Spec. Conf.* (1987)
- (3) T. Haneyoshi, A. Kawamura, and R.G. Hoft: "Waveform Compensation of PWM Inverter with Cyclic Fluctuating Loads", *IEEE T. on IA*, Vol.24, No.4, July (1988)
- (4) K. Nakajima, S. Sato, and K. Kawakami: "Three Phase IGBT Inverter with Improved Voltage Waveform", *IPEC-Tokyo*, p.115 (1990)
- (5) K. Ishihara and A. Kawamura: "DSP based Real Time Output Waveform Synthesis for Three Phase PWM Inverter", *T. IEE Japan*, Vol.110-D, No.6, p.627 (1990-6) (in Japanese)
石原清志・河村篤男:「DSPによる実時間出力波形合成三相PWMインバータ」, 電学論 D, **110**, 6, p.627 (1990-6)
- (6) T. Yokoyama and A. Kawamura: "Comparison of Five Control Methods for Digitally Feedback Controlled PWM Inverters", 4th European Conference of Power Electronics and Applications (EPE '91), pp.2-35 (1991)
- (7) T. Yokoyama and A. Kawamura: "Digital Control of Three Phase PWM Inverter for UPS Application based on Disturbance Observer and Deadbeat Control", *T. IEE Japan*, Vol.113-D, No.5, pp.473-480 (1993-5) (in Japanese)
横山智紀・河村篤男:「外乱オブザーバとデッドビート制御を組合せたUPS用三相PWMインバータのデジタル制御」, 電学論 D, **113**, 5, pp.473-480 (1993-5)
- (8) H. Fujimoto and A. Kawamura: "New Digital Redesign Method in use of N-Delay Control", *T. IEE Japan*, Vol.113-D, No.5, pp.645-654 (1997-5) (in Japanese)
藤本博志・河村篤男:「N-Delay制御を用いた新しいデジタル再設計法」, 電気学会論文誌 D, **117**, 5, pp.645-654 (1997-5)
- (9) H. Fujimoto and A. Kawamura: "Perfect tracking digital motion control based on two-degree-of-freedom multirate feed-forward control", *IEEE Int. Workshop Advanced Motion Control*, pp.322-327 (1998)
- (10) Y. Kuwao, T. Yokoyama, and T. Haneyoshi: "Instantaneous value control with voltage variation compensation for UPS inverter", *IEE of Japan, Proc.*, No.923, Mar (1999) (in Japanese)
- (11) T. Yokoyama, Y. Kuwao, and T. Haneyoshi: "The Characteristics of Instantaneous Value Control with Voltage Variation Compensation with Various Carrier Frequencies for UPS Application", *International Power Electronics Conference, IPEC-Tokyo* (2000)
- (12) Y. Igarashi, T. Yokoyama, and T. Haneyoshi: "Study on Influence of Capacitor Current for Instantaneous Value Control with Voltage Variation Compensation", *Proc. Japan Industry Appl. Soc. Conf.*, Vol.2, p.716 (2000) (in Japanese)

五十嵐芳貴・横山智紀・羽根吉寿正:「電圧変分補償を用いた瞬時値制御におけるキャパシタ電流の影響度に対する一考察」, 電気学会産業応用部門大会, **2**, p.716 (2000)

横山智紀 (正員) 1965年生。1994年3月横浜国立大学工学系研究科電子情報工学博士課程修了。同年東芝勤務。1998年東京電機大学理工学部情報システム工学科助手。1999年同講師。2000年同助教授。主としてPWMインバータのデジタル制御, FPGA応用に関する研究に従事。1996年電気学会論文賞。IEEE会員。工学博士。

五十嵐芳貴 (非会員) 1977年生。2000年3月東京電機大学理工学部経営工学科卒業。2002年3月東京電機大学大学院理工学研究科システム工学専攻博士前期課程修了。主としてPWMインバータのデジタル瞬時値制御の研究に従事。2002年4月三菱電機セミコンダクタ・アプリケーション・エンジニアリング株式会社入社。現在に至る。

羽根吉寿正 (正員) 1949年生。1975年3月東京電機大学大学院工学研究科電気工学専攻修士課程修了。同年東京大学生産技術研究所入所。1978年4月東京電機大学理工学部助手。講師, 助教授を経て, 1992年10月同大学理工学部情報システム工学科教授, 現在に至る。主としてパワーエレクトロニクス及び電子制御工学に関する研究に従事。IEEE, 計測自動制御学会等の会員。工学博士。

泉智紀 (正員) 1972年生。2001年3月東京都立科学技術大学博士課程工学研究科情報システム工学専攻修了。同年4月東京電機大学理工学部情報システム工学科助手。工学博士。