PWM インバータの短絡電流抑制と損失評価

正 員 逸 見 次 郎 (横 浜 国 大)

正 員 船 渡 寛 人 (横 浜 国 大)

正 員 池 田 吉 堯 (神 奈 川 工 科 大)

Improvement of Short Current Suppression and Power Loss Evaluations for PWM Inverter

Jiro Itsumi, Member, Hirohito Funato, Member (Yokohama National University), Yoshitaka Ikeda, Member (Kanagawa Institute of Technology)

Because of the recent development of the high-speed self-quenching types semiconductor valve devices, the PWM inverters come to have the features of low-noise, small size and light weight. This also has brought some other serious problems.

The paper firstly describes the soft gate-drive and the two-step base-drive methods which can suppress the instantaneous short-circuit-surge current by the storage carriers of the feedback diode, which has been one of the serious phenomena of the converters with high-frequency switching scheme. Secondly we consider the power dissipation caused by the high-frequency operation, based on the estimation method derived from the measurement of the switching waveform, then it has been clarified for the power dissipation how to depend on the carrier frequency and the load power-factor. Finally various gate control sequences which have been announced so far are examined from the viewpoints of the losses, and considerations are made on the frequency criterion and the efficiency improvement.

キーワード：PWM インバータ，ソフト・ドライブ方式，二段階ドライブ方式，定常オン損失，スイッチング損失，平均損失評価式

1. ま え が き

最近の自己消弧形電力用半導体素子は高速化が進み，PWM インバータの搬送波周波数を高く選定できることから，フィルタの小形・軽量化が図られ低騒音なインバータを生み出している^{(1)~(3)}。このような高速半導体素子のスイッチング速度を考えた場合，搬送波周波数を 20 kHz 以上（超音波帯域）にすることは原理的に容易と考えられるが，実際には，可制御素子のターンオフの遅れによる上下素子どうしの同時通電，あるいは帰還ダイオード（MOSFET では内部ダイオード）の逆回復時間内に生じる短絡電流によって，素子を破壊に導くこともある。また，短絡電流抑制対策が行われたとしても，搬送波周波数を高くする

ほど素子のスイッチング損失が増加し，素子能力あるいはインバータ効率の低下をまねくことになる。この点を解決する方式には，

- (1) ブリッジ接続された可制御素子のオン・オフ間に休止期間を設けて，上下の素子どうしの同時通電を防止するデッドタイム方式⁽⁴⁾⁽⁵⁾。
- (2) 電流経路にリアクトルを挿入して，同時通電および短絡を防止する限流リアクトル方式⁽⁶⁾。
- (3) 密結合されたインダクタンスを上下の MOS-FET に挿入し，上下の素子が切換わる時，蓄積された磁気エネルギーを反対側の MOS-FET に移して，過渡的に MOSFET 側からみた電源インピーダンスを高め，内部ダイオードのオンを防止するインダクタンス方式^{(6)~(8)}。

などが提案されている。しかし、これらの防止方法にも一長一短があり(1)項では、出力波形にひずみが生じるものの同時通電防止効果は大きい。(2)項は、比較的簡単な回路で短絡電流を抑制できるが、ターンオフ損失、ターンオフ時間の増大とリアクトルの漏れ磁束が回路に影響を及ぼす可能性がある。(3)項は、(2)項の現象のほかにインダクタンスの設定値によるばらつきの影響が大きい。(4)項の方法は、内部ダイオードをオンさせない方法として一般的であるが、ダイオードの特性に左右されたときには短絡電流を伴う。

本論文は、可制御素子に MOSFET とダーリントントランジスタを用いて、まず上述の方式では対策の困難な、帰還ダイオードのキャリヤ蓄積に基づく短絡電流抑制法について検討した。これは、両可制御素子がピンチオフ領域や活性領域をもつことに着目し、MOSFET では、ゲートにコンデンサを付加してターンオン時の立ち上りを緩やかにする間に、内部ダイオードの蓄積少数キャリヤを放電させるソフトドライブ方式。ダーリントントランジスタでは、ターンオン時に一定期間活性領域で動作させる間に、帰還ダイオードの蓄積少数キャリヤを放電させる二段階ドライブ方式を提案し、その効果について第2章で検討した。その結果、両方式とも短絡電流の抑制効果は大きく、特に二段階ドライブ方式では、短絡電流が認められないほど減少できた^{(9)~(11)}。第3章では、PWM インバータ動作時における素子の損失計算式を実験値を基に誘導し、素子のスイッチング損失と搬送波周波数との関係について考察した^{(12)~(23)}。第4章では効率向上の面から、これまでに提案されている新しい制御方式に対する損失評価について述べる^{(24)~(28)}。

図 1 DUT のスイッチング特性測定回路と制御信号
Fig.1. Measurement circuit for switching characteristics and control signals to the semiconductor valves.

2. PWM インバータの短絡電流抑制法

インバータに使用される電力用半導体素子（以下、DUTと呼ぶ）のスイッチング波形を測定する場合、インバータ動作と同じ責務のもとに各素子の波形を測定しなければならない。特に、電圧形インバータに挿入される帰還ダイオードは、並列する可制御素子の動作に対応して帰還電流の流入と飛躍逆電圧（電源電圧）までの立上りを繰返している。表1のDUTを用いてこの状態を模擬するPWMインバータ回路を試作し、短絡電流抑制法について検討した。

〈2・1〉 実験方法 DUTにMOSFETを用いた図1(a)の測定回路について説明する。図中の Q_1, Q_2 には、それぞれ(b)図の制御信号を与える。 Δt はデッドタイム。オン電流は L/R を一定にし、最初にMOSFETをオンさせたときのパルス幅によって決める。制御信号のパルス幅を T とすると、

表 1 DUT の種類
Table 1. List of the DUTs.

MOSFET	V _{DS} [V]	I _D [A]	V _{GS} [V]	V _{DS} [V]	R _{DS(on)} [Ω]	R _{DS(on)} [Ω]
MG15G1AM1	450	15	20	0.25	0.4	0.4
2SK725	500	15	20	0.02	0.53	0.28
2SK325	450	15	20	0	1.0	0.5
ダーリントン パワートランジスタ	V _{CE} [V]	I _C [A]	I _B [A]	V _{CE} [V]	R _{AVT} [Ω]	
2SD685	400	10	2	0.4	0.28	
2SD683A	450	15	2	0.5	0.135	
帰還ダイオード	V _R [V]	I _F [A]	t _{rr} [μs]	V _{RR} [V]	R _{RR} [Ω]	
6RH45	400	6	0.2	1.0	0.15	
6DG11	200	10	0.7	0.7	0.24	
MG15G1AM1	450	15	0.6	0.62	0.038

図 2 DUT の駆動波形
Fig. 2. Waveforms of the driving DUT.

図3 ソフトドライブのターンオン・オフ波形

Fig. 3. Turn-on/off waveforms for the soft gate-drive method.

$$I_{(T)} = (1 - \exp(-T \cdot R/L)) E/R \quad \dots\dots\dots (1)$$

となるから $E=100\text{ V}$, $R=2\ \Omega$, $L=4.5\text{ mH}$ とすれば、パルス幅を $50\ \mu\text{s} \sim 1\text{ ms}$ の範囲に変化でき、初期帰還電流 $I_{(T)}$ を $1.10 \sim 17.9\text{ A}$ の範囲に設定できる。オン電流決定後、MOSFETをオフすればスイッチング特性によって決まる di/dt で、帰還ダイオードにパルス電流が L より加わる。再び、MOSFETをターンオンさせると、電源電圧が飛躍逆電圧として加わり帰還ダイオードはオフする。この期間におけるMOSFETおよび帰還ダイオードの電圧-電流波形をストレジスコープに取込み、GP-IBを介してコンピュータで処理した。また、オン、オフ期間における損失はシンプソン法により計算した。電流は測定系からの影響を極力避けるために電流プローブで、温度はジャンクションでの測定が困難であり、実際に設計指針を与える場合、定常運転状態においてはケース温度で十分と判断し、恒温槽で一定温度(75°C)に達した後測定した。 R_t はDUTの電圧バランス用、 D_s は寄生逆並列ダイオードのオン防止用として挿入した。

〈2・2〉 ソフトドライブと二段階ドライブ方式

ソフトドライブ方式図2(a)は、ゲート電圧の dV_g/dt を低くして短時間(T_g)ドレイン電流を規制す

図4 二段階ドライブのターンオンオフ波形

Fig. 4. Turn-on/off waveforms for the two-step base-drive method.

る間に、帰還ダイオードの蓄積少数キャリアを放電させて短絡電流を抑制する方法で、MOSFETのゲートにコンデンサ C_g を付加することにより実現している。二段階ドライブ方式(b)図は、ターンオン時にベースにわずかな電流 I_{ba} を短時間(T_d)与えて活性領域で動作させる間に、帰還ダイオードの蓄積少数キャリアを放電させ、その後定常ベース電流を与えて飽和領域へ移行させる方法である。

〈2・3〉 両ドライブの動作特性 MOSFET のゲートに、 $C_g=0\sim0.2\mu\text{F}$ を付加したターンオン時の波形例を図3(a)に示す。↓印は短絡電流のピーク値を示している。(b)図は(a)図に対応した帰還ダイオードのターンオフ時の波形例で、逆回復電流のピーク値を↓印で示した。なお、ここで扱う短絡電流は次のように定義した。(a)図の可制御素子では、スイッチング時の短絡電流ピーク値↓から定常オン電流を差引いた値[図4(a)も同様]とする。(b)図の帰還ダイオードは、逆回復電流のピーク値↓をもって短絡電流[図4(b)も同様]とした。(a)図の $C_g=0$ の場合、MOSFET に流れる短絡電流のピーク値は約 27 A に達しているが、 C_g を増すことによってピーク値の減少しているのが見られる。(b)図の帰還ダイオードについても同様に、逆回復電流のピーク値に減少が見られるなど、ソフトドライブ方式は、簡単な方法で逆回復時間内に生じる短絡電流抑制に効果のあることがわかった。

図4は、1 段のベース電流 I_{ba} を 3 mA に設定して行った、二段階ドライブ方式のターンオン、オフ時の波形例である。図から T_a を与えない場合、短絡電流のピーク値は約 4 A に達しているが、 T_a を 2 μs にすることによって短絡電流のピーク値が著しく減少している。また、 $T_a=1\mu\text{s}$ が終わった時点の dI_E/dt が、 I_{ba} を与えている期間に比べて大きくなっているのは、帰還ダイオードの蓄積少数キャリアが十分放電しきっていないことによるものである。二段階ドライブは、わずかな I_{ba} と T_a を与えることによって短絡電流をほぼ零近くにまで減少させることがわかった。

PWM インバータの短絡電流抑制法として、二つの方式を提案し、他の方式では防止することが難しい帰還ダイオードの、逆回復時間内に生じる短絡電流の抑

制に大きな効果のあることが確認された。

3. DUT の損失評価法

電力用半導体素子がこれまでに適用されてきた一般産業や鉄道分野では、低周波でスイッチング動作することから定常オン損失のみを考慮してきた。しかし、適用領域の拡大につれて高周波動作が要求されるようになり、それに伴ってスイッチング損失が無視できなくなってきた。ここでは、素子が高周波でオン、オフする際に生じるスイッチング損失と定常オン損失を、前章の測定値を基に評価する。

〈3・1〉 損失の評価式 定常オン損失 P_{on} は、DUT の $V-I$ 特性より求まる。飽和領域で動作していれば、温度係数をもつスロープ抵抗 R_s 、立上り電圧 V_0 とオン電流 I から次式で近似される。

$$P_{on} = V_0 I + R_s I^2 \quad (\text{W}) \quad \dots\dots\dots (2)$$

スイッチング損失を評価する場合、(2)式と同形式にオン電流の二次式で表すことができれば、スイッチング損失の評価式を容易に導くことができる。図5に示す DUT のスイッチング損失の実験結果より、オン電流依存性は DUT を飽和領域で使用する限り、最大次数二次の式で表してもほとんど誤差のない特性となり、また実際に使用される高い電流域ではオン電流の二乗項が支配的となる⁽¹³⁾⁽¹⁴⁾。以上から、スイッチング損失をオン電流の二次式で近似しても実用上問題ないと判断し、最小二乗法計算により二次曲線で表した。このグラフより、PWM 動作に対応した 1 パルスあたりのスイッチング損失は、ドライブ損失を無視すると温度、オフ電圧、 di/dt にドライブ条件を与えれば(3)式で表される。

$$P_{sw} = AI + BI^2 \quad (\text{J}) \quad \dots\dots\dots (3)$$

A, B は二乗の和を最小にするように決定した係数で

図 5 DUT のスイッチング損失特性
Fig. 5. Switching loss characteristics for the DUT.

(a) 主回路構成

(b) A方式三相PWMインバータの波形($a=0.8$)

(c) 通電期間の概念図

図6 電圧形三相PWMインバータの主回路および波形

Fig. 6. Main circuit of the voltage-type three-phase PWM inverter and the operation waveforms.

ここでは、スイッチング損失係数と呼ぶ。定常オン損失とスイッチング損失は単相、三相などの接続法やドライブ方式、負荷状態などにより異なることから、本

論文では図6(a)に示す電圧形三相PWMインバータ回路の損失評価式について考察する。(b)図は制御信号および相出力端子電圧波形の概念図(A方式)である。一相の出力基準信号波周波数一周期(2π)に含まれる搬送波の波数 $n(=\omega_c/\omega_0)$ 、負荷力率角 ϕ 、変調率 a 、三角波一周期の角度を $\Delta\theta(=2\pi/n)$ とし、搬送波周波数(三角波) ω_c は出力基準信号波周波数 ω_0 に比べて十分大きいとする。いま、U相の0点から数えて i 番目の三角波一周期における素子の通電期間は、 $\omega_c \gg \omega_0$ であるから(c)図より、三角波一周期中における出力基準信号波および負荷電流は一定とみなすことができるので、三角波の中心角 $\Delta\theta i$ における出力基準信号波の高さは $a \sin(\Delta\theta i)$ で表される。(a)図において出力基準信号波が三角波より大きい期間には、 Q_1, Q_3, Q_5 にオン信号が入り、それ以外の期間で Q_2, Q_4, Q_6 にオン信号が入る。いま、角度を θ 、三角波一周期における Q_1 と Q_4 がオンする期間を $\Delta Q_1, \Delta Q_4$ とすると、それぞれ次式のように近似できる。

$$\left. \begin{aligned} \Delta Q_1 &= \frac{1}{2}(1 + a \sin \theta) \Delta \theta \\ \Delta Q_4 &= \frac{1}{2}(1 - a \sin \theta) \Delta \theta \end{aligned} \right\} \dots\dots\dots (4)$$

DUTおよびダイオードの通電期間は、U相の電流 i_u が電圧基本波より ϕ だけ遅れている場合、 $\theta=0 \sim \phi, \pi+\phi \sim 2\pi$ の期間では、 ΔQ_1 に対応する部分で D_1 が、 ΔQ_4 に対応する部分で Q_4 が通電している。負荷への電流方向が変わる $\theta=\phi \sim \pi+\phi$ の期間では、 ΔQ_1 に対応する部分で Q_1 が、 ΔQ_4 に対応する部分で D_4 が通電することになる。U相の負荷電流を、

$$i_u = I_m \sin(\theta - \phi) \dots\dots\dots (5)$$

とすれば、 Q_1 の通電する期間($\phi \sim \pi+\phi$)の平均オン損失 P_{QONav} は(2)式より次式で与えられる。

$$\begin{aligned} P_{QONav} &= \frac{1}{2\pi} \int_{\phi}^{\pi+\phi} \{ V_{0Q} I_m \sin(\theta - \phi) \\ &\quad + R_{sQ} I_m^2 \sin^2(\theta - \phi) \} \frac{1 + a \sin \theta}{2} d\theta \\ &= \frac{V_{0Q} I_m}{2} \left(\frac{1}{\pi} + \frac{a}{4} \cos \phi \right) \\ &\quad + \frac{R_{sQ} I_m^2}{2} \left(\frac{1}{4} + \frac{2a}{3\pi} \cos \phi \right) \quad (W) \end{aligned} \dots\dots\dots (6)$$

同様に、ダイオードの P_{DONav} は(7)式となる。

$$\begin{aligned} P_{DONav} &= \frac{V_{0D} I_m}{2} \left(\frac{1}{\pi} - \frac{a}{4} \cos \phi \right) \\ &\quad + \frac{R_{sD} I_m^2}{2} \left(\frac{1}{4} - \frac{2a}{3\pi} \cos \phi \right) \quad (W) \end{aligned} \dots\dots\dots (7)$$

ただし、 V_{0q} , V_{0d} および R_{sq} , R_{sd} : 可制御素子, ダイオードの立上り電圧およびスロープ抵抗

スイッチング損失はオン電流の関数で表されるから、(3)式より平均スイッチング損失 P_{Qswav} は、

$$P_{Qswav} = \frac{\omega_c}{4\pi^2} \int_{\phi}^{\pi+\phi} \{A I_m \sin(\theta - \phi) + B I_m^2 \sin^2(\theta - \phi)\} d\theta$$

$$= \frac{\omega_c A_0}{2\pi^2} I_m + \frac{\omega_c B_0}{8\pi} I_m^2 \quad (W) \quad \dots (8)$$

となる。 A_0 , B_0 は可制御素子のスイッチング損失係数。単位時間あたりのスイッチング回数は搬送波周波数で決まり、平均スイッチング損失式は出力基準信号波周波数に対して独立となる。また、帰還ダイオードの平均スイッチング損失 P_{Dswav} も(8)式と全く同様の関係が得られる。

〈3・2〉 損失の考察 図5に示したDUTのスイッチング損失特性例により、MOSFET(a)図のターンオン損失が高いのは、ターンオン時に内部帰還ダイオードの回復電流が流れ込むことに起因するもので、高速な素子ほどその影響が顕著にでたものと考えられる。また、ソフトドライブ時のスイッチング損失は $C_g=0$ に比べ約4倍強の増加が見られた。(b)図のゲーリントトランジスタは、自身がつ蓄積少数キャリアをターンオフ時に放電することからターンオフ損失が高くなる。帰還ダイオードは受動素子ということもあり、順バイアスされてから電流が流れ始めることから、オン損失およびスイッチング損失は可制御素子に比べて非常に小さい((c)図)。

〈3・3〉 平均損失と搬送波周波数の関係 出力基準信号波周波数一周期間に発生する可制御素子の平均損失 P_{Qav} は(6), (8)式より、

$$P_{Qav} = P_{QONav} + P_{Qswav}$$

$$= \left\{ \frac{\sqrt{2}}{2} V_{0q} \left(\frac{1}{\pi} - \frac{a}{4} \cos \phi \right) + \frac{\sqrt{2} A_0 f_c}{\pi} \right\} I$$

$$+ \left\{ R_{sq} \left(\frac{1}{4} - \frac{2a}{3\pi} \cos \phi \right) + \frac{B_0 f_c}{2} \right\} I^2$$

$$(W) \quad \dots (9)$$

ただし、 I : 負荷電流実効値 ($= I_m / \sqrt{2}$)

また、帰還ダイオードの平均損失 P_{Dav} は(7), (8)式より次式で与えられる。

$$P_{Dav} = P_{DONav} + P_{Dswav}$$

$$= \left\{ \frac{\sqrt{2}}{2} V_{0d} \left(\frac{1}{\pi} - \frac{a}{4} \cos \phi \right) + \frac{\sqrt{2} A_d f_c}{\pi} \right\} I$$

$$+ \left\{ R_{sd} \left(\frac{1}{4} - \frac{2a}{3\pi} \cos \phi \right) + \frac{B_d f_c}{2} \right\} I^2$$

$$(W) \quad \dots (10)$$

(a) MOSFETの損失特性

(b) ゲーリントトランジスタの損失特性

(c) 帰還ダイオードの損失特性

図7 DUTの搬送波周波数に対する損失特性
Fig. 7. Relations between the power loss for the DUT and the carrier frequency.

表2 スwitchング損失係数
Table 2. Switching loss parameters.

素子の 組合せ	温度 [°C]	電圧 [V]	C _g [μF]	スイッチング損失係数			
				可制御素子		帰還ダイオード	
				A ₀ [μJ/A]	B ₀ [μJ/A]	A ₀ [μJ/A]	B ₀ [μJ/A]
2SD683A	25	100		26.2	6.8	2.46	-0.13
+	"	200		65	8.6	3.13	-0.15
6RH4S	75	"	"	33.1	43	10.6	-1.6
2SK725	25	100	0.2	17.7	0.057	1.71	-0.051
+	"	200	"	39.5	0.48	2.81	-0.078
6RH4S	75	"	"	44	-0.14	5.54	-0.17
MG15G1AM1	25	100	0.1	46.8	0.035	4.15	-0.13
+	"	200	0	35.6	0.14	70.1	-2.9
MG15G1AM1	"	"	0.1	92.8	1.7	5.54	-0.044
内蔵ダイオード	"	"	0.2	116	3.7	4.67	-0.18
	75	"	"	131	0.93	11.6	-0.25

図 8 DUT の負荷力率に対する損失特性

Fig. 8. Relations between the power loss for the DUT and the load power factor.

ただし、 A_D, B_D : ダイオードのスイッチング損失係数

(9), (10)式に表 1 および表 2 の数値を代入し、電源電圧 100 V, $a \cos \phi = 1$, 負荷電流実効値 10 A, ケース温度 25°C における、DUT の f_c に対する損失特性例を図 7 に示す。MOSFET のスイッチング損失 (a) 図は、 $f_c = 10$ kHz 以下ではオン損失に比して非常に小さいのに対し、(b) 図のダーリントトランジスタは十数 kHz 付近において $P_{QONAV} = P_{OSWAV}$ となり、それ以上の f_c ではスイッチング損失が顕著となってくる。一般にオン抵抗が高いことから、 f_c の低い領域ではトランジスタより不利となっている MOSFET も、15 kHz 付近から総合損失で優位となる。また、帰還ダイオードの損失は、可制御素子に比べて非常に小さいことから、インバータに用いる帰還ダイオードは、可制御素子に比べて小さな容量のもので十分であることが示唆される。更に、可制御素子のオン損失とスイッチング損失が等しくなる周波数を便宜上の搬送波周波数選定の目安とした場合、MOSFET では 40 kHz、ダーリントトランジスタでは約 13 kHz となる。今回は損失評価を主眼に考察したので、 f_c とひずみ率および Δt との相関関係については検討していないが、目標とするひずみ率から最適な f_c および Δt の範囲が決まると報告されている⁽⁵⁾。

〈3・4〉 負荷力率の影響 図 8 は A 方式における損失特性例を負荷力率 ϕ を関数に示したものである。可制御素子は、 $\phi = 0$ でオン損失が最も大きく力率角が大きくなるにつれて減少するのに対して、帰還ダイオードは通電時間が長くなることからオン損失は増加する。特に、平均損失に占めるオン損失の比率が大きい素子ほど負荷力率の影響を受けやすい。

4. 他の制御方式に対する損失評価

前章において、PWM インバータを構成する DUT

の動作時における平均損失評価式を提案し、それに基づいて搬送波周波数および負荷力率に対する損失特性を考察した結果、搬送波周波数が上昇するほどスイッチング損失が増加し、負荷力率角の変化によってオン損失が増減することから、素子能力あるいはインバータ効率を低下させる一因ともなっている。特に、小容量のインバータではこのような損失が大きく影響することから、両損失を低減させる新しい制御方式が提案されている^{(24)~(28)}。

ここでは、出力基準信号波を台形波に置き換えて、出力電圧の基本波振幅を高くする台形波・三角波制御方式 (B 方式)、および基本波を線間電圧に置き換えて、スイッチング回数を減らしてスイッチング損失の低減を計ると共に、出力電圧の基本波振幅を高くする線間電圧制御方式 (C 方式) について述べる。

〈4・1〉 各方式の平均損失評価式 図 9 に出力基準信号波に台形波、搬送波に三角波を用いた B 方式の波形例を示す。台形波は三角化率 $\sigma (= E_t/E_h, E_t$: 台形波形の高さ, E_h : 台形波の斜辺をそのまま延ばした場合にできる三角形の高さ) で定義され、 σ の値によってひずみ率、高調波成分および最大出力電圧が影響を受ける。A 方式と電源電圧が同じ場合、 $\sigma = 0.4$ においてひずみ率が約 3.6% と最も小さく、また出力電圧の基本波振幅は A 方式に比して約 19% 大きくなると報告されている⁽²⁵⁾⁽²⁶⁾。

線間電圧を出力基準信号波、搬送波に三角波を用いた C 方式の波形例を図 10 に示す。図のように 1/3 周期間休止するのでスイッチング損失を減少できる。A 方式と電源電圧が同じ場合、出力電圧の基本波振幅は約 15% 大きくなる⁽²⁷⁾⁽²⁸⁾。しかし、休止期間の関係で負荷力率により、素子のスイッチング回数が上下間で異なってくる。このように、出力基準信号波形の異なる方式における平均損失を導入するには、PWM 動作をしている素子のオフ電圧を一定とみなして、(5)式

図 9 B 方式 PWM インバータ波形
($a=0.8, \sigma=0.4$)

Fig. 9. Waveforms for the B-type PWM inverter ($a=0.8, \sigma=0.4$).

図 10 C 方式 PWM インバータ波形
($a=0.8$)

Fig. 10. Waveforms for the C-type PWM inverter ($a=0.8$).

の負荷電流式を用いて計算することにより得られる。図 5 (a), (b) に示すドライブ波形を用いて算出した、各方式の平均損失評価式を表 3～表 6 に示す。

〈4・2〉 各方式の損失特性 図 11 (a) は負荷電流実効値 10 A, $a \cos \phi=1$, ケース温度 25°C における MOSFET の搬送波周波数-スイッチング損失特性例で、負荷の基本波電圧、電流を一定として計算したことから電源電圧が異なり、A 方式で 200 V, B, C 方式は 168 V になる。スイッチング損失は素子のスイッチング回数とオフ電圧に依存することから、B, C

表 3 A 方式の平均損失評価式
Table 3. The expression estimating the power loss for the A-type.

	可制御バルブ (1 素子当り)	ダイオード (1 素子当り)
P_{0av}	$\frac{\sqrt{2}V_{os}I}{2} \left(\frac{1}{\pi} + \frac{a}{4} \cos \phi \right) + R_{os} I^2 \left(\frac{1}{4} + \frac{2a}{3\pi} \cos \phi \right)$	$\frac{\sqrt{2}V_{os}I}{2} \left(\frac{1}{\pi} - \frac{a}{4} \cos \phi \right) + R_{os} I^2 \left(\frac{1}{4} - \frac{2a}{3\pi} \cos \phi \right)$
P_{5av}	$\frac{\sqrt{2}f_c A_{os}}{\pi} I + \frac{f_c B_{os}}{2} I$	$\frac{\sqrt{2}f_c A_{os}}{\pi} I + \frac{f_c B_{os}}{2} I$

表 4 B 方式の平均損失評価式
Table 4. The expression estimating the power loss for the B-type.

	可制御バルブの平均損失 (1 素子当り)	ダイオードの平均損失 (1 素子当り)
$0 < \phi < \frac{\pi}{2}$	$\frac{1}{2\pi} \left[\sqrt{2}V_{os}I \left(1 + \frac{a}{\pi\sigma} \sin \left(\frac{\pi\sigma}{2} + \phi \right) + \frac{a}{\pi\sigma} \sin \left(\frac{\pi\sigma}{2} - \phi \right) \right) + \frac{1}{4} R_{os} I^2 (2\pi - \pi\sigma + 2a\pi - \frac{4a\phi'}{\pi\sigma} + \frac{2a}{\pi\sigma} \cos(\pi\sigma + 2\phi) - \frac{a}{\pi\sigma} \cos(\pi\sigma - 2\phi)) \right]$	$\frac{1}{2\pi} \left[\sqrt{2}V_{os}I \left(1 - \frac{a}{\pi\sigma} \sin \left(\frac{\pi\sigma}{2} + \phi \right) - \frac{a}{\pi\sigma} \sin \left(\frac{\pi\sigma}{2} - \phi \right) \right) + \frac{1}{4} R_{os} I^2 (2\pi + \pi\sigma - 2a\pi + \frac{4a\phi'}{\pi\sigma} - \frac{2a}{\pi\sigma} \cos(\pi\sigma + 2\phi) + \frac{a}{\pi\sigma} \cos(\pi\sigma - 2\phi)) \right]$
$\phi > \frac{\pi}{2}$	$\frac{1}{2\pi} \left[\sqrt{2}V_{os}I \left(1 + a - a \cos \left(\frac{\pi\sigma}{2} - \phi \right) + \frac{a}{\pi\sigma} \sin \left(\frac{\pi\sigma}{2} + \phi \right) + \frac{a}{\pi\sigma} \sin \left(\frac{\pi\sigma}{2} - \phi \right) \right) + \frac{1}{2} R_{os} I^2 (\pi + \pi\sigma - \pi\sigma + a \sin(\pi\sigma - 2\phi) - \frac{a}{2\pi\sigma} \cos(\pi\sigma + 2\phi) + \frac{a}{2\pi\sigma} \cos(\pi\sigma - 2\phi)) \right]$	$\frac{1}{2\pi} \left[\sqrt{2}V_{os}I \left(1 - a + a \cos \left(\frac{\pi\sigma}{2} - \phi \right) - \frac{a}{\pi\sigma} \sin \left(\frac{\pi\sigma}{2} + \phi \right) - \frac{a}{\pi\sigma} \sin \left(\frac{\pi\sigma}{2} - \phi \right) \right) + \frac{1}{2} R_{os} I^2 (\pi - \pi\sigma + \pi\sigma - a \sin(\pi\sigma - 2\phi) + \frac{a}{2\pi\sigma} \cos(\pi\sigma + 2\phi) - \frac{a}{2\pi\sigma} \cos(\pi\sigma - 2\phi)) \right]$
P_{5av}	A 方式と同じ	A 方式と同じ

方式は A 方式に比べて電源電圧が低く、スイッチング損失の面で有利となる。また、C 方式はスイッチング回数が少ないだけに損失の面で他の方式より優れている。(b) 図に負荷力率-スイッチング損失特性例を示す。A, B 方式のスイッチング損失は、負荷力率の影響を受けず一定となるが、C 方式は素子 (Q_2, Q_4, Q_6) に休止期間があるためスイッチング回数が異なり、 $\phi=60^\circ$ 付近で最小値をとる。(c) 図の負荷力率-平均オン損失特性は、通電期間が負荷力率に依存するだけに各方式とも複雑となる。表 7 は三相 PWM インバータに使用される DUT (可制御素子 6 個、帰還ダイオード 6 個) の平均損失を合計した、各方式の総合損失である。表より $f_c=20$ kHz, $\cos \phi=1$ における MOSFET の損失を A 方式と比較した場合 B, C 方式でそれぞれ 7.4, 4.7% 軽減できる。ドライブ回路などの損失を含めたインバータ効率、A 方式で 93.89%, B, C 方式では 94.98%, 94.74% になる。

5. あとがき

PWM インバータ動作時の短絡電流抑制法について、従来から行われている方法との比較検討を行い、新しい短絡電流抑制法として、ソフトドライブおよび二段階ドライブ方式を提案した。両方式は他の方式では防止できなかった、帰還ダイオードの逆回復時間内に生じる短絡電流の抑制を、簡単な回路方式で実現できるようになった。一方、電圧形PWM インバータの動作時におけるスイッチング損失の測定結果より、平均損失評価式を提案し、スイッチング損失をオン電流の二次式で表しても差し支えないことを示した。

最後に、スイッチング損失に影響を及ぼす搬送波周波数と負荷力率との関係について調査した結果から、損失低減をはかった新しい制御方式に対する平均損失

表 5 C方式の平均損失評価式（可制御素子）
Table 5. The expression estimating the power loss for the C-type (controllable valve).

	Q (1, 3, 5) (1素子当り)	Q (4, 6, 2) (1素子当り)
$0 \leq \phi \leq \frac{\pi}{3}$	$\frac{R_{on}}{4\pi} \left[\left(\frac{2}{3}\pi - \phi \right) \cos \phi + \left(\frac{\pi}{3} - \phi \right) \cos \left(\frac{\pi}{3} - \phi \right) + \cos \left(\frac{\pi}{3} - \phi \right) \right] + \frac{R_{on}}{4\pi} \left[\left(2\pi - \frac{2}{3}\cos \phi - \frac{2}{3}\cos \phi \right) \right]$	$\frac{R_{on}}{4\pi} \left[\left(\frac{\pi}{3} - \phi \right) \cos \left(\frac{\pi}{3} - \phi \right) - \sin \left(\frac{\pi}{3} - \phi \right) + (\pi + \phi) \cos \phi + 4 - \sin \phi - \pi \cos \phi \right] + \frac{R_{on}}{4\pi} \left[\left(2\pi + \sqrt{3} \cos \left(\frac{\pi}{3} - \phi \right) - \sin \left(\frac{\pi}{3} + 2\phi \right) - \sin 2\phi - 4 + \frac{8}{3} \cos \left(\frac{\pi}{3} - \phi \right) + \frac{8}{3} \cos \left(\frac{\pi}{3} + 2\phi \right) + \frac{8}{3} \cos \phi - \frac{2}{3} \cos 2\phi \right) \right]$
$\frac{\pi}{3} \leq \phi \leq \frac{\pi}{2}$	$\frac{R_{on}}{4\pi} \left[\left(\frac{2}{3}\pi - \phi \right) \cos \phi + \frac{1}{2} \cos \left(\frac{\pi}{6} - \phi \right) + \left(\frac{2}{3}\pi - \phi \right) \cos \left(\frac{\pi}{3} - \phi \right) - \frac{R_{on}}{2} \cos \left(\frac{\pi}{3} - \phi \right) \right] + \frac{R_{on}}{4\pi} \left[\left(4 - \frac{2}{3}\cos 2\phi + \frac{2}{3}\cos \phi \right) \right]$	$\frac{R_{on}}{4\pi} \left[(\pi + \phi) \cos \phi - \sin \phi - \pi \cos \phi + 4 \right] + \frac{R_{on}}{4\pi} \left[\left(2\pi + \frac{8}{3}\cos \phi - 2 - \frac{2}{3}\cos 2\phi \right) \right]$
$0 \leq \phi \leq \frac{\pi}{3}$	$\frac{R_{ls}}{\pi} A_o \left(1 + \frac{1}{2} B_o \right) 1$	$\frac{R_{ls}}{2\pi} A_o \left(1 - \frac{1}{2} \cos \left(\frac{\pi}{3} - \phi \right) \right) 1 + \frac{1}{2\pi} B_o \left(\frac{\pi}{3} - \frac{1}{2} \cos \left(\frac{\pi}{3} - \phi \right) \right) 1$
$\frac{\pi}{3} \leq \phi \leq \frac{\pi}{2}$	$\frac{R_{ls}}{2\pi} A_o \left(1 + \cos \left(\frac{\pi}{3} - \phi \right) \right) 1 + \frac{1}{2\pi} B_o \left(\left(\frac{\pi}{3} - \phi \right) - \frac{1}{2} \sin \left(\frac{\pi}{3} + 2\phi \right) \right) 1$	$\frac{R_{ls}}{2\pi} A_o \left(1 - \cos \phi \right) 1 + \frac{1}{2\pi} B_o \left(\phi - \frac{1}{2} \sin 2\phi \right) 1$

表 6 C方式の平均損失評価式（帰還ダイオード）
Table 6. The expression estimating the power loss for the C-type (feedback diode).

	D (1, 3, 5) (1素子当り)	D (4, 6, 2) (1素子当り)
$0 \leq \phi \leq \frac{\pi}{3}$	$\frac{R_{V_{on}}}{4\pi} \left[\left(\sin \left(\frac{\pi}{3} - \phi \right) - \left(\frac{\pi}{3} - \phi \right) \cos \left(\frac{\pi}{3} - \phi \right) + \sin \phi - (\pi + \phi) \cos \phi + \pi \cos \phi \right) \right] + \frac{R_{V_{on}}}{4\pi} \left[\left(4 - \frac{8}{3} \cos \left(\frac{\pi}{3} - \phi \right) - \frac{2}{3} \cos \left(\frac{\pi}{3} + 2\phi \right) + \frac{2}{3} \cos 2\phi - \frac{8}{3} \cos \phi \right) \right]$	$\frac{R_{V_{on}}}{4\pi} \left[\left(4 - \left(\frac{2}{3}\pi - \phi \right) \cos \phi - \left(\frac{\pi}{3} - \phi \right) \cos \left(\frac{\pi}{3} - \phi \right) \right) \right] + \frac{R_{V_{on}}}{4\pi} \left[\left(2\pi - 2 + \frac{2}{3}\cos 2\phi - \frac{2}{3}\cos \left(\frac{\pi}{3} + 2\phi \right) - \frac{4}{3}\cos \phi + \frac{8}{3}\cos \left(\frac{\pi}{3} - \phi \right) \right) \right]$
$\frac{\pi}{3} \leq \phi \leq \frac{\pi}{2}$	$\frac{R_{V_{on}}}{4\pi} \left[\left(\sin \phi - (\pi + \phi) \cos \phi + \pi \cos \phi \right) \right] + \frac{R_{V_{on}}}{4\pi} \left[\left(2 + \frac{2}{3}\cos 2\phi - \frac{8}{3}\cos \phi \right) \right]$	$\frac{R_{V_{on}}}{4\pi} \left[\left(4 + \left(2 + \frac{\pi}{3} \right) \cos \left(\frac{\pi}{3} - \phi \right) + 2\sqrt{3} \sin \phi - \left(2 + \frac{2}{3}\pi \right) \cos \left(\frac{\pi}{3} - \phi \right) - \left(\frac{2}{3}\pi - \phi \right) \cos \phi - \frac{1}{2} \cos \left(\frac{\pi}{3} - \phi \right) \right) \right] + \frac{R_{V_{on}}}{4\pi} \left[\left(2\pi - 4 + \sin \left(\frac{\pi}{3} - \phi \right) - \frac{4}{3}\cos \phi + \sin \left(\frac{\pi}{3} + 2\phi \right) - \left(\frac{\pi}{3} - \phi \right) \cos 2\phi \right) \right]$
$0 \leq \phi \leq \frac{\pi}{3}$	$\frac{R_{ls}}{\pi} A_o \left(1 - \frac{1}{2} \cos \left(\frac{\pi}{3} - \phi \right) \right) 1 + \frac{1}{2\pi} B_o \left(1 - \frac{1}{2} \cos \left(\frac{\pi}{3} - \phi \right) \right) 1$	$\frac{R_{ls}}{\pi} A_o \left(1 + \frac{1}{2} B_o \right) 1$
$\frac{\pi}{3} \leq \phi \leq \frac{\pi}{2}$	$\frac{R_{ls}}{2\pi} A_o \left(1 - \cos \phi \right) 1 + \frac{1}{2\pi} B_o \left(\phi - \frac{1}{2} \sin 2\phi \right) 1$	$\frac{R_{ls}}{2\pi} A_o \left(1 + \cos \left(\frac{\pi}{3} - \phi \right) \right) 1 + \frac{1}{2\pi} B_o \left(\left(\frac{\pi}{3} - \phi \right) + \frac{1}{3}\pi - \phi - \frac{1}{2} \sin \left(\frac{\pi}{3} + 2\phi \right) \right) 1$

表 7 各方式の総素子損失 (W)
Table 7. Total valve power-loss for the various control modes (W).

方式	搬送波 周波数 f _c [kHz]	使用素子 (可制御素子 6個、ダイオード 6個) 2SD683A + 6RH45 の組合せ					
		25D683A + 6RH45 の組合せ			2SK725 + 6RH45 の組合せ		
		負荷力率角: φ [度]			負荷力率角: φ [度]		
A	10	88.2	95.7	110.9	65.9	71.3	82.1
	20	131.9	139.5	154.6	78.5	83.9	94.7
	40	219.4	227.0	242.1	103.8	109.2	120.0
B	10	83.8	91.4	95.8	62.1	68.0	70.0
	20	125.4	133.0	137.4	72.7	78.6	80.6
	40	208.5	218.1	220.5	94.0	99.8	101.9
C	10	80.2	72.0	80.3	65.0	60.8	71.2
	20	111.5	97.3	121.0	74.8	67.4	78.3
	40	173.9	147.9	182.5	94.4	80.6	92.6

[W]

図 11 各方式における損失特性

Fig. 11. Power loss characteristics for the various control modes.

評価式を提案して、電圧形三相 PWM インバータの設計指針となる総合素子損失例を示した。

(平成2年3月14日受付, 同2年10月22日再受付)

文 献

- (1) 特集「最近の PWM インバータの技術動向と開発の現状」, No. OHM12(昭62)
- (2) 谷口・大石・萩野:「転流回数のない電動機制御用 MOSFET 形インバータ」, 62 年産業応用部門全大, p. 100
- (3) 「パワーデバイスの高性能・高機能化の技術動向」, 平元電気学会全大, S. 7
- (4) 入江:「トランジスター・インバータの短絡防止機能を持つベース駆動回路」, 昭60 同上, p. 536
- (5) 原島・近藤・稲葉・加藤・中山:「PWM インバータの短絡防止期間を考慮したキャリア周波数決定法」, 昭62 同上, 6. 521
- (6) 長尾・陰山・中野:「MOSFET インバータにおける短絡現象とその防止について」, 昭62 同上, 522
- (7) 長尾・町谷・中野:「コンプリメンタリ方式による MOSFET PWM インバータ」, 昭62 同上, p. 523
- (8) 長尾:「MOSFET PWM インバータの短絡電流の抑制と損失について」, 昭62 産業応用部門全大, 102
- (9) 逸見・船渡・宗石・村本・池田:「バイポーラ・パワートランジスターを用いたインバータの短絡防止法に関する考察」, 電気学会半導体電力変換研究, SPC-89-32 (平元)
- (10) 船渡・逸見・藤倉・小野田・池田:「電圧型 PWM インバータに用いる MOSFET の動特性の考察」, 昭63 電気学会全大, p. 487
- (11) 林・佐藤:「パワ MOSFET を用いた PWM インバータの新しいゲート駆動方式」, 昭62 産業応用部門全大, p. 97
- (12) 電気学会電気規格調査会標準規格:「直流電動機駆動用サイリスタ変換装置」, JEC-188 A(昭54)電気書院
- (13) P. L. Hower: "A Comparison of Bipolar and Power Switches", IAS(1980)
- (14) 稲熊・浅野:「インバータにおけるスイッチング損失の計算」, 昭58 電気学会全大, p. 485
- (15) 川岸・宇高・赤松・大西:「トランジスタ回路のスイッチング損失」, 昭58 同上, p. 484
- (16) J. H. Rockot: "Losses in High Power Bipolar", *Trans. IEEE*, p. 469(1985)
- (17) J. H. Rockot: Calculating Power Losses for Inverse Diodes in Transistor PMW Inverters Westinghouse Tech-Tip(1985)
- (18) 関沢・逸見・入口・池田:「PWM 制御における電力用半導体素子の損失評価(I)」, 電気学会半導体電力変換研究, SPC-85-59(昭60)
- (19) 池田・逸見・的矢・船渡:「PWM 制御における電力用半導体素子の損失評価(II)」, 同上, SPC-87-8(昭62)
- (20) 太郎丸・林・佐藤:「パワー MOSFET を用いた電力用高周波インバータのスイッチング損失に関する考察」, 昭61 電気学会全大, p. 526
- (21) 関沢・逸見・入口・池田:「電力用半導体素子の損失評価法」, 昭61 同上, p. 465
- (22) Y. Ikeda, J. Itsumi & H. Funato: "The Power Loss of the PWM Voltage-Fed Inverters", 19th PESC 63-II-C-5 (1988)

- (23) 池田・逸見:「PWM インバータ用半導体電力変換器の電力損失評価と電流定格決定法に関する考察」, 中国電気学会(上海)(1988)
- (24) 谷口・米沢:「変形形波変調信号による三相 PWM インバータ」, 電学論 B, 106, 643 (昭61-7)
- (25) 谷口・萩野:「変形形波変調信号による三相 PWM インバータの諸特性」, 電気学会半導体電力変換研究, SPC-87-13 (昭62)
- (26) 谷口・米沢:「MOSFET 型3相 PWM 正弦波インバータ」, 昭60 電気学会全大, p. 538
- (27) 谷口・入江:「三相正弦波 PWM インバータのための変調信号」, 電学論 B, 105, 88 (昭60)
- (28) 電気学会半導体電力変換方式調査専門委員会編:半導体電力変換回路 (昭62)電気学会

逸見 次郎 (正員)

昭和20年8月13日生。44年3月神奈川大学工学部電気工学科卒業。50年4月横浜国立大学助手。太陽エネルギー利用技術の研究に従事。太陽エネルギー学会、エネルギー・資源学会会員。

船渡 寛人 (正員)

昭和39年2月26日生。平成元年横浜国立大学大学院博士課程前期修了。民間会社勤務後、平成3年8月同大学工学部研究生。パワーエレクトロニクスの研究に従事。

池田 吉 堯 (正員)

大正2年6月2日生。昭和21年9月東京帝国大学電気工学科卒業。同年11月多賀工業専門学校講師, 25年同教授兼茨城大学講師, 26年横浜国立大学助教授, 38年同教授。平成元年横浜国立大学名誉教授。同年4月神奈川工科大学教授, 現在に至る。工学博士。パワーエレクトロニクスならびにエネルギーエレクトロニクスの研究に従事。IEEE 会員。