中性点クランプ式インバータの PWM 制御法の検討

正員 田 中 茂 (東 芝)

正員 三 浦 和 敏 (東 芝)

正員 渡 辺 鉄 雄 (東 芝)

正員 多田隈 進 (東 芝)

正員 池 田 春 男 (鉄道総研)

Consideration on PWM Control for Neutral Point Clamped Inverter

Shigeru Tanaka, Member, Kazutoshi Miura, Member, Tetuo Watanabe, Member, Susumu Tadakuma, Member (Toshiba Corp.), Haruo Ikeda, Member (Railway Technical Research Institute)

Pulse width modulated inverters using GTOs are aptly used high quality AC motor drives. A neutral point clamped (NPC) inverter with three level output voltage is of great advantages to large capacity AC motor drives: lower ripple currents and higher output voltages.

GTOs in inverters call for the minimum on-time to discharge the capacitive energy of snubber circuits. The NPC inverter cannot control the pulse-wise voltage for a small reference on account of the minimum on-time.

This paper describes the details of control characteristics of the NPC inverter and proposes a new PWM control to cover the whole operating ranges. The digital simulations and the experimental results are described to clear the effects of new control methods.

Finally, the NPC inverter is compared with the conventional bridge inverter at the point of applying to AC motor drives.

キーワード：NPC インバータ，PWM 制御，制御不能対策，バイアス方式

1. ま え が き

近年、大容量の自己消弧素子（例えば、ゲートターンオフサイリスタ；GTO など）の開発が盛んに行われ、インバータなどの電力変換装置に用いられるようになってきた。特にパルス幅変調制御インバータは、可変電圧可変周波数の正弦波出力が得られることから、交流電動機の駆動電源として広く用いられている⁽¹⁾⁽²⁾。

3 レベル出力が得られる中性点クランプ式インバータ（以下、NPC インバータと呼ぶ）は、直流電圧の高圧化が図れ、出力電圧高調波が少ないことから、大容量のトランスレス AC モータドライブへの適用が期待されている⁽³⁾⁻⁽⁶⁾。しかし、NPC インバータを

PWM 制御する場合、素子の最小オン時間を確保するため制御不能領域が発生する問題がある。すなわち、出力電圧が小さいときパルス幅が狭くなるが、GTO の最小オン時間のパルス幅より狭くできず、入力信号に比例した出力電圧が得られなくなる。その結果、出力電流がひずみ、電動機負荷の場合トルク脈動が発生する欠点がある⁽⁶⁾。

本論文は、NPC インバータの制御不能領域の発生原理を説明し、出力電流の波形ひずみとの関係を検討する。また、不能領域をなくす PWM 制御方法について検討し、シミュレーションと実験によりその効果を確認する。更に、NPC インバータと通常のブリッジインバータとの比較検討を行い、AC モータドライブへの適用を検討する。

2. NPC インバータの構成と原理

〈2・1〉 システム構成 図1(a)は三相出力NPCインバータの主回路構成を示す。図中、 V_{d1} , V_{d2} は直流電源、INVはインバータ本体、LOADは交流負荷（電動機）である。U相のインバータは自己消弧素子（例えば、GTOなど） $S_{u1} \sim S_{u4}$ とフリーホイーリングダイオード $D_{u1} \sim D_{u4}$ およびクランプ用ダイオード D_{u5} , D_{u6} で構成されている。V相、W相も同様である。三相4線式負荷では負荷の中性点が電源の中性点に接続される。

図1(b)に制御構成図を示す。U相の電流制御回路は次のように構成される。まず、電流検出器 CT_u により検出したU相電流 I_u およびその指令値 I_u^* を比較器 C_u に入力し、偏差 $e_u = I_u^* - I_u$ を求める。電流制御回路 $G_u(s)$ により偏差 e_u を増幅し、電動機の逆起電力分などの補償信号 e_{Hu} を加えて、PWM制御回路の入力信号 $e_u = G_u e_u + e_{Hu}$ を求める。U相インバータはPWM制御入力信号 e_u に比例した電圧 V_u

を発生し、負荷電流 I_u を制御する。V相、W相も同様に制御される。

〈2・2〉 PWM制御動作 図2にNPCインバータU相分のPWM動作波形を示す。図中、 e_u はPWM制御入力信号、 X , Y は搬送波信号で、 X は $0 \sim +E_{max}$ の間で変化する三角波、 Y は X と同相で、 $0 \sim -E_{max}$ の間で変化する三角波である。入力信号 e_u と三角波 X , Y とを比較し、U相インバータの自己消弧素子 $S_{u1} \sim S_{u4}$ のゲート信号 g_{u1} , g_{u2} を作る。すなわち、

- $e_u > X$ のとき、 $g_{u1} = 1$ で、
 S_{u1} : オン (S_{u3} : オフ)
- $e_u \leq X$ のとき、 $g_{u1} = 0$ で、
 S_{u1} : オフ (S_{u3} : オン)
- $e_u < Y$ のとき、 $g_{u2} = 1$ で、
 S_{u4} : オン (S_{u2} : オフ)
- $e_u \geq Y$ のとき、 $g_{u2} = 0$ で、
 S_{u4} : オフ (S_{u2} : オン)

となる。また、直流電源電圧を $V_{d1} = V_{d2} = V_d/2$ とした場合、U相出力電圧 V_u は、

S_{u1} と S_{u2} がオンのとき、 $V_u = +V_d/2$

S_{u2} と S_{u3} がオンのとき、 $V_u = 0$

S_{u3} と S_{u4} がオンのとき、 $V_u = -V_d/2$

となり、図2の最下段の波形のように3レベルの出力が得られる。すなわち、通常のブリッジインバータと比較した場合、電流リップルは半分になる。また、NPCインバータは出力周波数の半サイクル期間オン、

(a) Main circuit

(b) Control block diagram

図1 NPCインバータのシステム構成
Fig. 1. System configuration of NPC inverter.

図2 PWM制御動作波形
Fig. 2. PWM control operation of NPC inverter.

オフ動作を休んでいるため、スイッチング回数が半分之一になり、その分素子のスイッチング損失やスナバ回路損失が少なくなる利点をもつ。

3. 制御不能領域と波形ひずみ

〈3・1〉 NPC インバータの制御不能領域

インバータを構成する素子（GTO など）を保護するため素子に並列にスナバ回路が接続されており、このスナバ回路のコンデンサを初期化（放電）させるため、素子をいったんオンさせた場合、一定時間オン状態を保たなければならない。また、素子自体の特性からも最小オン、オフ時間が決められており、ゲート信号のパルス幅もそれを満足するように与えられる。

通常のブリッジインバータでは、PWM 制御の搬送波信号として $+E_{max} \sim -E_{max}$ の間で変化する三角波が使用され、出力電圧が零に近い所でパルス幅が広くなり、正または負の最大値に近づくに従ってパルス幅が狭くなる。ゆえに、入力信号に上限値を設けて一定のパルス幅より狭くならないようにしている。

一方、NPC インバータでは、出力電圧が零に近い所でパルス幅が狭くなるように動作する。インバータが交流電圧を出力する場合、必ず零点を交差するため、素子の最小オン時間を満足させることができなくなる。

図3に入力信号 e_u が小さいときの NPC インバー

図3 小入力信号時のPWM制御動作
Fig. 3. PWM control for small voltage reference.

タのPWM制御動作を示す。この場合、ゲート信号 gu_1, gu_2 のパルス幅が狭くなり、素子 $Su_1 \sim Su_4$ の最小オン時間を満足しなくなる。従って、それらを満足するように新たなゲート信号 gu_1', gu_2' に修正される。この結果、出力電圧 V_u は一定幅のパルス電圧となり、その平均値 $\bar{V}_u$ は入力信号の大きさに関係なく一定値となってしまふ。すなわち、この領域では必要な出力電圧が得られず、制御不能になる。

〈3・2〉 出力電流ひずみ この項では、NPC インバータのPWM制御不能に伴う出力電流の波形ひずみを検討する。図4に制御不能領域を含むNPCインバータの出力電圧、電流波形を示す。ただし、説明を簡略化するため、PWM制御の高調波は無視した。

制御不能領域がない場合、U相インバータの出力電圧 V_u および出力電流 I_u は次のように表される。

$$V_u = V_m \sin(\omega t) \quad \dots\dots\dots (1)$$

$$I_u = I_m \sin(\omega t - \theta) \quad \dots\dots\dots (2)$$

ただし、 V_m : 電圧波高値、 I_m : 電流波高値、

ω : 出力角周波数、 θ : 電圧電流の位相差

制御不能領域では、出力電圧 V_u は一定値 $V_a = k_a \cdot V_d / 2$ となる。ここで、係数 k_a はPWM制御のキャリア周波数 f_c と最小オン時間 Δt とで、(3)式のよう決定される。

$$k_a = \Delta t \cdot f_c \quad \dots\dots\dots (3)$$

また、出力周波数 $f_0 = \omega / (2\pi)$ に対する制御不能領

図4 制御不能による外乱電圧と電流
Fig. 4. Voltage and current distortion by minimum on-time.

域の電気角 α は、(4)式で表される。

$$\alpha = \sin^{-1}(V_a/V_m) \dots\dots\dots (4)$$

制御不能領域によって発生する出力電圧誤差 ΔV_u は図示のようになり、 $t=0$ から $t_1=\alpha/\omega$ までの範囲で数式に表すと、(5)式ようになる。ただし、制御不能領域の電気角を、 $0 \leq \alpha \leq \pi/2$ に限定する。

$$\Delta V_u = V_a - V_m \sin(\omega t + \pi - \alpha) \dots\dots\dots (5)$$

ここで、負荷の抵抗分が十分小さい場合、負荷のインダクタンスを L として、誤差電圧 ΔV_u によるひずみ電流 Δi_u のピーク値 Δi_{peak} を求めると、次のように近似される。

$$\Delta i_{peak} \approx (1/L) \int_0^{t_1} \Delta V_u dt$$

$$= I_a \{\alpha + (\cos \alpha - 1) / \sin \alpha\} \dots\dots\dots (6)$$

$$\text{ただし、} I_a = k_a \cdot V_d / (2\omega L)$$

出力電圧波高値 V_m が小さくなると、制御不能領域 α が広がり、波形ひずみは大きくなる。また、出力周波数が低いときに、波形ひずみが大きくなる。

電流制御ループが加わると、出力電流 I_u はその指令値 I_u^* に近づくように制御されるため、上記ひずみ電流 Δi_{peak} は減少する方向に働く。

4. 制御不能対策

〈4・1〉 Δe バイアス方式 図5に Δe バイアス方式の U 相分の制御構成図を示す。また、そのPWM制御動作波形を図6に示す。PWM制御入力信号 e_u はリミッタ回路 LIM1, LIM2 を介して、正側電圧 $e_{u(+)}$ と負側電圧 $e_{u(-)}$ に分けられ、バイアス電圧 $\pm \Delta e$ が加えられる。すなわち、

$$e_{u(+)}^* = e_{u(+)} + \Delta e$$

$$e_{u(-)}^* = e_{u(-)} - \Delta e$$

として、それぞれ三角波 X, Y と比較することにより、ゲート信号 gu_1, gu_2 を求める。すなわち、

$$e_{u(+)}^* > X \text{ のとき、} gu_1 = 1 \text{ で、}$$

$$Su_1 : \text{オン} (Su_3 : \text{オフ})$$

$$e_{u(+)}^* \leq X \text{ のとき、} gu_1 = 0 \text{ で、}$$

$$Su_1 : \text{オフ} (Su_3 : \text{オン})$$

$$e_{u(-)}^* < Y \text{ のとき、} gu_2 = 1 \text{ で、}$$

$$Su_4 : \text{オン} (Su_2 : \text{オフ})$$

$$e_{u(-)}^* \geq Y \text{ のとき、} gu_2 = 0 \text{ で、}$$

$$Su_4 : \text{オフ} (Su_2 : \text{オン})$$

とする。ここで、バイアス電圧 Δe は素子の最小オン時間 Δt を考慮して、次のように与える。ただし、 $T = 1/f_c$ は三角波 X, Y の周期とする。

$$\Delta e = E_{max} \cdot (\Delta t / T) \dots\dots\dots (7)$$

すなわち、入力信号 e_u が正のとき、出力電圧 V_u

図5 Δe バイアス方式の制御構成図
Fig. 5. Control block diagram for Δe -bias method.

図6 Δe バイアス方式のPWM動作波形
Fig. 6. Waveforms for Δe -bias method.

の正側パルス幅が Δt だけ広くなり、そのすぐ後で Δt 幅の負側パルスを発生させることにより、入力 e_u に比例した電圧を得ることができる。同様に、 e_u が負のとき、負側パルス幅を Δt だけ広げ、次に Δt 幅の正側電圧を発生させて、バイアス分を打消している。

このように、入力信号を正、負に分け、一定のバイアス電圧を加えることにより、出力電圧のパルス幅は最小オン時間より常に長くなり、制御不能領域がなくなる。この結果、出力電圧の大小に関係なく入力信号 e_u に比例した出力電圧 $\bar{V}_u$ を発生させることができるようになる。

〈4・2〉 Δe バイアスによる電流リプル増加 図7はNPCインバータをPWM制御したときの出力電圧電流波形を示すもので、(a)図は Δe バイアスなしの

図7 インバータ出力電圧電流波形
Fig.7. Output voltage and current waveforms.

図8 NPCインバータの電流リプル
Fig.8. Ripple currents of NPC inverter.

波形, (b)図は Δe バイアスを加えたときの波形を表す。三角波最大値 $E_{\max}$ に対する PWM 制御入力信号 e_u の大きさの割合を x とした場合, $\Delta e=0$ のとき, $x=e_u/E_{\max}=T_1/T$ となる。従って, バイアスなしの出力電流リプルを求めると, 次式のように近似される。

$$\Delta i_{pp1} = V_d(1-x)x/(2Lf_c) \dots\dots\dots (8)$$

一方, Δe バイアスを加えたときの電流リプルの近似式は次のようになる。

$$\Delta i_{pp} = \Delta i_{pp1} + \Delta i_{pp2} \dots\dots\dots (9)$$

$$\Delta i_{pp2} = V_d \cdot \Delta t / (2L) \dots\dots\dots (10)$$

(9)式の右辺第1項は(8)式で求めた NPC インバータの電流リプルで, 図8に示すように $e_u = 0.5E_{\max}(x=0.5)$ のとき最大になる。

これに対し, (10)式で示される Δi_{pp2} は Δe バイアスによって増加した電流で, 入力信号 e_u の大きさに関係なく一定値になる。 Δe バイアスによるパルス幅を $\Delta t=0.1/f_c$ とした場合, $x=0.5$ のとき約40%だけ

電流リプルが増加する。

三相3線式 NPC インバータでは, 負荷電流は線間電圧によって制御されるので, Δe バイアスによるリプル電圧は互いに打ち消し合い, 上記電流リプルは減少する。これは入力信号が $e_u=e_v=e_w=0$ のときを考えるとわかりやすい。すなわち, このとき各相出力電圧 V_u, V_v, V_w はほぼ同一の波形となり, 線間電圧の Δe バイアスによるリプル電圧分は互いに打ち消し合うことが理解できる。入力信号 e_u, e_v, e_w の振幅が大きくなった場合でもほぼ同様の効果がある。例えば, $e_u>0, e_v<0$ の場合, U 相出力電圧 V_u の正側パルスは広幅となり, そのとき V 相出力電圧 V_v は Δt の幅の正側パルスを発生する。ゆえに, 線間電圧 V_{uv} は広幅正パルスの中間点で, Δt の期間いったん零となり Δe バイアスによる電圧は打消される。また, V_v の負側広幅パルスの中間点で, V_u は Δt の負パルスとなり, やはり Δe バイアスによる電圧は打消され, 電流リプルは減少する。 $e_u>0, e_v>0$ などの場合でも同様である。

〈4・3〉 Δe バイアス方式の他の問題点と対策

従来のバイアスなしの制御法では, 出力周波数の半サイクル期間スイッチング動作を休んでいたが, 図6のゲート信号からもわかるように, バイアス方式では Δt 幅の電圧を発生させるために, その休み期間がなくなる, そのためスイッチング回数が増えて, スナバ回路損失などが増加する。また, Δe バイアスを加えた分, PWM 制御できる範囲が狭まり, インバータの利用率が低下する欠点があるのである。

これを解決するために, 入力信号 e_u の大きさに応じてバイアス電圧 Δe を入・切する。すなわち, 図5において, 入力信号 e_u を絶対値回路 ABS を介して, レベル設定器 BL に入力し, e_u の絶対値が小さいときにバイアス電圧 Δe を加え, それ以外の領域では $\Delta e=0$ とする。これにより, スwitching 回数が再び減って損失が低減し, PWM 制御範囲も元通りに拡大する。

5. シミュレーションおよび実験結果

Δe バイアス方式の効果を確認するため, 三相出力 NPC インバータを使い基礎実験を行った。インバータの定格は, 30 kVA (三相-200 V-50 A-50 Hz) であるが, NPC インバータの制御不能領域の特性に焦点を合せ, LR 負荷で低周波数の小電流を流したときの出力特性を検討した。表1に実験およびシミュレーションを行ったときの条件を示す。

〈5・1〉 シミュレーション結果 図9は三相4線

式負荷で、出力周波数 $f_o=5\text{ Hz}$ 、電流波高値指令 $I_m^*=10\text{ A}$ のときのシミュレーション結果を示す。

(a)図は従来の制御方式の電流制御特性を示すもので、正弦波電流指令値 I_u^* に対し出力電流 I_u は制御不能領域によって波形がひずみ、図 4 に近似した波形となる。なお、ここではインバータの直流短絡防止のためのむだ時間 $t_d=20\text{ }\mu\text{s}$ を考慮し、パルス幅が t_d より

小さいものは削除している。

従来方式の PWM 制御による電流リップルは $\Delta i_{pp1}=1.1\text{ A}$ となっている。また、ひずみ電流のピーク値は $\Delta i_{peak}=8\text{ A}$ 程度となっており、(6)式で求めた値よりかなり小さくなっている。その理由としては、(6)式が抵抗分を無視して求めた近似式であること、むだ時間 t_d により入力信号が小さいとき一部パルスが削除されたこと、および電流制御ループが作用していることが挙げられる。なお、このときの電流制御系の一巡伝達関数 $G_I(S)$ は次式のようにになっている。

$$G_I(S)=9.1/(1+0.0182S) \cdots \cdots \cdots (11)$$

これに対し、(b)図の Δe バイアス方式では、制御不能領域がなくなり、出力電流は正弦波に制御されている。シミュレーションではバイアスを加えたときの電流リップル増加分 Δi_{pp2} は約 1.4 A となり、(10)式から求めた値に一致する。また、トータルの電流リップルは、 $\Delta i_{pp}=\Delta i_{pp1}+\Delta i_{pp2}=2.5\text{ A}$ となっており、(9)

表 1 実験モデルの仕様

Table 1. Specifications for the experimental model.

直流電圧	$V_d=400\text{ V}$
出力電流 (波高値)	$I_m=10\text{ A}$
負荷インダクタンス	$L=20\text{ mH}$
負荷抵抗	$R=1.1\text{ }\Omega$
キャリア周波数	$f_c=500\text{ Hz}$
最小オン時間	$\Delta t=140\text{ }\mu\text{s}$

図 9 シミュレーション結果
Fig. 9. Simulated results of NPC inverter.

(a) without Δe -bias (b) with Δe -bias

図 10 実験結果 (三相 4 線式)
Fig.10. Experimental results of NPC inverter.

図 11 三相 3 線式負荷の実験結果
Fig.11. Experimental results of three-phase three-wire load.

式の関係を満足している。

〈5・2〉実験結果 図 10 は三相 4 線式負荷で、 $f_o=5\text{ Hz}$ 、 $I_m^*=10\text{ A}$ のときの実験結果を示す。(a)図は従来方式、(b)図は Δe バイアス方式の電流制御特性を示す。図 9 のシミュレーション結果ともよく一致しており、 U 相電流 I_u の波形ひずみが Δe バイアスによって改善されているのがわかる。電流リプルは、 $\Delta i_{pp1}=1.8\text{ A}$ 、 $\Delta i_{pp}=3.4\text{ A}$ となっており、これから $\Delta i_{pp2}=1.6\text{ A}$ が得られ、シミュレーションともほぼ一致する。

図 11 は三相 3 線式負荷で、 $f_o=5\text{ Hz}$ 、 $I_m^*=10\text{ A}$ のときの Δe バイアス方式の電圧電流波形を示す。図中、 V_{Lu} は負荷の中性点に対する U 相電圧を表すもので、 Δe バイアスに基づきリプル電圧がなくなっているのがわかる。このとき負荷の中性点の電位は直流電源の中心点に対し変動している。図 10(b)と比較するとわかるように、電流 I_u のリプルが小さくなっており、三相 4 線式負荷で発生した Δe バイアスによる電流リプルが三相 3 線式負荷では互いに打ち消しあうことが確認できる。

6. NPC インバータとブリッジインバータの比較

MVA 級の容量を想定して、NPC インバータと通常のブリッジインバータの得失を比較すると、次のようにまとめられる。

(1) 自己消弧素子 (GTO など) およびフリーホイーリングダイオードの数は同じであるが、NPC インバータはクランプ用ダイオードが余分に必要になる。

(2) NPC インバータの 1 アームあたりに印加される電圧の最大値は通常インバータの半分になるので、高電圧化に適している。

(3) NPC インバータの出力電圧は 3 レベルに制御され、電流リプルは約半分になる。制御不能対策として Δe バイアス方式を採用すると、電流リプルは若干増加するが、三相 3 線式負荷ではこの増加分はなくなる。

(4) スイッチング損失は Δe バイアス方式の NPC インバータと通常インバータが同じになる。PWM 制御の入力信号に応じて Δe を入・切することにより、NPC インバータの損失を低減できる。

以上のように、NPC インバータは直流電圧の高圧化、出力電流リプルの低減、スイッチング損失の低減などに優れており、大容量トランスレス AC モータドライブへの適用が期待できる。

7. む す び

直流電圧の高圧化、電流リプルの低減などを容易に図れる 3 レベル出力の NPC インバータの検討を行った。本論文において、NPC インバータは PWM 制御入力信号が小さい場合、素子の最小オン時間を確保するために制御不能領域が現れることを明らかにした。また、その対策として、PWM 制御入力信号を正側と負側に分けバイアス電圧を加える新しい制御法を提案し、シミュレーションと実験によりその効果を確認した。最後に、新しい制御法を用いた NPC インバータ

と通常のブリッジインバータの比較を行い、NPC インバータが大容量の電力変換装置として有望であることを示した。(平成3年10月18日受付)

文 献

- (1) S. Tadakuma, S. Tanaka, H. Inoguchi & H. Ikeda: "Consideration on Large Capacity PWM Inverter for LSM Drives", IPEC-Tokyo, 1990, p. 413
- (2) 田中・三浦・多田隈・池田, 他:「浮上式鉄道用大容量電力変換装置の検討」, 平3電気学会全大, No. 997
- (3) 多田隈・田中・井野口・池田, 他:「浮上式鉄道用大容量 GTO インバータの一方式」, 平2同上, No. 492
- (4) A. Nabae, I. Takahashi & H. Akagi: "A New Neutral-Point-Clamped PWM Inverter", *IEEE Trans. Industr. Applic.*, IA-17, 518 (1981)
- (5) 三浦・渡辺・田中・多田隈, 他:「PWM 制御中性点クランプ式インバータの検討」, 平3電気学会全大, No. 998
- (6) 三浦・田中・渡辺・多田隈, 他:「中性点クランプ式インバータの PWM 制御法の検討」, 平3電気学会産業応用部門全大, No. 103

田 中 茂 (正員)

昭和20年9月23日生。39年3月都立本所工業高校電気科卒業。同年4月(株)東芝入社。43年3月東芝工業専門学校電気工学科卒業。入社以後, 総合研究所にて無整流子電動機, 電気自動車, 浮上式鉄道などの研究に従事。54年4月より重電技術研究所にてパワーエレクトロニクスの研究開発に従事。

三 浦 和 敏 (正員)

昭和27年4月7日生。46年3月宮城県古川工業高校電気科卒業。同年4月(株)東芝入社。総合研究所にて電気自動車, 浮上式鉄道などの研究に従事。54

年4月より重電技術研究所にてパワーエレクトロニクス, ACドライブなどの研究開発に従事。

渡 辺 鉄 雄 (正員)

昭和40年8月9日生。平成2年3月北海道大学大学院工学研究科修士課程応用物理学専攻修了。同年4月(株)東芝入社。同社府中工場にて電気鉄道関係のパワーエレクトロニクス応用機器の開発, 設計に従事。

多田隈 進 (正員)

昭和14年2月5日生。37年3月早稲田大学電気工学科卒業。同年4月(株)東芝入社。総合研究所にて, 無整流子電動機, 電気自動車, 浮上式鉄道などの研究に従事。54年4月より重電技術研究所にてパワーエレクトロニクスの研究開発に従事。工学博士。IEEE, 計測自動制御学会会員。

池 田 春 男 (正員)

昭和22年1月11日生。46年3月中央鉄道学園大学課程電気科卒業。以後, 鉄道技術研究所, 宮崎浮上式鉄道実験センターにて浮上式鉄道の研究開発に従事。現在, 鉄道総合技術研究所にて浮上式鉄道の電力供給システムに関する研究開発を担当。63年10月オーム技術賞受賞。