新方式三相SMRコンバータ

正員 大 熊 康 浩 (富士電機総研)

正員 五十嵐 征 輝 (富士電機総研)

正員 黒 木 一 男 (富士電機総研)

Novel Three-phase SMR Converter

Yasuhiro Okuma, Member, Seiki Igarashi, Member, Kazuo Kuroki, Member

(Fuji Electric Corporate Research and Development, Ltd.)

We already developed a conventional SMR (Switch Mode Rectifier) converter using bilateral switch. A conventional SMR converter has a weak point that is to be need of AC snubber circuit and the complicated circuit for regeneration of snubber energy.

This paper describes a novel three-phase SMR converter which was named DC-Clamped type SMR (DCC-SMR) using direct frequency changing technology for industrial use power supply. DCC-SMR consists of frequency changer, HF (High Frequency) transformer and HF rectifier. Frequency changer of DCC-SMR doesn't use bilateral switch. Then, we can use DC snubber for switch. Furthermore, DCC-SMR doesn't need regenerative circuit and discharge resistance, because snubber circuit is only capacitor and snubber energy is regenerated to primary winding of HF transformer by main switch.

We verified usefulness in experimentation. Moreover, we refer to efficiency of 100kW prototype system.

キーワード: SMR, 双方向スイッチ, 直接周波数変換, 高周波変圧器, 偏磁

1. まえがき

近年、半導体電力変換技術の発展にともない様々な回路方式が検討されている。その中に、交流から直流を得るAC/DC変換装置として注目を集めているSMRコンバータ⁽¹⁾⁽²⁾がある。SMRコンバータは、装置の小形・軽量・低騒音化はもちろん、入力高調波の抑制を行うために、極めて有効な変換装置である。

しかしながら、従来のSMRコンバータでは直接周波数変換を行うために、双方向の電流制御が可能な半導体スイッチを用いている。そのため、スナバ回路には双方向の遮断エネルギーが吸収できる交流スナバ回路が必要となる。さらに、各双方向スイッチは高周波でスイッチングされるため、装置変換効率向上のためにスナバ吸収エネルギーを回生する回路が必要となる。これらの回路の実現⁽³⁾は可能ではあるが、その回路構成は複雑で実用化においては障害となる。

筆者らは、上記問題を解決するため、従来にない新しい回路構成のSMRコンバータを提案する。本論文では、従来のSMRコンバータの問題点を挙げ、新方式SMRコンバータを提案する。そして、その動作原理、制御回路、スナバについて述べ、実験機による所期動作確認の実験結果

を示す。さらに、大容量化の検討において100kW出力産業用直流電源プロトタイプ機の構造上の特徴と入出力変換効率特性についても言及し、最後にまとめと今後の展開について述べる。

2. 従来方式とその問題点

<2.1> 回路構成 図1に、双方向スイッチを用いた従来方式SMRコンバータの主回路構成を示す。主回路は、ACフィルタと双方向スイッチをブリッジ接続した周波数変換回路、高周波変圧器、高周波整流回路、DCフィルタにより構成される。

<2.2> 問題点 図1に示す様に、従来方式は双方向スイッチを用いて直接周波数変換を行っている。そのため、双方向スイッチモジュールが必要となる。また、スイッチの電流遮断時に生じる過大な飛躍電圧を抑制するために、スナバ回路を設ける必要がある。この時、双方向スイッチは双方向の電流を遮断するため、インバータ回路等で通常使用する直流スナバは使用できない。さらに、装置の変換効率を向上させるために、スナバエネルギーの回生回路が必要である。そのため、図2に示す整流機能を持った交流スナバや回生回路が必要となる⁽³⁾。これらの回路は、非

常に複雑であり、変換装置の大容量化を考えた場合は回路構成部品の制約や信頼性の点で問題となる。

3. 新方式 SMR コンバータ

2章で述べた問題点を解決するため、双方向スイッチを用いない、従来にない回路方式の SMR コンバータを提案する。本方式は、直接周波数変換を行う際にスイッチング素子の両端が直流でクランプできる特徴を持つ。そこで、筆者らは新方式 SMR コンバータを DCC-Clamped 方式 SMR コンバータと呼ぶこととした。以下では、これを DCC-SMR と記す。

＜3・1＞ 回路構成 図3に、今回提案する降圧形 DCC-SMR の回路構成を示す。従来方式との相違点は、双方向スイッチで構成されていた周波数変換回路に、ダイオードの直列回路とスイッチング素子をブリッジ接続した回路を並列に接続した構成のスイッチを3対適用した点である。

＜3・2＞ 動作原理 各部の動作と波形の概略を図4に示す。入力部の AC フィルタは、周波数変換回路の発生するスイッチング周波数成分以上の高調波を除去する。周波数変換回路は降圧形 PWM コンバータと高周波 PWM インバータを組み合わせて周波数変換した場合と同様の機能を持ち、入力電流を正弦波に追従させながら直接周波数変換を行う。次に、高周波変圧器で入出力の絶縁を行い、高周波整流回路で整流し、最終段の DC フィルタで平滑し低リプル化する。

以下では、図5に示す周波数変換回路のスイッチングパターンの決定方法について述べる。スイッチングパターンは、入力相電圧に同期した正弦波の全波整流波形から成る信号波と位相の反転した2つのキャリア信号①と②、およびキャリア周波数と同一周波数の高周波変圧器極性信号により決定される。例えば、入力 R 相電圧が正の期間において、R 相のスイッチ U_R と V_R のスイッチングパターンは、区間 A、B、C の3つに場合分けされ決定される。まず、区間 A は R 相指令値とキャリア信号①を用いて PWM 制御し、得られた PWM パターンを高周波変圧器極性信号によりスイッチ U_R と V_R のスイッチングパターンに変換する。次に、区間 B では PWM 制御は行わず高周波変圧器極性信号をそのままスイッチングパターンとして用いる。また、区間 C では指令値とキャリア信号②による PWM 制御を行い、得られた PWM パターンと高周波変圧器極性信号とにより、スイッチングパターンを決定する。負の期間についても同様、区間 D、E、F に場合分けしてスイッチ X_R と Y_R のパターンを決定する。

以上の動作が各相毎に行われ、スイッチングパターンが決定する。その結果、先に述べた様に周波数変換回路は、PWM 制御により入力電流を力率1の正弦波としながら、直接周波数変換を実現する。

＜3・3＞ 制御回路 図6は DCC-SMR の制御回路ブロック図である。制御回路は、出力電圧一定制御を行う A

図1 従来方式 SMR コンバータ
Fig.1. Conventional SMR Converter

図2 交流スナバ回路と回生回路
Fig.2. AC snubber circuit
and regenerative circuit

図3 DCC-SMR コンバータ
Fig.3. DCC-SMR Converter

V_R 出力と入力電流制御マイナーループおよび高周波変圧器の偏磁防止回路で構成される。主回路の各スイッチに送られるオンオフ信号は、A_VR 出力と入力電流制御マイナーループにより調節された制御量に偏磁防止制御回路の出力量で補正を加えた指令値を用いて PWM 制御することにより

図4 回路ブロック図と各部波形
Fig.4. Circuit block and wave form

得られる。

＜3・4＞ 偏磁防止制御 高周波絶縁を行う変換器の場合、変圧器に生じる偏磁現象により磁気飽和が生じ、これが原因で装置が破壊すると言った問題がしばしば生じる。この様な破壊を防止するため、様々な偏磁防止方法が提案されている⁽⁴⁾。本方式も例外でなく、以下に示す偏磁防止制御を適用した。

今回適用した制御は、装置の入力電圧から高周波変圧器の正負の電圧時間積をそれぞれ算出し、その差分を偏磁量として各相の制御量に補正を加える方法である。図7は本偏磁防止制御回路ブロック図である。以下、動作の概略を述べる。まず、入力電圧の全波整流波形から、制御信号より得られる正電圧発生信号でスイッチS1をオンさせ、高周波変圧器の正の電圧時間積を算出する。同様に、全波整流波形の反転信号から、負電圧発生信号でS2をオンさせ、負の電圧時間積を算出する。次に、それぞれの電圧時間積を加算してフィルタと調節器を介して偏磁量を求める。こうして得られた偏磁量が零となるように、各相の制御量に補正を加え、正負の電圧時間積を調節し偏磁を防止する。

＜3・5＞ スナバ回路 筆者らは、双方向スイッチを用いずに周波数変換回路を構成することで通常のインバータ回路等に使用する直流スナバ回路が適用できることを、単相回路において既に確認している⁽⁵⁾。ここでは、本DCC-SMRに適用する直流スナバ回路をコンデンサのみで構成し、スナバ回路が吸収したエネルギーを主回路スイッチを用いて高周波変圧器の1次巻線に回生することを可能としたスナバ回路について述べる。

(1) 回路構成 図8は本スナバの回路図である。スナバ回路は、フィルムコンデンサのみで構成される。各相のスナバコンデンサの電圧は、入力電圧の三相全波整流電圧値に電流遮断時にスナバが吸収するエネルギーによる電圧上昇値 ΔV を加えた値でクランプされる。この時の電圧上昇値 ΔV とスナバが吸収するエネルギーの関係は、スイッチが電流を遮断することで変圧器の漏れインダクタンス L_T に蓄えられたエネルギーをスナバが全て吸収すると考えると、(1)式で表すことができる。ただし、 L_T は高

図5 スイッチングパターン
Fig.5. Switching pattern

図6 制御回路ブロック図
Fig.6. Control circuit block diagram

周波変圧器の漏れインダクタンス、 I_{TIN} は素子遮断電流、 C はスナバコンデンサ容量、 ΔV はスナバ電圧上昇値を示

図7 偏磁防止制御回路ブロック図
Fig.7. Magnetic saturation control

図8 スナバ回路
Fig.8. Snubber circuit

す。

$$\frac{1}{2} \cdot L_T \cdot I_{TIN}^2 = \frac{1}{2} \cdot C \cdot \Delta V^2 \quad \dots (1)$$

(2) 回生方法 本スナバは、スナバが吸収したエネルギーの放電経路を確保する必要がある。そこで、今回は図9に示す回生パターンに従い各相の対抗アームのスイッチ、例えば U_R と Y_R や V_R と X_R をオンさせ放電経路を確保すると同時に、スナバエネルギーを高周波変圧器の1次巻線を介して負荷側に回生する方法を考案した。以下、回生パルス幅の設定について述べる。今、図10の回生モードを考える。この時、図中の3つのモードが同時に回生動作を行う。ここで、S相のスナバ回生モード②に注目して、スナバエネルギー回生時の等価回路を考えると図11となる。同図より、高周波変圧器入力端電圧 V_T に対してスナバがエネルギーを回生する場合、回生時には図中の実線で示される経路でスナバコンデンサと配線のインダクタンス L_3 、 L_4 の共振現象が生じる。この共振現象を利用して効率よくエネルギーを回生するには、スナバ電圧 V_{cs} が V_T と等しくなったときに回生動作が完了すればよい。これは、丁度 LC 共振周期の $1/4$ 周期となる。よって、回生に必要なパルス幅（回生時間） t は、スナバコンデンサ容量を C 、配線のインダクタンスを L （例えば、モード②では $L_3 +$

図9 回生パターン
Fig.9. Regenerative pattern

図10 回生モード例
Fig.10. Regenerative mode

図11 回生モードの等価回路
Fig.11. Equivalent circuit of regenerative mode

L_4) とすると、以下に示した算出式 (2) によって求めることができる。

図 12 実験回路

Fig. 12. Experimental circuit

$$t = \frac{\pi}{2} \sqrt{L \cdot C} \quad \dots \dots \dots (2)$$

4. 実験結果

今回提案したDCC-SMRの所期動作の確認と偏磁防止制御およびスナバ回路の動作を実験により確認した。以下にその詳細を述べる。

<4・1> 所期動作の確認 図 12 の実験回路を用いて、入力電圧 $V_{RS} = 100\text{ V}$ 、出力電圧 $V_{OUT} = 50\text{ V}$ 、出力 $W_{OUT} = 3\text{ kW}$ の条件で所期動作を確認した。図 13 に各部動作波形を示す。入力電流は力率 1 で総合歪率 5 % 以下となっている。よって、DCC-SMR は SMR コンバータとして良好に動作することが確認できる。

<4・2> 偏磁防止制御 図 14 は偏磁防止制御がある場合とない場合の高周波変圧器入力電流である。偏磁防止制御の適用により、高周波変圧器入力電流 I_{TIN} の直流分がなくなり、偏磁が抑制されていることが分かる。以上より、本偏磁防止制御が有効であるといえる。

<4・3> スナバ回路 図 15 にスイッチング波形を、図 16 にスナバコンデンサの波形を示す。本スナバは良好に動作し、スイッチング時の飛躍電圧が十分抑制できている。また、図 16 (b) よりスナバエネルギーの回生動作も良好であることが確認できる。よって、本スナバ回路は DCC-SMR に対して適切な方法であると言える。以下では、(1) 式と (2) 式の妥当性について検討する。

まず、(1) 式について検討する。図 17 はスナバ電圧上昇値 ΔV の (1) 式による計算値と実測値である。同図より (1) 式の算出結果は実測値より大きくなっている。これは、素子の遮断時のエネルギーが全てスナバに吸収されるとしたためである。実際はスナバが吸収するエネルギーは、素子の内部やその他の部分で損失した分を考慮しなければならない。今回の場合、スナバに流入してくる電流は、遮断電流の約 50 % である。これは、今回の実験機に適用した IGBT が第 1 世代であり、ターンオフ時間が

(a) 入力電圧 V_{RS} 、電流 I_R 波形
 $V_{RS}: 50\text{ V/div}$, $I_R: 20\text{ A/div}$
 $t: 5\text{ ms/div}$

(a) 偏磁制御有り

(b) 偏磁制御無し
 $I_{TIN}: 10\text{ A/div}$, $t: 5\text{ ms/div}$

(c) 出力電流 I_{OUT}

(c) 出力電流 I_{OUT}
 $I_{OUT}: 10\text{ A/div}$, $t: 100\text{ μs}$

図 13 動作波形

Fig. 13. Operation wave form

図 14 偏磁制御の効果
Fig. 14. Effect of magnetic saturation control

図 15 スwitching 波形

Fig. 15. Switching wave form

(a) スナバ電圧波形
 $V_{CR}: 20\text{ V/div}$, $t: 5\text{ ms/div}$

(b) スナバ電圧、電流波形
 $V_{CR}: 20\text{ V/div}$, $I_{CR}: 20\text{ A/div}$
 $t: 10\text{ μs/div}$

図 16 スナバコンデンサ波形
Fig. 16. Snubber capacitor wave form

図 17 ΔV 特性
Fig. 17. Characteristic of ΔV

図 18 回生電流波形
Fig. 18. Regenerative current wave form

1 $\mu\text{ s}$ にかかっており、遮断エネルギーのほとんどが素子の

損失となっているためである。そこで、エネルギーの半分が素子の損失になると仮定し、(1)式の遮断電流に係数0.5を掛けて再度計算をすると、 I_{TIN} が37.7Aで ΔV は18.4Vとなり、実測値とほぼ一致する。従って、素子内部の損失を考慮した補正係数を k ($0 < k \leq 1$)とすると、実際のスナバ電圧の上昇値 ΔV は遮断電流にこの係数を乗じた(3)式により算出すればよいことが分かる。

$$\frac{1}{2} \cdot L_T \cdot (k \cdot I_{TIN})^2 = \frac{1}{2} \cdot C \cdot \Delta V^2 \quad (3)$$

次に(2)式の検討をする。(2)式よりスナバのエネルギーの回生時間を算出すると $1.3 \mu s$ となる。ただし、LC共振系の実験機のインダクタンス L は $0.2 \mu H$ である。そこで、回生時間を制御回路上で $1.3 \mu s$ に設定して回生電流を測定した。その結果が図18である。同図の波形より回生電流の共振周期を読み取ると、 $1.4 \mu s$ である。これは、(2)式で算出した値より若干大きめであるが、ゲート駆動回路の遅れや測定誤差を考慮すると、ほぼ一致していると考えられる。以上より、(2)式により回生時間を算出し設定することは妥当であると言える。

5. 大容量化の検討

今回提案したDCC-SMRの大容量化を検討し、産業用直流電源プロトタイプ機の試作と効率測定を実施した。プロトタイプ機の仕様は、三相入力400V、直流出力100V、1000kWである。図19にシステム構成を、表1に主回路部品一覧を示す。

5.1 適用技術 装置の大容量化を実現するため、以下の技術を採用した。周波数変換回路には、400V系から直接受電できるように耐圧1200Vの高速ダイオードと第3世代IGBTを適用した。また、高周波変圧器としてはフェライトコアを用いた容量27.2kVAのものを4並列とした。さらに、装置の出力が低圧大電流であることから、変圧器の2次巻線をセンタータップ構造として、整流ダイオードの電流通過素子数の低減をはかっている。構造上の特徴としては、主回路配線インダクタンスの低減や誘導加熱防止構造がある。例えば、周波数変換回路は大電流プリント板を用いたラミネート構造とし、IGBTと高周波変圧器間の配線のインダクタンスを100nH以下に抑え、スナバ責務の軽減を実現している。また、高周波変圧器の2次側端子と高周波整流回路間の配線にはラミネート銅バーを採用し、整流ダイオードのはね上がり電圧の低減と導体の誘導加熱による温度上昇の抑制を行っている。

5.2 効率測定結果 図20にプロトタイプ機の効率特性を図21に定格時の入力電圧、電流波形を示す。入出力変換効率は軽負荷から定格負荷まで90%以上の高効率を得られ、定格時(直流100V、1000A出力時)の効率は91.6%と所期の性能を満足することを確認した。また、この時の入力力率 $\cos \phi$ と入力電流総合歪率THDは、それぞれ $\cos \phi = 0.99$ 、 $THD = 4.6\%$ と良好

図19 プロトタイプ機のシステム構成

Fig.19. Structure of prototype system

表1 主回路部品一覧

Table 1. List of main circuit components

周波数変換回路 (1相当あたり)	ダイオード: 2FI100H-120(D), 1200V, 100A 2 μ ラ, 富士電機製 IGBT: 2MB150J-120, 1200V, 150A 2 μ ラ(17- μ), 富士電機製
高周波変圧器 (1台あたり)	コア: 6H10-UI120/160, 2組 巻数比4:1, 漏れインダクタンス2.5 μ H
高周波整流回路 (1台あたり)	ダイオード: PH200F6, 600V, 200A, 2 μ ラ

図20 効率特性

Fig.20. Characteristic of Efficiency

V_{RS} :200V/div, I_R :125A/div, t :2ms/div

図21 入力電圧、電流波形

Fig.21. Input Voltage and Current

な結果を得た。

6. 結 言

今回提案した新方式SMRコンバータ(DCC-SMR)の所期動作の確認を行い、本方式がSMRコンバータとして良好に動作することを確認した。また、スナバ吸収エネルギーとスナバ電圧上昇値の関係式を示し、定量的に表現できることを確認した。さらに、スナバエネルギー回生時の回生時間の設定方法についても検討し、回路定数より算出する方法を示した。その結果、装置の設計時における主回路定数設定の指針が得られた。

今後は、DCC-SMR式の産業用直流電源の製品化を進める。また、今回提案したDCC-SMRは降圧形の変換機であったが、昇圧形への展開も可能でありこれについても検討を進め、本方式の適用分野の拡大を実施していく所存である。

(平成5年6月30日受付)

文 献

- (1) S. Manias, P. D. Ziogas: "A NOVEL SINE WAVE AC TO DC CONVERTER WITH HIGH FREQUENCY TRANSFORMER ISOLATION", IEEE PESC, 1985
- (2) S. Manias, A. R. Prasad, P. D. Ziogas: "THREE-PHASE INDUCTOR FED SMR CONVERTER WITH HIGH FREQUENCY ISOLATION, HIGH POWER DENSITY AND IMPROVED POWER FACTOR", IEEE PROCEEDINGS, 1987
- (3) 大熊・黒木・清水: 「三相入力SMRコンバータの開発」, 電気学会研究会SPC-91-55
- (4) 山田・清水・黒木・篠原: 「高周波リンクサイクロコンバータ式UPS」, 電気学会研究会SPC-89-76
- (5) 山田・谷津・黒木: 「高効率単相SMRコンバータ」, 平5電気学会全大, No. 617

大熊 康浩

(正員) 1965年1月2日生まれ。90年3月東京電機大学大学院修士課程修了。同年4月富士電機(株)入社。(株)富士電機総合研究所パワーエレクトロニクス開発本部において、主として直接周波数変換技術を適用した高周波リンク形半導体電力変換装置の開発に従事、現在に至る。

五十嵐征輝

(正員) 1960年3月14日生まれ。84年3月明治大学大学院修士課程修了。同年4月富士電機(株)入社。(株)富士電機総合研究所パワーエレクトロニクス開発本部において、主として高周波スイッチング技術を適用したPWMコンバータ、インバータ等の電力変換装置の開発に従事。現在、同所電力変換技術開発部課長補佐。

黒木 一男

(正員) 1948年2月18日生まれ。71年3月広島大学電気工学科卒業。同年4月富士電機(株)入社。主として、UPSを中心とした電源装置の開発に従事。現在、(株)富士電機総合研究所パワーエレクトロニクス開発本部電力変換技術開発部課長。