並列多重化電流形 PWM 整流回路の入力電流波形改善のための一制御法

正員 佐藤 之彦 (東工大)

正員 鈴木 健太郎 (東工大)

学生員 Draou Azeddine (東工大)

正員 片岡 昭雄 (東工大)

A New Control Strategy to Improve AC Input Current Waveform of Parallel Connected Current Type PWM Rectifiers

Yukihiko Sato, Member, Kentaro Suzuki, Member, Azeddine Draou, Student Member, Teruo Kataoka, Member (Tokyo Institute of Technology)

PWM rectifiers which can realize unity power factor and sinusoidal input current have been widely investigated to overcome problems of reactive power and harmonic current in electric power systems. However, in such PWM rectifiers, an LC filter which is necessary for absorption of carrier harmonics and for reduction of commutation spike voltage may cause waveform distortion and transient oscillation of the ac input current. As a solution to these problems, a new control method introducing state feedback control of the LC filter was proposed in our previous paper. To achieve stable operation in this method, the control frequency or carrier frequency of the PWM rectifier must be higher than 5 times the resonant frequency of the LC filter. So, a method to reduce the required carrier frequency is necessary to implement high power PWM rectifiers.

In this paper, a parallel connection of two bridge circuits is introduced to reduce the required carrier frequency. A new control method for the parallel connected PWM rectifiers is proposed. The main circuit configuration and inter-bridge current between the two component bridge circuits are investigated. To achieve the reduction of the required carrier frequency without affecting the controllability, a new method of generating PWM pattern is developed. The effectiveness of the proposed control method is confirmed by some experimental results employing a test system.

キーワード：PWM 整流回路，多重化，入力電流波形改善

1. ま え が き

近年，各種の半導体電力変換器の普及に伴い，電力系統における無効電力や高調波の問題が顕在化してきている。これらの解決策の一つとして，基本波力率が1で正弦波状入力電流を実現する電流形PWM整流回路が検討されてきている^{(1)~(6)}。この電流形PWM整流回路では，転流時の過電圧防止や，PWMキャリア周波数成分の電源側への流出防止のために，交流側にLCフィルタが必要である。しかし，このLCフィルタは，その共振により入力電流の定常ひずみや過渡振動などの新たな問題を生ずる。

筆者らは，この問題の解決策の一つとして，この交流側LCフィルタの状態帰還制御に基づく交流入力電流波形制御法（以下，単に入力電流波形制御という）を提案し，そ

の実現方法を示すとともに，上述の問題点の解決に有効であることを示してきた⁽⁶⁾。しかし，これまでの検討によればこの入力電流波形制御を安定かつ有効に実現するためには，制御周波数すなわちPWMのキャリア周波数をLCフィルタの共振周波数に対して5倍程度以上に設定する必要があることが明らかとなった。このため，高速スイッチング素子が得難い大容量の分野における実現には，波形制御の制御周波数を低下させることなく所要キャリア周波数を低減する方策が不可欠となる。

本論文では，この所要スイッチング周波数低減策として，主回路部を2台の三相ブリッジ回路の並列多重接続とする方式について検討する。並列多重化方式は，並列ブリッジ数に応じて大容量化が図れること，総合的な入力電流波形が階段状になり波形改善効果が期待できることなどか

らこれまでも検討が行われてきている。これに対して、本論文の方式は並列多重化のこれらのメリットを生かしつつ、2 台のブリッジの PWM 制御を協調することにより、交流入力電流波形制御の制御周波数をキャリア周波数の 2 倍とし、所要スイッチング周波数の低減を実現するものである。この所要スイッチング周波数の半減により大容量の素子が適用できるため、単位ブリッジ回路の大容量化も可能となり装置容量の増大を推進できる。

しかし、提案した入力電流波形制御を実現するには、出力電流制御のための定常分に加えて LC フィルタの状態帰還成分を含んだ指令値に対応して、各キャリア半周期ごとに交流側電流を制御する必要がある。このための 2 台のブリッジの協調制御法を開発する必要がある。以下、本論文では、ブリッジ間の接続法に関して回路動作や制御面からの検討を加え、ブリッジ間の電流の検討を行うとともに相間リアクトルの設計指針を示す。また、入力電流波形制御をキャリア周波数の 2 倍で実現するための PWM パターンの発生法を提案する。さらに、多重化整流回路で問題となる各ブリッジ回路の出力電流分担を均等にする制御回路構成についても言及する。最後に、試作装置を用いた実験を行い、状態帰還制御に基づく入力電流波形制御による良好な入力電流波形を、これまでの 1/2 のキャリア周波数で実現できることを示す。

なお、本論文は、先に発表した筆者らの論文⁽⁷⁾を骨子として再構成したものであることを付記する。

2. 主回路構成とブリッジ間電流の検討

〈2・1〉 主回路構成 図 1 に、本論文で提案する並列多重化電流形 PWM 整流回路の主回路および制御回路構成を示す。主回路は、6 個の自己消弧素子からなる 2 台の三相ブリッジを交流側で直接並列接続した構成である。ブリッジ回路の交流側には、2 台のブリッジ共通の LC フ

ィルタが接続されている。一方、2 台のブリッジ回路の直流側の正側および負側は、2 台のブリッジの直流側電圧の差分を吸収する相間リアクトル L_{igp} および L_{ign} を介して並列接続されており、各相間リアクトルの midpoint より直流出力端子を引き出している。この主回路構成における 2 個の相間リアクトルの必要性については次節で詳述する。

多重化整流回路におけるブリッジ回路の交流側の接続には、図 1 の主回路構成に対して図 2 に示すような変圧器を用いる方式がある。この場合、各ブリッジの交流側が互いに絶縁されるため、正側または負側に挿入した 1 個の相間リアクトルで各ブリッジの直流側電圧の差分を吸収できる。しかし、絶縁用の変圧器の巻線には漏れインダクタンスが存在するため、転流時の過電圧防止のために交流側コンデンサが各ブリッジに個別に必要になる。このことは、各ブリッジに交流側 LC フィルタが個別に接続されたことと等価であり、各フィルタに印加される電流リップルの周波数は各ブリッジのキャリア周波数そのものであり、等価的なキャリア周波数が多重化により 2 倍となる効果が期待できないこと、LC フィルタの状態量が 4 個になり制御系が複雑化する問題点がある。本論文では、これらの点を考慮

図 2 絶縁トランスを用いる場合の主回路構成
Fig. 2. Main circuit configuration using an isolation transformer.

図 1 主回路および制御回路構成
Fig. 1. Main circuit and control block diagram.

して絶縁用変圧器を用いない主回路構成を考える。

(2・2) ブリッジ間電流 図1の主回路構成では、2台のブリッジの交流側が直接接続されるため、2台のブリッジ間を流れる電流（以下、ブリッジ間電流という）について詳細に検討する必要がある。ここでは、図3に示す状態を例に検討を行う。後述するPWMパターン発生法では、各相の電流指令値の絶対値が他の2相より大きい場合に、その電流指令値の極性に対応する素子に導通信号が与えられ続ける。図3の例は、2台のブリッジのU相の正側の素子に導通信号が与えられ続ける場合である。このとき、正側の相間リアクトル L_{igp} の両方の端子ともU相に接続された状態となり、端子間電圧は0となる。一方、負側の相間リアクトル L_{ign} には2台のブリッジ回路のPWM制御によりキャリア周波数で極性の変化する交流電圧が印加される。すなわち、 L_{ign} の二つの端子がV相あるいはW相に接続されるかがそのブリッジのPWM制御により変化する。さらに、各ブリッジのキャリア信号は半周期の位相差をもつため、この L_{ign} の端子の電圧変化もこれに相当する位相差をもち、結果として L_{ign} にキャリア周波数の交流電圧が印加される。この電圧は、各ブリッジの負側のアーム間を L_{ign} を介して流れる電流を誘起する。このときのブリッジ間電流は図3に太線で示す経路を流れ、交流入力電流に重畳することがわかる。

一般に、PWMパターンは正負対称であるため、図3に示すものとは別のある期間では、ブリッジ間出力電圧の差分が正側の相間リアクトル L_{igp} に印加され、このときはブリッジ間電流は各ブリッジの正側アームを L_{igp} を介して流れることになる。このことから、電源の基本波周期のすべてにわたりブリッジ間電圧の差分を吸収するためには、正負双方に相間リアクトルが必要となることがわかる。このとき、ブリッジ間電流の抑制は常に2台のうちの1台の相間リアクトルによって行われる。また、キャリア半周期に相間リアクトルに与えられる電圧時間積分の最大値は電源相電圧の振幅を V_s とし、キャリア周波数を f_c とすると $\sqrt{3} V_s / (2f_c)$ となる。このため、相間リアクトルの所要インダクタンス L_{ig} は、ブリッジ間電流の許容値（peak-to-peak 値）を I_{ig} とすると

$$L_{ig} = \frac{\sqrt{3} V_s}{2f_c I_{ig}} \dots\dots\dots (1)$$

となる。本方式では、相間リアクトルを2台要しながら、ブリッジ間電流の抑制にはそれらのうちの1台のみが有効であり、総合所要インダクタンスの点ではやや不利であるが、印加される電圧の周波数が高く鉄心部分の小形化が可能であるため、相間リアクトルの総合的な体格は過大とはならない。

3. 電流制御系の概要

(3・1) 交流電流制御系 提案する多重化整流回路の交流電流制御系の構成は図1に示すとおりである。この制御系では、LCフィルタの状態量であるフィルタリアクトル電流（電源電流） i_s とフィルタコンデンサ電圧 v_c の帰還制御を行う（なお、 i_s などの太字で表した量は三相量を表す）。各状態量はその基本波成分に相当する成分を差し引いた形で帰還され、出力電流制御系との干渉を防止している。なお、図中の u_r および u_e は、無効分および有効分の単位振幅の正弦波基準信号である。入力電流指令値 i^* は、状態帰還成分にフィルタコンデンサの基本波無効電力補償分 $\omega_s C_s V_s u_r$ を加えて以下のように与えられる。

$$i^* = k_1(i_s - \hat{i}_{se}) + k_2(v_c - v_s) + \omega_s C_s V_s u_r \dots\dots\dots (2)$$

この制御法は、筆者らが先に提案した制御法を多重化整流回路に拡張したもので、 i_s の基本波相当分 $\hat{i}_{se}$ を2台のブリッジの直流出力の和と交流側有効電力の平衡から得る点と、交流入力電流指令値 i^* に係数 1/2 を乗じて各ブリッジのPWMパターン発生部に与えるほかは先に提案したものと同一である。（詳細は文献(6)参照）

(3・2) 直流電流制御系 出力電流制御に必要な有効電力の制御は、前述の交流電流指令値 i^* とは別に直流出力電圧指令値を与えて行なう。これにより、直流出力電流の変動に伴う直流出力電流制御系の制御定数変動を防止できる⁽⁶⁾。

また、一般に並列多重化整流回路には、各ブリッジの電流分担を平衡させる制御が必要である。特に、本論文の多重化整流回路の場合、2台のブリッジのキャリア信号を半周期ずらしていることも不平衡の一因となる。また、相間リアクトルの印加電圧の周波数が高いことから鉄心の体格を小さくしてあるため、電流の不平衡により鉄心が飽和してブリッジ間電圧の差分の正常な吸収が行われなくなる可能性がある。これらの点から、ブリッジ間の電流平衡制御は通常の実装化整流回路の場合より重要である。

この電流平衡制御のために、図1に示すように各ブリッジ回路に個別に直流出力電流制御部を設け、それぞれのブリッジ回路の出力電流指令値として整流回路全体の出力電流指令値 I_{dc}^* の 1/2 を与える。直流出力電流制御部はPI制御器からなり、各ブリッジの直流側電流とその指令値の差が入力される、各ブリッジの出力電圧指令値 V_{dc1}^* および V_{dc2}^* を発生する。すなわち、

図3 ブリッジ間電流の経路
Fig. 3. An example of paths of inter-bridge current.

$$V_{dc1}^* = (k_p + k_i/p)(I_{dc}^*/2 - I_{dc1}) \dots\dots\dots (3)$$

$$V_{dc2}^* = (k_p + k_i/p)(I_{dc}^*/2 - I_{dc2})$$

なお、これらの式で、 k_p および k_i はそれぞれ比例項および積分項の利得であり、 $1/p$ は積分演算子である。さらに、この指令値 V_{dc1}^* および V_{dc2}^* は有効分基準信号 u_e が乗じられ、三相量の直流出力電圧指令値 v_{dc1}^* および v_{dc2}^* としたものが、図 1 に示す直流電流制御部の出力として各ブリッジの PWM パターン発生部に与えられる。

なお、実際には、各ブリッジの直流側電流 I_{dc1} 、 I_{dc2} は相間リアクトルの励磁電流が含まれるが、その周波数はキャリア周波数に等しいため PI 制御系の高域遮断特性により平衡制御の対象とはならない。したがって、両ブリッジ回路の直流側電流のうち出力電流の成分が平衡し、瞬時的には相間リアクトルの励磁電流分の差がある。

4. PWM パターン発生方式

〈4・1〉 PWM パターン発生方式の要件 これまで検討されてきた多重化 PWM 整流回路は、多重化による容量増加や、交流側から見た電流パルス数の増加による入力電流波形の改善を図るものであった。これに対し、本論文で提案する多重化 PWM 整流回路は、多重化によるこれらの利点に加えて、交流電流制御系の制御周波数をキャリア周波数の 2 倍とすることに大きな目的がある。

先に提案した多重化しない単独の PWM 整流回路の PWM パターン発生法では⁽⁶⁾、指令値は各キャリア周期の開始時点でサンプルされ、続くキャリア 1 周期にわたってホールドされる。多重化 PWM 整流回路の場合、この PWM パターン発生法において 2 台のブリッジ回路の指令値のサンプルをキャリア半周期ずらすことによりキャリア周波数の 2 倍の周波数で与えられる指令値を取り込んで制御に反映させることができる。しかし、この場合、一方のブリッジのキャリア周期の開始時点においては、他方のブリッジはキャリア半周期前の指令値による動作を行っており、この時点で更新された指令値に応じて制御されるブリッジは 2 台のうちの 1 台のみである。このため、単純にキャリア信号を半周期ずらしただけでは、キャリア周波数の 2 倍の周波数で与えられる状態帰還分の指令値に対応した制御を実現することはできない。

次節では、キャリア周波数の 2 倍の周波数で与えられる状態帰還成分の指令値に対応し得る PWM パターン発生法を提案する。

〈4・2〉 PWM パターン発生法 まず、個々のブリッジに対する PWM パターンの発生法について述べる。交流入力電流制御系および直流出力電流制御系の制御利得を一定に保つために、指令値 D^* を各ブリッジに導入する⁽⁵⁾⁽⁶⁾。この指令値 D^* は、ブリッジの通流率指令値に対応するもので、交流入力電流指令値 $i^*/2$ を各ブリッジの直流出力電流 I_{dc1} または I_{dc2} で規格化したものと直流出力電圧指令値 v_{dc1}^* または v_{dc2}^* に係数を乗じたものの和として与えられる。すなわち、ブリッジ-1 について示すと

図 4 PWM パターン発生法
Fig. 4. Generating method of PWM pattern.

$$D_1^* = \frac{i^*}{2I_{dc1}} + k'_c v_{dc1}^* \dots\dots\dots (4)$$

となる。この式で k'_c は、ブリッジ回路の等価的な電圧制御利得である。

図 4 は、ここで導入する PWM パターン発生法を示したものである。同図の上の図および下の図は、それぞれ図 1 のブリッジ-1 およびブリッジ-2 に対する PWM パターンの発生法を示している。また、各図の上半分はキャリア信号と指令値 D^* ($D_1^* = [d_{1u}^*, d_{1v}^*, d_{1w}^*]^T$, $D_2^* = [d_{2u}^*, d_{2v}^*, d_{2w}^*]^T$) の各相の成分の関係を、下半分は導通信号が与えられる素子を示している。各 PWM パターン発生部では、指令値 D^* の各相の成分の絶対値がのこぎり波キャリア信号と比較され、導通信号の時間幅が決定される。この 2 台のブリッジへのキャリア信号には半周期の位相差がある。また、指令値 D^* の各相の成分は、各キャリア半周期の開始時点においてサンプルされ、そのキャリア半周期の期間中ホールドされる。ただし、図 4 にはパルス幅の決定に寄与するサンプル値のみを示してある。

図 4 の PWM パターン発生法によれば、次節で明らかにするように、各相の交流側電流パルスの平均値は、指令値 D^* の各相の成分に従って制御され、交流入力電流波形制御と直流出力電流制御が両立できる。なお、この発生法では、指令値 D^* の三相分の代数和が常に 0 という仮

図 5 2 台の単位ブリッジ回路の交流側電流の関係

Fig. 5. Relationship between ac side currents of two component bridge circuits.

定をおいている。この仮定は、状態量の検出値の三相分の代数和が常に 0 となること、直流出力電流制御の指令値の代数和も常に 0 となることから、妥当なものといえる。

〈4・3〉 2 台のブリッジの PWM パターンの関係 図 5 は、2 台のブリッジのある 1 相について PWM パターンの関係を示したもので、(a) および (b) は指令値 D^* の着目する相の成分 d_n^* が $1/2$ より大きい場合および小さい場合である。この図 5 は、指令値 d_n^* が正でその絶対値がほかの 2 相より大きい場合であり図 4 における U 相の場合に相当するが、V、W 相についても同様に議論できる。(a) および (b) において、上の部分はキャリア信号と指令値 D^* の着目する相の成分の関係を、下の部分は各ブリッジの交流側に現れる電流パルスを示している。前述のように指令値 d^* は、各キャリア周期の開始時点と中間、すなわちキャリア半周期ごとに、双方のブリッジの PWM パターン発生部でサンプルされ、半周期間ホールドされる。この結果、交流側電流制御系の指令値を取り込む周波数はキャリア周波数 f_c の 2 倍となる。

次に、この PWM パターン発生法によると、2 台のブリッジの総合交流側電流パルスの各キャリア半周期における平均値が指令値 D^* の各相の成分に比例して制御されることを示す。まず、図 5 のように各キャリア半周期を $(n-1)$, n , $(n+1)$ とし、それぞれのキャリア半周期の指令値を d_{n-1}^* , d_n^* , d_{n+1}^* とする。以下の議論では、2 台のブリッジの指令値が等しいと仮定する。厳密には、出力電流平衡

制御のため、2 台のブリッジの指令値の間には、両ブリッジ間の配線抵抗、相間リアクトルの抵抗分、素子の特性などのアンバランスを補正し電流を平衡させるための差が現われるが、これは有効成分電流成分の差となって現われる。交流入力電流波形制御に関する成分は、この有効成分に重畳して制御されるもので、線形性から有効成分を等しいと仮定しても以下の議論の一般性は損なわれない。

次に、 n 番目のキャリア半周期における 2 台のブリッジの交流側電流パルスの和の平均値について検討する。以下の議論では、キャリア信号の振幅を 1 とし、指令値 d_n^* が $1/2$ を越える場合と $1/2$ 以下の場合に分けて議論する。
($d_n^* \leq 1/2$) の場合 この場合、図 5(a) に示されるように各電流パルスの幅はキャリア半周期を超えないため、ブリッジ-1 とブリッジ-2 がキャリア半周期ごとに電流パルスを交互に出力するように動作する。ブリッジ-1 の第 n キャリア半周期における交流側電流の平均値 $\bar{I}_{1n}$ は、

$$\bar{I}_{1n} = \frac{1}{2} I_{dc} \frac{d_n^* T}{T/2} \dots\dots\dots (5)$$

ここに、 T はキャリア周期であり、平衡制御により 2 台のブリッジの直流側電流は総合出力電流 I_{dc} に対して半分の $I_{dc}/2$ に制御されていると考えている。一方、ブリッジ-2 は第 n キャリア半周期において電流を出力しないため、その交流電流の平均値は 0 である。以上より、第 n キャリア半周期における 2 台のブリッジを総合した交流側電流パルスの平均値 $\bar{I}_n$ は、

$$\bar{I}_n = \bar{I}_{1n} + \bar{I}_{2n} = (1/2) I_{dc} \cdot 2 \cdot d_n^* = I_{dc} d_n^* \dots\dots\dots (6)$$

となり、この交流側電流パルスの平均値は、第 n キャリア半周期の指令値 d_n^* に比例するように制御される。

($d_n^* > 1/2$) の場合 第 n キャリア半周期において、ブリッジ-1 の交流側電流は第 n キャリア半周期の全体にわたって出力されるため、その第 n キャリア半周期における平均値 $\bar{I}_{1n}$ は $(1/2) I_{dc}$ となる。一方、ブリッジ-2 の電流パルスはその前の第 $(n-1)$ キャリア半周期から続いて出力され、その平均値 $\bar{I}_{2n}$ は以下ようになる。

$$\bar{I}_{2n} = \frac{1}{2} I_{dc} \frac{(d_n^* T - T/2)}{T/2} \dots\dots\dots (7)$$

このため、交流側の総合電流の平均値 $\bar{I}_n$ は、

$$\bar{I}_n = \bar{I}_{1n} + \bar{I}_{2n} = (1/2) I_{dc} + (1/2) I_{dc} (d_n^* \cdot 2 - 1) = I_{dc} d_n^* \dots\dots\dots (8)$$

となり、総合電流の平均値は、この場合も指令値 d_n^* に比例して制御される。

以上の検討により、すべてのキャリア半周期において交流側の総合電流パルスの平均値はそのキャリア半周期の指令値 D^* に比例するように制御されており、交流入力電流波形制御の制御周波数をキャリア周波数の 2 倍にできることが示された。なお、以上の議論は指令値 D^* の成分 d_n^* の絶対値が三相のなかでもっとも大きい場合、すなわち、図 4 における U 相の場合に相当しているが、それ以外の場合についても、交流側電流パルスの出力される順序が異なるだけで同様の議論が適用できる。また、 d_n^* の符

号が負となる場合についても、交流側電流パルス幅の決定は同様に行われるため、以上の議論を適用できる。

なお、指令値が $1/2$ を超える際に、1 回多くスイッチングが起こるがその頻度は少ないため、このことによるスイッチング周波数の上昇は定常状態はもとより過渡時においても無視し得る。

5. 実験的検討

提案した制御法の有効性を示すために、試作装置を用いた実験を行った。その試作装置の主要諸元を表 1 に示す。個々のブリッジのキャリア周波数は、これまでの単独接続の整流回路においてキャリア周波数を 2.4 kHz としていた⁽⁶⁾ことを踏まえて、同等の性能を得るべく 1.2 kHz とした。このため、2 台のブリッジを交流側から見た場合、キャリア周波数 2.4 kHz の単独の整流回路と等価な制御性を有することになる。これにより、状態帰還制御の制御利得 k_1 および k_2 は 2.4 kHz の単独の整流回路に対して根軌跡に基づいて決定した値⁽⁶⁾がそのまま適用できる。

まず、基本的な動作の確認として定常状態における各部の電流波形を図 6 に示す。上から二つの波形は各ブリッジ回路の PWM 制御交流側電流波形、3 番目は 2 台のブリッジを総合した PWM 制御交流側電流波形である。これらの波形から、2 台のブリッジの電流分担も均等に保たれており、正常な動作が実現されていることがわかる。

表 1 実験装置の主要諸元
Table 1. Specification of Test System.

電源電圧 (振幅)	$V_s = 141 \text{ (V)}$
電源周波数	$f_s = 50 \text{ (Hz)}$
キャリア周波数	$f_c = 1.2 \text{ (kHz)}$
LC フィルタ	$L_s = 4 \text{ (mH)}$
	$C_s = 30 \text{ (}\mu\text{F)}$
相間リアクトル	$L_{\sigma} = 228 \text{ (mH)}$
最大出力電流	$(I_{dc})_{\max} = 20 \text{ (A)}$

図 6 交流入力側 PWM 制御電流の実験波形
Fig. 6. Waveforms of PWM controlled currents.
(10(A/div), 5(ms/div))

次に、提案する交流電流波形改善法の有効性を検証する。負荷には純抵抗負荷 $R_L = 3.2 \text{ (}\Omega\text{)}$ を用い、直流リアクトルは出力電流急減時の回生動作を観測するために $L_{dc} = 1.1 \text{ (H)}$ と大きく設定した。

図 7 および図 8 は、図中矢印で示す時点で直流電流指令値をそれぞれ 10 (A) から 20 (A) に急増および 20 (A) から 10 (A) に急減したときの過渡時の入力電流波形を直流電流波形とともに示したものである。各図の (a) および (b) は、それぞれ入力電流波形制御なしおよびありの場合を示す。入力電流波形制御なしの場合は、指令値の急変時に基本波 1 周期程度にわたって過渡振動が見られているが、提案する制御により過渡振動が良好に抑制されており、特に指令値急減時に効果が顕著であることがわかる。さらに図 8(b) では、指令値急減時に電流の方向が一時的に反転して回生領域で動作していることがわかり、出力電流の高速制御が安定に達成されていることがわかる。また、図 7、8 の指令値急変前の定常波形の部分からは、入力電流波形制御の定常ひずみの低減作用が観測されている。出力電流 20 (A) 時の入力電流の全高調波ひずみ率は、12%であったものが 4.5% に改善された。

以上の結果から検証された交流電流波形制御法による改善効果は 2.4 kHz のキャリア信号で単独の整流回路を動作させた場合と同等であり、提案した方式により、制御性に影響を与えることなく所要キャリア周波数を $1/2$ に低減

図 7 直流出力電流指令値急増時の交流入力電流および直流出力電流の応答

Fig. 7. Responses of ac input current and dc output current to sudden increase in dc output current reference.
(10(A/div), 10(ms/div))

(a) 交流入力電流制御なし

(b) 交流入力電流制御あり

図 8 直流出力電流指令値急減時の交流入力電流および直流出力電流の応答

Fig. 8. Responses of ac input current and dc output current to sudden decrease in dc output current reference.

(10(A/div), 10(ms/div))

できることが示された。

6. あとがき

本論文では、多重化 PWM 整流回路の一制御法として、筆者らが先に提案した LC フィルタの状態帰還に基づく交流入力電流波形改善法と所要キャリア周波数の低減を両立できる制御法を提案した。また、この方式について主回路構成に関する検討を行うとともに制御の実現法を示し、さらに実験により本方式の有効性を検証した。

本論文で提案した制御法は、理論的には 2 台以上のブリッジ回路が並列接続される場合にも容易に拡張できるため、今後その具体的な実現方法の検討を行う予定である。

最後に、本研究の一部は、文部省科学研究費補助金によって行われたことを付記する。

(平成 5 年 7 月 2 日受付)

文 献

- (1) T. Kataoka, et al.: "A Pulsewidth Controlled AC to DC Converter to Improve Power Factor and Waveform of AC Line Current", *IEEE Trans. Ind. Appl.*, IA-15, 670 (1979)
- (2) T. Kataoka, et al.: "A Pulsewidth Modulated AC to DC Converter Using Gate Turn-off Thyristors", *Conf. Rec. IEEE Ind. Appl. Soc. Annu. Meeting*, 966 (1985)
- (3) H. Inaba, et al.: "A New Speed Control System for Motors Using GTO Converter and its Application to Elevators", *IEEE Trans. Ind. Appl.*, IA-21, 391 (1985)
- (4) H. Inaba, et al.: "Development of a High-Speed Elevator

Controlled by Current Source Inverter System with Sinusoidal Input and Output", *IEEE Trans. Ind. Appl.*, IA-28, 893 (1992)

- (5) Y. Sato, et al.: "State Feedback Control of Current Type AC-to-DC Converters", *Conf. Rec. of IEEE Ind. Soc. Annu. Meeting*, 840 (1991)
- (6) 佐藤, 他: 「電流形 PWM 整流回路の交流入力電流波形の一改善法」, *電学論 D*, 112, 703 (平 4-8)
- (7) Y. Sato, et al.: "A New Control Strategy to Improve AC Input Current Waveform of High-Power Parallel Connected PWM Rectifiers", *Conf. Rec. of PCC-Yokohama*, 129 (1993)

佐藤 之彦 (正員) 昭和 38 年 9 月 3 日生。63 年 3 月東京工業大学大学院修士課程 (電気・電子工学専攻) 修了。同年 4 月同大学工学部電気・電子工学科助手、現在に至る。この間、主に PWM 整流回路、共振 DC リンクインバータなどの半導体電力変換器の解析と制御法に関する研究に従事。IEEE 会員。

鈴木 健太郎 (正員) 昭和 42 年 12 月 21 日生。平成 5 年 3 月東京工業大学大学院修士課程 (電気・電子工学専攻) 修了。同年 4 月(株)東芝入社。現在、重電技術研究所にてパワーエレクトロニクスに関する研究開発に従事。大学院在学中は、PWM 整流回路の制御法に関する研究に従事。

Draou Azeddine (学生員) 1955 年 10 月 24 日アルジェリア生。

1980 年 6 月英国シェフィールド大学電気工学科卒業。1981 年 11 月英国アストン大学大学院修士課程 (電気工学専攻) 修了。アルジェリアソナトラック社勤務を経て、1986 年よりアルジェリアオラン科学技術大学講師。1990 年 4 月より東京工業大学研究員、1991 年 4 月より文部省奨学生として同大学大学院博士後期課程入学、現在に至る。現在は、主として PWM 整流回路の解析と制御法に関する研究に従事。

片岡 昭雄 (正員) 昭和 11 年 12 月 5 日生。35 年 3 月東京工業大学理工学部電気工学科卒業。40 年 3 月同大学大学院博士課程 (電気・電子工学専攻) 修了。工学博士。同年 4 月同大学理工学部電気工学科助手、42 年 11 月助教授を経て、現在、同大学工学部電気・電子工学科教授。電機変換工学講座担当。63 年度、平成元年度電気学会編修理事。平成 5 年より同学会本部代表評議員。昭和 54 年度電気学会論文賞、1982 年 IEEE-IAS 論文賞受賞。IEEE Fellow。