準 36 ステップ入力電圧波形をもつ二重化三相ダイオードブリッジ整流回路

正 員 大 口 國 臣 (茨城大)

学生員 金 一 (茨城大)

Three-Phase Double Diode-Rectifier System with Quasi 36-step Input Voltages

Kuniomi Oguchi, Member, Jin Yi, Student-member (Ibaraki University)

キーワード：整流回路，二重化，波形ひずみ

コンデンサ入力形三相ダイオードブリッジ整流回路は、回路構成が簡単で経済的であるので、整流装置に広く用いられている。しかしこの回路には、大きなピーク値のパルス状の入力電流が流れることと、始動時に平滑コンデンサへ大きな突入電流が流れる欠点がある。このため、大容量装置には、二重化サイリスタ整流回路が実用されている。しかし、サイリスタ回路では低力率になる欠点が生じる。

そこで、このレターでは、主回路整流素子の直列接続が必要とされる高電圧用途に適した回路として、二重化ダイオード整流回路において、1台の波形改善用単相コンバータを二組の整流回路で共用する方式を提案する⁽¹⁾。提案方式の入力電圧は準 36 ステップとなり、そのひずみ率は 5.1%と小さくなる。

図 1 の回路構成からわかるように、三相変圧器で結合された二組の整流回路 (Rec.1 と 2) から成る主回路に、それぞれに接続したクランプ用のスイッチ回路と、1台の単相中性点クランプ方式 (NPC) ハーフブリッジコンバータを付加した構成である。直列接続されたダイオードの間からクランプ端子を取り出すことにより、高電圧用途に適した構成にできる⁽²⁾。つまり、内側のダイオードは、主回路の耐圧向上の役割と同時に、クランプ用トランジスタの直列ダイオードの役割も果たす。

提案方式では、クランプ用に 12 個、単相コンバータ用に 4 個、合計 16 個のスイッチ素子が必要となる。しかし、図 1 の構成で主回路にすべてスイッチ素子を用いる PWM コンバータでは 24 個のスイッチ素子が必要となるのに比べると、少なく済む。したがって、電力回生が不要で、広範囲の電圧制御が要求されない用途には、二重化 PWM コンバータよりも提案方式が経済的である。

単相コンバータにおいて、 T_{S1} と T_{S2} がオンのとき、単相変圧器 2 次電圧 v_{nN} は kE (k : 変圧器巻数比, E : 二分割された直流出力電圧) となり、 T_{S2} と T_{S3} がオンのとき $v_{nN}=0$, T_{S3} と T_{S4} がオンのとき $v_{nN}=-kE$ となる。

たとえば、 A_1 相において、 D_{A11} と D_{A12} が導通しているとき、 T_{A1} と T_{A1} をターンオンすると、 D_{A11} は逆バイアス

されてターンオフし端子 A_1 は n 点電位にクランプされる。

このような動作を三相で行って、合成入力電圧を 36 ステップ化するためには、整流器入力端電圧は、たとえば A_1 相については図 2 の v_{A1N} のように、 $+E$ から $+kE$, 0 , $-kE$ を経て $-E$ (またはその逆) に 10° ステップで変化すればよい。

電圧 v_{nN} を三相で共用できるためには、電源電圧 1 周期を 360° とするとき、 v_{nN} の 1 周期は 120° で、かつ、半周期対称波でなければならない。 v_{nN} の半周期 60° のうち、Rec.1 では利用しない残りの 30° の期間を、Rec.1 に対して 30° 位相差で同様な動作をする Rec.2 にも利用するためには、 v_{nN} は図 2 最上段に示す波形であればよいことになる。

第 5 と第 7 高調波電圧は変圧器結線で消去されるので、

図 1 提案方式二重化整流回路の基本構成
Fig. 1. Basic structure of proposed rectifier.

図 2 動作原理を示す各部電圧波形
Fig. 2. Voltage waveforms.

図 3 実測波形 ($L_s=10\text{mH}$, 150V/div. , 5ms/div.) 上: 線間電圧 v_{AB} 下: 相電圧 v_{AM}
Fig. 3. Measured input line-to-line voltage and phase voltage waveforms.

図 4 実測波形 ($L_s=1\text{mH}$, 時間軸 5ms/div.) 上: 相電圧 v_{AM} (100V/div.) 下: 入力電流 i_a (20A/div.)
Fig. 4. Measured input-voltage and-current waveforms.

第 11 高調波が 0 となるように $k=0.627$ に設定すると、主要高調波は 35 次と 37 次となる。また、入力電圧のひずみ率は 5.12% となり、12 ステップ波形のひずみ率 15.22% の約 1/3 に減少する。

変圧器漏れインダクタンス降下の影響が小さくなるように、 L_s を 10 mH と大きくして実測した波形を図 3 に示す。変圧器漏れインダクタンス降下の影響が、 L_s を 10 mH と大きくして実測した波形を図 4 に示す。原理波形とほぼ同一になり、提案方式では、従来方式に比べて格段に正弦波形に近づくことがわかる。

図 5 交流入力電流のひずみ率 (電源電圧 200 V, $L_s=1\text{mH}$)
Fig. 5. Total harmonic distortion of ac input currents.

L_s が 1 mH の場合の入力電流波形を図 4 に示す。従来方式では電流波形にかなりのリップルが見られるのに対して、提案方式ではリップルが非常に小さく、ほぼ正弦波になることがわかる。このことは、図 5 に示す交流入力電流のひずみ率特性からも確かめられる。

二組の三相ダイオード整流回路で、1 台の単相ハーフブリッジコンバータを共用して、入力電圧波形を 12 ステップから 36 ステップにできる高電圧用途に適した二重化ダイオード整流回路を提案し、良好な入力電圧・電流波形が得られることを実験的に確認した。始動時突入電流を抑制する制御法については、別の機会に報告したい。

(平成 6 年 7 月 18 日受付)

文 献

- (1) 金・大口:「波形改善用単相コンバータ共用方式二重化三相ダイオードブリッジ整流回路」, 平 6 電学大全, No. 527
- (2) Y. Zhao, Y. Li & T. A. Lipo: "Force Commutated Three Level Boost Type Rectifier", Conference Record of IEEE/IAS Annual Meeting, p. 71 (1993)

大口 國臣 (正員) 昭和 38 年 3 月九州大学工学部電気工学科卒業。現在、茨城大学工学部教授。電力変換装置、電動機、磁気浮上装置、無人搬送車の制御の研究に従事。1983 年および 1993 年 IEEE/IAS Committee Prize 論文賞受賞。

金 一 (学正員) 1982 年 9 月大連理工大学(中国)卒業。延辺大学(中国)助手を経て、現在文部省国費留学生として茨城大学大学院博士前期課程(電気電子工学専攻)在学中。電力変換装置、磁気浮上装置の制御の研究に従事。