UDC 621.318.3 : 537.312.62 : 681.326.3

論文

57-B 26

超電導マグネットの直接ディジタル制御

正員 村上 吉 繁 (大阪大)

非会員 谷 口 武 史 (大阪大)

非会員 平 田 達 朗 (大阪大)

正員 西 村 正太郎 (大阪大)

1. ま え が き

超電導マグネット (Superconducting magnet, SM) とサイリスタ変換装置の組合せ (Inductor-converter unit, I-C ユニット) において SM 電流をフィードバック方式によって制御する場合, SM 端子電圧と電流間の動特性時定数が大きく積分要素に近いことを考慮して安定化設計を行なわねばならない。筆者らはさきにアナログ方式の制御系を構成してその考察を行なった⁽¹⁾。

また, 精度の高い制御を行なうには, SM 中の複雑な電流と磁場の分布, 交流損失および巻線間容量に帰因する非線形分布系としての動特性を駆動条件に応じて如何に表現するかという問題がある。これについては SM の入出力特性から動特性を推定する手法を別に検討した⁽⁴⁾。

その結果から, (1)アナログ制御系においては, 制御対象動特性に適した補償パラメータの多様な設定, 変換装置の $\cos \alpha$ およびサイリスタ順電圧降下の非線形性の補償に対処するには不十分である, (2)小形 SM は一次遅れ系として精度よく表現できる, ことが指摘される。また, (3)大形 SM の高精度制御方式としては, 動特性を通電電流の変動を小さく限った領域内で線形系として同定し, 電流変動範囲の推移に伴ない線形化動特性にパラメータ変動があれば, それに適應する制御を行なう方法が提案されよう。

(1)の問題はディジタル制御 (DDC) によって解決できる⁽²⁾⁽³⁾。またこれは, (3)の高精度制御にも容易に対応できる。すなわち SM を一次遅れ系とする

DDC フィードバック制御を SM 制御の基本方式とし, 高精度制御は, それに SM のパラメータ変動に適應する機構 (MRAS) を付加することによって実現する。以上のような SM 制御方式を研究するため, 小形 SM の DDC 制御系を構成し, PID, むだ時間つき一次遅れ追従, 有限整定制御 (FTSC), およびモデル規範適應制御方式 (MRAS) 付き FTSC の制御特性を実験とシミュレーションにより考察した。

2. 制御系の構成

I-C ユニットの計算機制御系を図1のように構成する⁽²⁾⁽³⁾。

〈2・1〉 I-C ユニット 変換装置出力電圧 e_d は,

$$e_d = e_{d0} \cos \alpha - 3 X_{ci} d / \pi - 2 \cdot V_{th} \dots (1)$$

によって与えられる。ここで, e_{d0} 自然転流時無負荷直流電圧, α 点弧角, i_d 直流出力電流, X_{ci} 転流リアクタンス, V_{th} サイリスタ順電圧降下である。I-C ユニットの主要値は, SM インダクタンス 0.585 H, 臨界電流 93.5 A (5 T), エネルギー蓄積 5 KJ; 変換装置は, $e_{d0} = 23$ V, 最大電流 400 A, 6 相グレートブリッジである。

〈2・2〉 計算機インターフェース 計算機はマイ

図1 SM DDC 制御装置

Fig. 1. SM DDC control system.

Direct Digital Control of Superconducting Magnet. By Yoshi-shige Murakami, Member, Takeshi Taniguchi, Non member, Tatsuo Hirata, Non member & Masataro Nishimura, Member (Faculty of Engineering, Osaka University)

村上吉繁: 正員, 大阪大学工学部

谷口武史: 非会員, 大阪大学工学部

平田達朗: 非会員, 大阪大学工学部

西村正太郎: 正員, 大阪大学工学部 (現, 阿南工業高等専門学校校長)

表 1 計算機制御方式
Table 1. Computer control system.

マイクロコンピュータ	TLCS-12 A	LSI-11/23
クロック周波数	1.2 MHz	3 MHz
制御用言語	アセンブラ	アセンブラ/フォートラン
ワード長	12 ビット	16/32 ビット
入出力ビット数	10	12
制御方式		
PID	アセンブラ/12ビット (固定小数点演算)	アセンブラ/16 ビット (固定小数点演算)
Dahlin	アセンブラ/12ビット (固定小数点演算)	
FTSC		フォートラン/32 ビット (浮動小数点演算)
MRAS		フォートラン/32 ビット (浮動小数点演算)

クロコンピュータ, TLCS-12 A および LSI-11/23 を使用している。その要目, 制御方式と制御用言語を表 1 に示す。計算機入出力装置は, テレタイプライタ (TTY), SM 電流入力のための A-D 変換器とそのインターフェース, およびサイリスタゲートパルス出力のためのトリガパルス発生器から成る。

SM 電流出力は, 図 1 において SM 電流に比例した DCCT 出力電圧を時定数 2 ms のフィルタを介して A-D 変換器に与え, 三相 60 Hz の相電圧に同期して 1/360 s のサンプル周期で A-D 変換する。A/D 変換器は, 分解能 10 ビット/±5 V, 変換時間 30 μs, デジタル量/電流総合変換比 (K_2) は, 512/150 A である。

点弧角計算値は, 計算機レジスタを通してトリガパルス発生器により 180°/1,000 の分解能で与えられる。点弧角の基準点は二つの相電圧の交点とし, 基準点検出時に点弧角はカウンタに置数され, 2 段の 5 進のカウンタを経由する水晶発振器クロック (120 kHz) により減算し, 零に至ればトリガパルスを発生する。1 サイクル当りクロック数 2,000, 変換器出力電圧/デジタル量 (K_1) は 14.16 V/1,000 となる。サイリスタパルスの点弧シーケンスはパルス分配器により制御される。

3 以下に述べる DDC 制御においては, 補償演算出力 $x(k)$ の z 変換 $X(z)$ と変換器出力の z 変換 $E_d(z)$ は, $E_d(z) = K_1 G_1(z) X(z)$ によって関係づけられる。ここで $G_1(z)$ は計算機出力に至るむだ時間 NT と変換器各相電圧の零次ホールドである。従って, $e_d(k) = K_1 x(k-N)$ をもとに (1) 式によって, $\alpha = \cos^{-1}[(e_d + 3X \text{dia}/\pi + V_{th})/e_{ao}]$ が逆余弦関数補償をへて出力される手順をとっている。

3. SM 動特性

筆者らは 12 相グレースブリッジと 100 KJ SM か

らなる実例の I-C ユニットについて, SM のランダムな入力電圧波形と出力電流波形から SM の動特性を同定した⁽⁴⁾。サンプル周期 $T=20$ ms (電源 1 サイクル周期) について, SM パルス伝達関数 $G_{SM}(z)$ として

$$G_{SM}(z) = g_0 + g_1 z^{-1} + g_2 z^{-2} / (1 - p z^{-1}) \quad (2a)$$

$$= \frac{b_0 + b_1 z^{-1} + b_2 z^{-2}}{1 - p z^{-1}} \quad (2b)$$

$$g_0 = 1.981, \quad g_1 = 0.912, \quad g_2 = 0.702,$$

$$p = 0.997$$

を得た。

サンプル周期間の入力電圧波形は連続関数であるが, この波形を線形補間によって近似した波形を入力電圧とする R - L 直列回路のパルス伝達関数は (2) と同じ形式となる。従って小形 SM は励磁がゆるやかな場合, R - L 直列回路によって等価回路表示しうる。〈4・3〉節で述べる 100 KJ SM の有限整定制御シミュレーションを行なう場合には, 計算機出力に至るまでのむだ時間およびサンプル周期は $T=20$ ms とする。

その場合の計算機出力と SM 電流間伝達関数 $G_p(z)$ は, むだ時間 T を考慮し (11) 式に見るように, $G_p(z) = z^{-1} G_{SM}(z)$ となる。

一方, 図 1 の I-C ユニットについては, 変換装置出力電圧の 1 パルス期間 (電源周期/相数) を利得と零次ホールドで近似した電圧が R - L 直列回路に印加されるとし, その電圧と出力電流間のパルス伝達関数は

$$G_p(z) = Z \left[\frac{1 - e^{-Ts}}{s} \cdot \frac{K_1}{R + Ls} \right] \\ = g_1 z^{-1} + g_2 z^{-2} + g_3 z^{-3} / (1 - p z^{-1}) \quad (3a)$$

$$= \frac{b_1 z^{-1} + b_2 z^{-2} + b_3 z^{-3}}{1 - p z^{-1}} \quad (3b)$$

となる。相数=6, $T=1/360$ s で $R=0.04 \Omega$, $L=0.585$ H, ($K=1$) から $g_1=g_2=g_3=4.75 \times 10^{-3}$, $p=0.9998$ となる。

また, この装置の SM に $R_p=5 \Omega$ の並列抵抗を接続する回路の伝達特性を, MRAS 方式によってパラメータ追跡することを 〈5・1〉節で述べる。計算機出力と線路電流間伝達関数は, 計算機出力に至るむだ時間と変換装置出力電圧のサンプルホールド特性近似を含めて,

図 2 デジタル補償フィードバック制御系
ブロック線図

Fig. 2. Block diagram of digital compensated
feedback control system.

$$G_p(s) = \frac{1-e^{-Ts}}{s} \cdot e^{-Ts} \cdot \frac{R_p + sL}{RR_p + sL(R+R_p)}$$

$$= \frac{1-e^{-Ts}}{s} e^{-Ts} \cdot \left(\frac{1}{R} \right) \frac{1+sT_D}{1+\beta sT_D}$$

を得る。ここで $T_D = L/R_p$, $\beta = (R+R_p)/R$ である。

この式の z 変換は次のように導かれる。 $G_p(s)$ は

$$G_p(s) = (1/R)(1-e^{-Ts})\{e^{-Ts}[1/s$$

$$-(1-1/\beta)\beta T_D/(1+\beta sT_D)]\}$$

と変形する。最後の項 $e^{-Ts} \cdot \beta T_D/(1+\beta sT_D)$ の時間

領域への変換は、 $T_L < T$ に対して $e^{-\frac{1}{\beta T_D}(t-T_L)} \cdot 1(t-T_L)$ ($1(t)$ は階段関数) となることを考慮すれば、その z 変換は

$$e^{-\frac{1}{\beta T_D}(T-T_L)} \{z^{-1} + e^{-\frac{T}{\beta T_D}} z^{-1} + (e^{-\frac{T}{\beta T_D}} z^{-1})^2$$

$$+ \dots\}$$

$$= e^{-\frac{1}{\beta T_D}(T-T_L)} z^{-1} / (1 - e^{-\frac{T}{\beta T_D}} z^{-1})$$

と書かれる。

その他の項の z 変換は容易であり $G_p(s)$ の z 変換として

$$G_p(z) = \left(\frac{1}{R} \right) z^{-1} \left\{ 1 + \left(\frac{1}{\beta} - 1 \right) e^{-\frac{T-T_L}{\beta T_D}} \right.$$

$$\left. \cdot \frac{1-z^{-1}}{1-e^{-\frac{T}{\beta T_D}} z^{-1}} \right\} \dots \dots \dots (4a)$$

が得られる。これを書きかえて

$$G_p(z) = \frac{b_1 z^{-1} + b_2 z^{-2} + b_3 z^{-3}}{1-pz^{-1}} \dots \dots \dots (4b)$$

と表わす。むだ時間 $T_L = 1/360$ s, サンプル時間 40 ms, $R = 0.04 \Omega$, $L = 0.585$ H について $b_1 = 0.222$, $b_2 = -0.154$, $b_3 = 0$, $p = 0.999$ である。

4. 制御方式とその特性

PID, むだ時間つき一次遅れ追従 (Dahlin アルゴリズム) および有限整定制御 (FTSC) の各方式による

SM の DDC 制御をシミュレーションと実験により追求した。各方式による制御特性を以下に述べる。

フィードバック制御の基準入力として、次の二つの波形を選んでいる。1) SM の一定電流増加率による充電、定電流保持、一定電流減小率放電。これはエネルギー貯蔵応用、また核融合プラズマ加熱においても SM の基本動作である。また 2) ステップ状の電流波形。これは制御系動作を比較するための基準として採用した。

〈4.1〉 PID 制御⁽²⁾ PID コントローラを用いるフィードバック制御系において、変換装置転流リアクタンスとサイリスタ順電圧降下と無視した場合の PID 制御系のブロック線図は図 2 のようになる。計算機出力と SM 電流間の伝達関数は (3) 式によって与え、計算機入力より出力までにむだ時間 $2T$ を見込んでいる。フィルタ伝達関数 $G_3(s)$ は一次遅れで表示している。

サンプル周期 $T = 1/360$ s の期間に計算機では基準入力と A-D 変換装置よりのフィードバック信号を比較し、PID 補償演算を行なう。その結果は $\cos^{-1}$ 関数表を通じて (1) 式の $\cos$ 関数を線形化する点弧角 α として出力されレジスタに保持される。

PID コントローラのサンプル値入力 $e(k)$ と出力 $x(k)$ は、

$$x(k) = K_p \{ e(k) + 1/T z_i \sum_{i=1}^n e(k) + T z_d \{ e(k) - e(k-1) \} \} \dots \dots \dots (5)$$

によって関係づけられる。ここで $T z_i$, $T z_d$ は実時間のサンプル周期 T に対する比, $T z_i = T_i/T$, $T z_d = T_d/T$ である。(5) 式は位置形であるが、速度形は位置形の 1 サンプル周期の変化分をとり同式の z 変換を変形して

$$X(z) = K_p \{ (1 + 1/T z_i + T z_d) - (1 + 2 T z_d) z^{-1} + T z_d z^{-2} \} E(z) + z^{-1} X(z) \dots \dots \dots (6)$$

と表わされる。これより $x(k)$ は k 番目サンプルまでの入力, $e(k)$, $e(k-1)$, $e(k-2)$ および $x(k-1)$ から算出される。補償パラメータ K_p , T_{zi} , T_{zd} は, PID 伝達特性 $X(z)/E(z)$ を $z=e^{j\omega T}$ によって周波数領域で表現することにより系の一巡伝達関数の周波数特性を計算して最適値を求める。その結果微分演算は有効でなく $T_{zd}=0$ とし, K_p , T_{zi} と位相余裕 φ の関係は, $(K_p, T_{zi}, \varphi)=(1, 1, 3^\circ)$, $(20, 20, 16^\circ)$, $(50, 25, 25^\circ)$, $(50, 50, 33^\circ)$ などとなる。 φ は利得 0_{ab} における位相角と -180° との差である。図 3 に $(K_p, T_{zi}, \varphi)=(50, 50, 33^\circ)$ についてのシミュレーションと実験の結果を示す。両者の特徴はよく一致し, 位相余裕を保つ最適値によって安全な制御が得られている。このパラメータ値は, 速応性と安定性の妥協の結果得られており, 電圧応答の不足ダンピング傾向はいくらか認めて速応性に配慮している。

〈4.2〉 むだ時間つき一次遅れ追従制御 制御系の閉ループ伝達関数が, 次のむだ時間 θ つき時定数 $1/\lambda$ の一次遅れ系

$$\frac{I_d(s)}{R(s)} = \frac{\lambda e^{-\theta s}}{s + \lambda} \quad (7)$$

となるよう補償演算を行なう⁽⁵⁾⁽⁶⁾。この基準応答波形によれば, 階段状波形に比べて λ および θ の適切な選定による追従性への配慮が可能である。

すなわち λ を大にすることにより追従性への要求を高め, また θ によって計算時間を含めた制御対象に避けられないむだ時間を考慮し, 無理のない制御動作を要求することができる。

(7) 式の z 変換は $\theta/T=N$ とすれば

$$\frac{I_d(z)}{R(z)} = \frac{(1-e^{-\lambda T})z^{-N-1}}{1-e^{-\lambda T}z^{-1}} \quad (8)$$

となり, 図 2 における補償演算

$$D(z) = \frac{1}{Z \left[\frac{1-e^{-sT}}{s} \cdot \frac{K_1}{R+Ls} \right]} \cdot \frac{(1-e^{-\lambda T})z^{-N-1}}{1-e^{-\lambda T}z^{-1} - (1-e^{-\lambda T})z^{-N-1}} \quad (9)$$

により (8) 式の応答が実現できる。ここで $Z[\]$ は $[\]$ 内の z 変換を意味する。 $N=1$ として λ を変化した場合のシミュレーション結果を図 4 に示す。変換器出力電圧には λ の増加に伴いサンプル周期の 2 倍周期の微小振動が現われるが, 追従の速応性は改善される。微小振動は (9) 式の分母の根が負になるような λ において生じる。

実験においては, 変換装置のサイリスタ順電圧降下

(a) シミュレーション結果

(b) 実験結果

$K_p=50$, $T_{zi}=50$

図 3 デジタル PI 補償特性

Fig. 3. Characteristics of digital PI compensation.

により, 変換器利得特性 K_1 に不感帯で近似される非線形性が生じる。また SM の $1/(R+sL)$ 表現における R の推定誤差および固定小数点演算によるけた落ちがある。これらの原因によりシミュレーション結果との不一致を生じる。そこで R を正確に推定し, 変換器利得の不感帯を除去するように点弧角にサイリスタ順電圧降下の補正を与えることにより図 4 (c) に見るようなシミュレーション結果とよく一致する応答が得られている。PID 補償よりも優れた制御特性が実現可能である。

〈4.3〉 有限整定制御 FTSC は制御対象の状態ベクトルフィードバック制御により有限整定を可能にする方式で, 図 5 のように有限整定観測器 (FTSO) を応用して状態ベクトルを推定すれば, 単一出力の検出だけでこの制御を行なうことができる⁽⁷⁾⁽⁸⁾。

状態ベクトルフィードバック利得 $k=(k_1, k_2, k_3)$ お

(a) シミュレーション結果 $\lambda=0.5$ (b) シミュレーション結果 $\lambda=1.5$ (c) 実験結果 $\lambda=1.5$

図 4 むだ時間つき一次遅れ追従制御

Fig. 4. Response to first order exponential response with transport delay.

および積分利得 k_i は, z 変換閉ループ特性方程式のすべての根が零になるように定める。緩和フィルタ

$$\left. \begin{aligned} G_o(z) &= \frac{h + (1-h)z^{-1}}{1 + \phi z^{-1}} \quad 0.5 \leq h \leq 1 \\ \phi &= (1+p) - h[k_1(g_1 + g_2) + k_3 g_3] \end{aligned} \right\} \dots (10)$$

を挿入し, 操作量の急変をさける配慮も可能である。

図 5 の制御対象が 100 KJ SM の場合, 動特性は計

図 5 モデル規範適応制御つき有限整定制御系

Fig. 5. FTSC system with MRAS.

算機出力に至るむだ時間と変換器出力パルス零次ホールドも含めて

$$G_p(z) = 1.981z^{-1} + 0.912z^{-2} + \frac{0.702z^{-3}}{1 - 0.997z^{-1}} \dots (11)$$

によって近似される。シミュレーションによって得られたステップ応答特性は, 次のようにステップ状外乱が付加されても有限整定に至るが, 制御対象と FTSC の動特性パラメータが異なれば, 比較的長時間で設定値に近づく。すなわち,

(a) FTSC モデル $G_{pM}(z)$ と $G_p(z)$ が一致, 外乱なし; 3 サンプル周期で応答は設定値に整定する。

(b) G_{pM} と G_p が一致, 外乱 $V(k)$ が基準入力と同時に, 基準入力に換算して同じ大きさのステップ波形として加えられる; 4 サンプル周期で応答は設定値に整定する。

(c) FTSC 動特性 G_{pM} が G_p とパラメータが異なる

$$G_{pM}(z) = 1.90z^{-1} + 0.94z^{-2} + \frac{0.66z^{-3}}{1 - 0.985z^{-1}} \dots (12)$$

によって表わされ, 外乱なし; 10 以上のサンプル周期で応答は設定値に近づく。このようなパラメータのバラツキは入力/出力特性による同定において見られ SM 電流値および駆動波形の変化により生じている。

(d) G_{pM} は (c) と同じ, (b) の場合と同じ外乱が加えられる; 10 以上のサンプル周期で設定値に近づく。(a) および (d) のシミュレーション結果を図 6 に示す。最大操作量は上記の (a) ~ (d) 4 種の場合を通じて等しい。

(e) (a) と同じ G_p と G_{pM} で外乱なし, 緩和フィルタ (10) 式を挿入する; 最大操作量は (a) の場合の 1/2 となる。シミュレーション結果を図 7 に示

図 6 有限時間整定制御特性

Fig. 6. Characteristics of finite time settling control.

図 7 緩和フィルタ付有限時間整定制御特性

Fig. 7. Characteristics of finite time settling control with softening filter.

す。

SM の充電、保持、放電の基準モードにおける制御特性は次に述べる。

5. MRAS つき FTSC

〈4・3〉節でモデルとプラントの動特性不一致は有限

図 8 MRAS によるパラメータ追跡特性

Fig. 8. Adaptation of parameters via MRAS.

安定性と劣化せしめることと指摘した。そこでモデルパラメータをプラントに適應せしめる MRAS 機構を FTSC に組入れる手法を高精度制御のために検討した。

以下では実験によって MRAS のプラントパラメータ追跡可能性を確認したうえ、MRAS 付き FTSC の安定性をシミュレーションによって示す。

〈5・1〉 MRAS によるプラントパラメータ追跡

図 7 の I-C ユニットにおける 5 KJ SM に並列抵抗 5Ω を接続した SM-抵抗並列回路動特性 $G_p(z)$ (〈4〉式)のパラメータを MRAS によって追跡する実験を行なった。一定レベルバイアスに周期 $0.3 \sim 0.5$ s のランダムステップ状波形を重ね合わせた図 8 (a) の入力を G_p と $G_{PM}(z)$ の並列形 MRAS に与え、次の適應則によってパラメータを追跡する。

$G_p(z)$ は (4b) 式と同じ形式で、 $G_{PM}(z)$ はパラメータを $\hat{b}_1, \hat{b}_2, \hat{b}_3, \hat{\beta}$ で示し、並列 MRAS への入力を $U(z)$ 、プラント出力を $Y(z)$ 、モデル出力を $\hat{Y}(z)$ とすれば、

並列形 MRAS の入出力関係は

$$\left. \begin{aligned} Y(z) &= G_p(z) \cdot U(z) \\ \hat{Y}(z) &= G_{PM}(z) \cdot U(z) \end{aligned} \right\} \dots\dots\dots (13)$$

と書かれる。そこでモデルパラメータの適應則は、 k

番目サンプル値に対し、誤差を $e(k) = y(k) - \hat{y}(k)$ とすれば

$$\hat{p}(k) = \hat{p}(k-1) + K_p [e(k) \hat{y}(k-1)] \dots (14a)$$

$$\hat{b}_i(k) = \hat{b}_i(k-1) + K_i [e(k) u(k-1)],$$

$$i=1, 3 \dots (14b)$$

$$e(k)$$

$$\begin{aligned} y(k) &= \frac{\hat{p}(k-1) \hat{y}(k-1) + \sum_{i=1}^3 \hat{b}_i(k-1) u(k-i)}{1 + K_p \hat{y}^2(k-1) + \sum_{i=1}^3 K_i u^2(k-i)} \\ &\dots (14c) \end{aligned}$$

によって与えられる⁽⁹⁾。初期条件 $b_1(0)=0.6$, $b_2(0)=0.2$, $b_3(0)=0.1$, $\hat{p}(0)=0.9$, $e(0)=0$, 適応利得 $K_1=K_2=K_3=0.1$, $K_p=0.01$ における $\hat{y}$, $\hat{b}$ の応答と同図(b), (c)に示す。 $b_1=0.2218$, $b_2=-0.154$, $b_3=0$, $p=0.9989$ に至るまでに約 10 s を要している。この結果は、変化の時定数が数秒で、振幅が $\pm 20\%$ 程度のパラメータ変動は MRAS によって追跡し得ることを示唆している。

〈5.2〉 MRAS 機構をもつ FTSC MRAS 機構を FTSC に応用すれば、図 5 のようにモデル出力 $\hat{y}$ とプラント出力 y の誤差を検出してモデルパラメータを修正し、その結果得られるパラメータによって制御利得および観測器パラメータを更新することができる。

$G_p(z)$, $G_{PM}(z)$ の形式および適応則は (3) および (14) と同じにして、5 KJ SM の制御特性のシミュレーションを行なった。 G_p と G_{PM} が一致している場合の充電、保持、放電の基準入力パターンに対する制御特性は、図 9 (a) に見るように PID, およびむだ時間つき一次遅れ制御に比べて極めて忠実に基準入力に追従している。この系に時間的に変動する外乱が加わる場合には、MRAS による同定の乱れにより応答が振動的になることが予想される。計算機出力 $u(k)$ に換算して、 $u(k)$ の最大値の $\pm 10\%$ 以内のランダムな外乱が加えられるときの応答特性を同図 (b) に示す。微細な振動が駆動電圧波形には見られるが、SM 電流にはなく系は安定である。

プラントパラメータが変動する場合については、各パラメータが $\pm 20\%$ 以内の振幅でそれぞれ独立にサンプル周期ごとに変動すると想定して得られたシミュレーション結果を同図 (c) に示す。この場合には電圧波形にわずかな振動があるが、電流波形は基準入力に正確に追従している。〈5.1〉節のモデルパラメータ追従特性から、 G_{PM} は G_p のパラメータ変動には追従していないが、制御特性は安定である。

(a) G_p と G_{PM} 一致外乱なし

(b)

(c)

図 9 MRAS つき有限時間整定制御特性

Fig. 9. Characteristics of FTSC with MRAS.

また MRAS による適応効果は、動特性のパラメータ変動がシミュレーションにおけるよりもゆるやかな場合に、一定電流保持モードにおいて顕著となり高精度が得られると予想される。

6. 検 討

I-C ユニットにおける SM 電流の DDC 制御のための PID, むだ時間つき一次遅れおよび FTSC の各制御方式の特性を、実験とシミュレーションによって考察した。それぞれの特長は以下のである。

(1) PID 制御

(a) 演算 補償演算は簡易で固定小数点演算が可能。演算時間は TLCS 12 A で 1/360 s におさまる。しかし本来アナログ式制御に適し、微分補償の効果が現れない。

(b) 最適設計と制御特性 周波数応答法とシミュレーションにより簡単に最適パラメータが選定できる。最適設計においても変換出力電圧はオーバシュートがある。2種のマイクロコンピュータ TLCS 12 A および LSI-11/23 による実験結果は同様である。

(2) むだ時間つき一次遅れ追従

(a) 演算 デジタル式専用の制御方式である。固定小数点補償演算が可能で、TLCS 12 A による演算時間は 1/360 s におさまる。

(b) 最適設計と制御特性 調整パラメータは時定数 $1/\lambda$ およびむだ時間 θ の二つに限られ、 λ を大にするほど追従特性はよくなるが、サンプル周期の2倍周期の振動が顕著になる。シミュレーションと特性方程式より容易に最適パラメータを選定できる。変換装置利得の非線形特性を正確に補償する必要がある。制御パラメータの設定精度が要求され、その値が広げられた数にたつて分布するときには、浮動小数点演算可能な LSI-11/23 を用いねばならない。

(3) FTSC

(a) 演算 補償演算は簡単であるが、浮動小数点演算を必要とする。DEC LSI-11/23 による演算時間は 1/60 s 程度と見積られる。

(b) 最適設計と制御特性 制御対象動特性によりフィードバックおよび積分利得が一意的に定められる。基準入力追従特性は極めて優れているが、動特性同定の誤差とパラメータ変動により追従精度は劣化する。MRAS によるモデル適応機構の付加によりこの問題は解決可能である。

以上のように制御アルゴリズムを入念にし、状態ベクトルフィードバック制御を適用するまでに至ると高精度制御特性が得られる。それに伴い動特性の同定を正確にする必要性が増し、演算時間も長くなることが免れない。要求される制御特性仕様に対して適切な制御方式を使い分けねばならない。

7. む す び

小形 SM とサイリスタ変換装置の組合せによる I-C ユニットの制御について、SM 電流の DDC フィードバック制御の開発を行なった。PID、むだ時間つき一次遅れ

および有限整定制御についてマイクロコンピュータによる制御演算アルゴリズムを導出し、シミュレーションと実験によりその制御特性を検討し、次のような結果が得られた。

(1) マイクロコンピュータに適切な入出力インターフェースを結合する計算機制御系により SM の DDC 制御を行ない得ることを実証した。

(2) PID、むだ時間つき一次遅れ補償については、最適パラメータの選定法を導き、シミュレーションと実験とがよく一致する適切な制御特性を得た。

(3) FTSC については、シミュレーションにより優れた制御特性が得られること、そのためには動特性の正確な同定を必要とすることを明らかにした。

(4) プラント動特性の変動においても、FTSC 制御特性の劣化を避けるため MRAS 適応制御の応用を検討した。I-C ユニットの試験により MRAS による動特性パラメータ追跡特性を確認したうえ、MRAS 付き FTSC の制御特性をシミュレーションし、制御系の安定性を明らかにした。

以上のように小形 I-C ユニットの DDC 制御を実証したが、大形ユニットとして 500 KJ SM の制御系を開発中で⁽¹⁰⁾、これらの成果を適用する予定である。

(昭和 56 年 5 月 15 日受付)

文 献

- (1) 村上・今尾・八杉・西村:「サイリスタ変換装置による超電導マグネットの制御」電学論 B 98, 477 (昭 53-5)
- (2) M. Hirano, Y. Murakami, E. Ito & M. Nishimura: "A Digital Control System for Superconducting Magnet", *Tech. Rep. Osaka U.* 28, 401 (1978)
- (3) T. Taniguchi, T. Hirata, Y. Murakami & M. Nishimura: *ibid* II 31, 41 (1981)
- (4) 村上・橋本・西村:「超電導マグネットとその制御系の動特性推定」電学論 B 102, 129 (昭 57-3)
- (5) J. B. Dahlin: "Designing and Tuning Digital Controllers", *Instrum. Control Sys.* 41, 77 (1968)
- (6) K. C. Chiu, A. B. Corripio & C. L. Smith: "Digital Control Algorithms", *ibid* 57 (Oct. 1973)
- (7) D. M. Auslander, Y. Takahashi & M. Tomizuka: "Direct Digital Process Control", *Proc. IEEE* 66, 2, 199 (1978)
- (8) Y. Takahashi, M. Tomizuka & D. M. Auslander: "Simple Discrete Control of Industrial Processes", *Trans. ASME M and C* 354 (Dec. 1975)
- (9) 高橋: システムと制御第 2 版下 (1978) 岩波書店
- (10) Y. Murakami, T. Okada, J. Yamamoto, Y. Inuishi, A. Mitsuishi & M. Nishimura: "0.5 MJ Superconducting Pulse Magnet for Energy Storage" *IEEE Trans. Magnetics* MAG-17, 1, 505 (1981)