UDC 621.382.323:621.3.062.2

パワー MOSFET の直列接続

研究開発
ノート
58 - B22

准員 石川 義康・正員 大熊 繁・正員 岩田 幸二 (名古屋大)

パワー MOSFET を高電圧装置に用いるには、素子の直列接続が必要となる。本研究は MOSFET を用いて直列接続の方式であるトータムポール接続を行ない、単相電圧形インバータを構成し、その高周波特性の改善および電圧不平衡の改善を行なうものである。

トータムポール基本回路を図 1 (a) に示す。FET S_1 がオンすると FET S_2 のゲートソース間に電圧が加わり S_2 もオンする。しかし FET のゲートソース間にはキャパシタンス C_{gs2} が存在するので、 S_2 のゲートソース間電圧 V_{gs2} は $(1/2)C_{gs2}R$ の時定数で立ち上がり、 S_2 のターンオンに時間がかかる。これを改善する回路を図 1 (b) に示す。 S_1 がオンしたとき、コンデンサ C_1 から C_{gs2} に電荷を供給し、電圧 V_{gs2} はすばやく立ち上がる。しかし、 C_1 のそう入は S_1 と S_2 のオフ時の電圧分担に不平衡を引き起こす。そこで図 1 (c) に示すように、コンデンサ C_2 をそう入してキャパシタンスの不平衡を是正し、電圧不平衡を改善する。

MOSFET を各電極間にキャパシタンスをもつスイッチと考えると、図 1 (c) は図 1 (d) の回路に書き換えることができる。図 1 (d) で S_1 , S_2 がデューティ 50% でオン、オフして定常状態になったときの回路方程式を立て、この方程式を解くことにより C_1 , C_2 の値を求める。結果を図 2, 図 3 に示す。MOSFET

図 1 トータムポール接続
Fig. 1. Totem pole connection.

図 2 直流電圧 V とキャパシタンス C_1
Fig. 2. Capacitance C_1 vs. voltage V .

図 3 直流電圧 V とキャパシタンス C_2
Fig. 3. Capacitance C_2 vs. voltage V .

図 4 出力電圧波形
Fig. 4. Output voltage waveforms.

($C_1 = 730 \text{ pF}$)

図 5 電圧分担
Fig. 5. Drain source voltages.

Series Connection of the Power MOSFETs. By Yoshiyasu Ishikawa, Associate, Shigeru Okuma, Member & Koji Iwata, Member (Faculty of Engineering, Nagoya University).

石川義康: 准員, 名古屋大学工学部電気学科
大熊 繁: 正員, 名古屋大学工学部電気学科
岩田幸二: 正員, 名古屋大学工学部電気学科

は 2SK 343 を用いた。

図 4 は C_1 による出力電圧波形の改善を示す。図 5 は C_2 による電圧不平衡の改善を示す。

(昭和 58 年 3 月 14 日受付, 同 58 年 7 月 26 日再受付)