1000kV 高速接地開閉器の零ミス電流遮断試験法の開発

正員	山形芳文	(東京電力)	正員	新海 健	(東芝)
正員	西郷寿展	(東芝)	正員	日置 功	(東芝)
正員	三宅信之	(東芝)	正員	鈴木克己	(東芝)
正員	横田岳志	(東芝)	非会員	山下正二	(東芝)
正員	小島宗次	(東芝)			

Development of Current Interruption Testing Methods with Delayed Zero Passing for 1000kV HSGS

Y.Yamagata, Member (Tokyo Electric Power Company), T.Shinkai, Member,
H.Saigo, Member, I.Hioki, Member, N.Miyake, Member, K.Suzuki, Member,
T.Yokota, Member, S.Yamashita, Non member, S.Kojima, Member (TOSHIBA Corporation)

A high speed grounding switch (HSGS) will be adopted in the 1000kV transmission system in Japan. HSGS is required to interrupt a current, which does not pass a current zero for 80ms, as a special duty. Therefore, new testing methods are necessary to verify the interrupting performance with delayed zeros in high power laboratories. Generally, computer simulations are efficient for the development of interruption testing methods. Interaction between the circuit and the arc plays an important role in the process of current interruption. Therefore, it is essential to take appropriate arc characteristics into account. In this paper, computer simulation technique with arc characteristics will be applied to some testing circuits and newly developed interruption testing methods with delayed zero passing will be evaluated theoretically and experimentally.

キーワード： 1000kV 送電, 高速接地開閉器, 零ミス電流, 遮断試験, アーク抵抗

1. まえがき

電力需要の増加に伴う遠隔地からの長距離大電力送電対応の一環として1000kV送電が計画されている。この系統においては、送電線故障時の高速度再開路を確実にするため、高速接地開閉器 (HSGS) が日本で初めて採用される。事故が発生すると遮断器の遮断動作に続いて線路両端に接続された HSGS を投入し、健全他相からの誘導電流を HSGS に転流させることにより短時間でアークを消滅させ、再び HSGS を遮断して再送電を可能にするものである⁽¹⁾。

また、系統解析によって、故障条件によっては上記の誘導電流の他、最大80msもの時間零点を迎えない零ミス電流が発生する現象が明らかになった⁽¹⁾。この電流を遮断するため HSGS は特殊仕様の接地開閉器となっており^(2, 3) その性能を検証する試験法についても新しい手法の開発が必要となった⁽⁴⁾。本論文では HSGS の特殊責務である零ミス電流遮断性能を検証するための試験法について述べる。

2. 1000kV高速接地開閉器の零ミス現象

図1に示したように線路両端の HSGS の開路動作を行うとき、先行する HSGS は健全相からの鎖交磁束により発生する電磁誘導電流を、後続の HSGS は健全相との静

電結合により発生する静電誘導電流を遮断する⁽¹⁾。

HSGS の開路直前に、他の健全相で後追い故障が発生し、この故障電流からの大きな直流分を含んだ誘導分と健全相からの誘導電流が相殺すると、零点を迎えない零ミス電流が発生することがある⁽¹⁾。HSGS では送電線が電源から切り離されているにも関わらず、他相からの誘導電流によって零ミス電流が発生する点が、3・2節で述べる従来系統の零ミス現象^(5, 7)と異なる特徴である。この零ミス電流は、後追い故障が除去されれば解消されるが、零ミス状態の継続時間は最長で80msに達することがある。これは希有なケースであるが、系統の信頼性を確保するために零ミス電流遮断性能確保は不可欠である⁽⁴⁾。

1000kV系統現象の解析結果からまとめられた HSGS の遮断試験仕様を表1に示す。

図1 HSGS の誘導電流遮断

Fig.1. Induction current interruption of HSGS

表1 HSGS 遮断試験仕様

Table 1. Specifications of interruption tests for HSGS

	通常条件		零ミス条件	
アーク時間 ms	0 ~ 50		50 ~ 80	
線路互長 km	200	40	200	40
電磁誘導電流遮断				
遮断電流 kA(rms)	5.8	7.0	3.5*	7.8*
TRV 波高値 kV	640	410	170	65
TRV 上昇率 kV/ μ s	0.79	1.15	0.26	0.46
静電誘導電流遮断				
遮断電流 kA(peak)	1.2	0.52	3.5*	7.8*
TRV 波高値 kV	900	700	570	390

* は平均値

3. 零ミス電流源の検討

〈3・1〉 零ミス電流試験のポイント

実系統と同等の回路構成で誘導により零ミス電流を発生させることは、電源容量の制限により困難である。疑似的にHSGSの零ミス電流現象を実現するために、以下のような手法が考えられる。

- (i) 短絡発電機電流とコンデンサバンクの直流電流重畳。
- (ii) クローバ回路の利用⁽⁶⁾。
- (iii) アーク延長回路との合成。
- (iv) 整流器の利用。

しかし、これらの方法は、シーケンスの複雑さ、回復電圧の発生法、現有試験設備能力等を考慮すると、我々にとって実用的な方法ではない。そこで、新しい零ミス電流源を構成する必要がある。

一般に、大電力試験場で遮断試験を実施する場合は、遮断エネルギー、遮断点の電流変化率、過渡回復電圧上昇率及び回復電圧等を実系統と等価にする必要がある。しかし、合成遮断試験などで、アーク抵抗による供試電流の減衰及び電流歪みが問題となることがある。零ミス電流遮断試験ではアーク時間が非常に長いため、このアーク抵抗の影響が顕著となる。場合によっては、電流が早期に零点に達し遮断されてしまう可能性がある。電源容量の限られた大電力試験場では、80msものアーク時間を維持するためには、アーク抵抗を考慮して試験回路を検討し、限られた電源を有効に利用することがポイントとなる。

〈3・2〉 従来系統における零ミス現象発生メカニズム

新しい零ミス電流源を構成するために、従来系統における零ミス現象発生メカニズムの解析的検討から開始した。従来系統における零ミス現象も、系統定数や故障条件に依存する希有なケースであるが、一般には一次故障に引き続き発生した後追い故障の電流に、交流分振幅に対して100%を超える直流分が含まれる場合である。ここで、EMTPによる計算例を示す。

(i) 三相回路の例(図2)

(a)に示した回路において、(b)に示した位相で、R相・

(a)回路

(b)波形

図2 三相回路の零ミス現象

Fig.2. Delayed current zero in an unbalanced 3 phase Circuit

(a)回路

(b)波形

図3 単相三線式回路の零ミス現象

Fig.3. Delayed current zero

in a circuit with single phase 3 Lines

T相で一次故障(地絡①)、S相で後追い故障(地絡②)が発生した場合、R相の事故電流が零ミス電流となる。この回路では、中性点で後追い故障が発生した場合も零ミス現象が発生する可能性がある。

(ii) 単相三線式回路の例(図3)

(a)に示した回路において、(b)に示した位相で、第一相で一次故障(地絡①)、第二相で後追い故障(地絡②)が発生した場合、中性線に零ミス電流が発生する。

以上の計算例をヒントに試験回路構成を検討した。

SB: 保護遮断器, SM, SM₂: 投入開閉器
SH: 補助遮断器, Tr: 変圧器

図4 非対称三相回路を用いた試験回路

Fig.4. A testing circuit with an unbalanced 3 phase circuit

(a) 等価回路

- E_{R1} : 大地と R_1 間の電圧
(E_{S2} , E_{T2} も同様)
- E_N : 大地と中性点 N 間の電圧
- E_{NR2} : N と R_2 間の電圧
(E_{NS2} , E_{NT2} も同様)
- E_{R1R2} : R_1 と R_2 間の電圧
(E_{S1S2} , E_{T1T2} も同様)
- E_{R2S2} : R_2 と S_2 間の電圧
(E_{S2T2} , E_{T2R2} も同様)

(b) 一次側電流・電圧ベクトル

図5 非対称三相回路の電流源等価回路とベクトル図

Fig.5. Vector diagrams and an equivalent circuit of the current source with the unbalanced 3 phase circuit

〈3・3〉 非対称三相回路を用いた零ミス電流源

図2の零ミス現象を基に、非対称三相回路を用いた零ミス電流試験回路を構成した(図4)⁽⁷⁾。本試験法においては、二相短絡時の直流分電流が、三相短絡時の交流分電流

よりも大きくなるように負荷側の各リアクトル L_2 , L_3 , L_4 を設定することにより、零ミス電流を発生する。したがって、A相のインピーダンスは他相に比べ大きくなければならない。

ここで、供試器に加わる電流源供給電圧(バック電圧) E_B を回路理論から求め、検討する。図4の非対称三相回路の電流源回路において、変圧器一次側と二次側供試相のみ取り出した等価回路を図5(a)に示す。二次側供試相のインピーダンスは一次側に換算している。また、変圧器一次側の各電圧及び電流のベクトル図を図5(b)に示す。電源部を $\Delta-Y$ 変換して中性点 N を求めた。ベクトル図の E_{R2S2} から電流源供給電圧 E_B を次のように求めることができる。

$$E_B = E_{R2S2} \{ (V_2 / \sqrt{3}) / V_1 \} \quad \dots \dots (1)$$

ただし、 V_1 及び V_2 はそれぞれ変圧器の一次側、二次側電圧である。

筆者らの試験設備の事情に合わせた回路条件で計算すると、二次側電圧 $V_2 = 48.5 \text{ kV}$ に対して、電流源供給電圧 $E_B = 3.8 \text{ kV}$ となる。HSGSのアーク電圧は数kV程度であるから、この場合の電流源供給電圧 E_B はアーク電圧と同程度となり、十分な零ミス電流を供給できない可能性も考えられる。しかし、電源容量の制約のため、二次側電圧をさらに上げることは容易でない。

〈3・4〉 単相合成回路を用いた零ミス電流源

図3の零ミス現象を基に、零ミス電流試験回路を構成した(図6)⁽⁴⁾。これは、二台の短絡発電機から直流分を含む電流を重畳するものである。他相からの二つの誘導電流を二電源で模擬することにより等価的に零ミス電流を発生させるものと理解することができる。

図6の単相合成回路の場合、電流源供給電圧 E_B は重ね合わせの原理・キルヒホフの法則を用いて、簡単な代数計算で求めることができる。

$$E_B = E_1 - \frac{E_1 - E_2}{1 + (E_2 I_1) / (E_1 I_2)} \quad \dots \dots (2)$$

ただし、 E_1 , E_2 はそれぞれ短絡発電機 G_1 側, G_2 側の変圧器二次側電圧(タップ電圧)、 I_1 , I_2 はそれぞれ G_1

SB: 保護遮断器, SM: 投入開閉器
SH: 補助遮断器

図6 単相合成回路を用いた試験回路

Fig.6. A testing circuit with a superimposed single phase circuit

側、 G_2 側から HSGS に流れ込む電流である。ここで、筆者らの試験設備事情に合わせた回路条件で計算すると、二次側電圧 $E_1 = -E_2 = 190\text{kV}$ (E_1 と E_2 の位相差 180°) に対し、 $E_3 = 35.2\text{kV}$ (E_1 と同相) となり、アーク電圧に比べ高い値となる。単相回路の設備では、三相回路と異なり、二次側電圧 E_1 、 E_2 を 190kV 程度まで上げることが可能である。

4. 試験及び計算方法

〈4・1〉 非対称三相回路を用いた試験方法

図4の回路を用いた試験法における試験手順は以下の通りである。保護遮断器 SB、補助遮断器 SH、HSGS を閉、投入開閉器 SM、補助投入器 SM_2 を開の状態とする。ついで、短絡発電機 Gen を励磁し、直流分最大となる位相で SM を投入すると、A 相と B 相に二相短絡電流が流れる。その数 ms 後に C 相の SM_2 を投入して三相短絡電流を流すと零ミス電流が発生するので、HSGS を開極する。さらに、電流零点の直前で SH を開極して HSGS を電流源から引き離し、電圧源をトリガーすれば、電流遮断後、過渡回復電圧と回復電圧を印加することができる。

〈4・2〉 単相合成回路を用いた試験方法

図6の回路を用いた試験法における試験手順を以下に述べる。保護遮断器 SB、HSGS を閉、補助遮断器 SH、投入開閉器 SM を開の状態とする。ついで、同期させた短絡発電機 G_1 、 G_2 を励磁し、 G_1 の電流直流分が最大となる位相で投入開閉器 SM を投入して、 I_1 を HSGS に通電させる。10ms 後に SH を閉路して G_2 から I_2 を流す。 I_2 の直流成分が適当であれば、遮断電流は零ミス電流となる。零ミス電流の発生後 HSGS を開極し、所定のアーク時間で SH を開極すれば零ミス状態は解消し、遮断は完了する。過渡回復電圧は、電圧源を別途用意するか、二次側電圧が高ければ直接試験にて実現する。

〈4・3〉 計算方法

EMTP による回路解析を用いて試験回路を検討した。ATP 版の TACS 機能を用いてアーク特性を模擬し、アーク抵抗による電流減衰を調べた。ここでは、零点近傍の現象はそれほど問題とならないため、簡易なモデルを用いた。すなわち、HSGS モデル器の実測値より求めた実験式でアーク電圧を模擬し、電流値と電極間距離の関数となる非線形抵抗として扱った^(4,8)。この実験式の妥当性を検証するために、同時に Mayr モデルによる計算も行った。また、本解析では補助遮断器はアーク時間が HSGS に比べて短いため、アーク特性を模擬していない。

5. 計算結果及び試験結果

図4及び図6の試験回路を用いた HSGS 零ミス電流遮断試験の解析例を、それぞれ図7(a)及び(b)に示す。(a)は変圧器二次側電圧 $V_2 = 48.5\text{kV}$ 、(b)は二次側電圧 $E_1 = -E_2 = 190\text{kV}$ の結果である。アーク電圧を考慮した場合と無視した場合の計算結果を示した。(b)については、Mayr

(a)非対称三相回路による

(b)単相合成回路による

図7 供試電流の計算例

Fig.7. Calculation results of the interrupting current

(a)非対称三相回路による

(b)単相合成回路による

図8 零ミス電流遮断試験の結果

Fig.8. Testing results of the current interruption

モデルを用いた計算結果も併せて示した。本解析例の非対称三相回路条件(a)では予測したようにアーク抵抗による電流減衰が著しく、零ミス電流を80ms維持できない。単相合成回路条件(b)では電流が減衰するものの、80msのアーク時間を達成している。また、Mayr モデルによる計算結果との比較から、実験式による簡易的なアーク特性が有効であることがわかる。

次に、本解析例と等価な回路条件で実施した試験結果の

オシログラムを図8(a)及び(b)に示す。試験結果とアーク抵抗を考慮した計算結果を比較すると、HSGSの開極時間や振幅等に相違があるものの、非対称三相回路ではアーク時間20ms前後で遮断されてしまうのに対し、単相合成回路ではアーク時間80ms以上を達成するという点で一致した傾向を示している。

6. 考察

〈6・1〉 非対称三相回路における電流減衰

図7、8の解析及び試験結果より、図4の非対称三相回路においては、3.3節で予測したようにHSGSの極間に発生するアークにより零ミス電流が減衰し、仕様のアーク時間を達成する前に遮断されてしまうことが明らかになった。これは、先に述べたように電流アークを維持する実質的な電圧である電流源供給電圧 E_B がアーク電圧と同程度のためと考えられる。ここで、仕様の零ミス電流を達成可能な回路条件を明らかにするためにさらに条件を変えて回路解析を行った。変圧器二次側電圧 V_2 (タップ電圧:線間電圧)を30kV~300kVまで変化させ、平均電流値を3.8kA一定となるようにインピーダンスを設定した。電流零点直前の半波波高値のアーク抵抗の影響による減衰率(アーク抵抗を無視した場合の波高値に対する割合)を表2に示す。

この結果によると、アーク時間80ms以上維持するのに必要な最低の二次側電圧 V_2 は解析上140kVである。しかし、この場合電流はアークの影響を無視した場合に比べ33%も減衰してしまうので、確実に仕様の零ミス電流を実現し、試験の信頼性を高めるためには、裕度をみてさらに高い二次側電圧が必要である。ところが、筆者らの試験設備では、三相で二次側電圧 $V_2=140$ kV以上、平均電流7.8kAを供給するのは困難である。したがって、三相回路の場合には、電源容量をフルに用いても仕様の零ミス電流を実現するのは難しい。言い換えれば、この方法では電源容量を効率的に利用していないことになる。

表2 アーク抵抗による電流減衰(非対称三相回路)

Table2.Relation between the transformer voltage and decrease of current

変圧器二次側電圧 V_2 [kV]	130	140	150	200	300
電流波高値の減衰率 [%]	×	33	32	20	13

×はアーク時間 80ms 未満を示す

〈6・2〉 単相合成回路における電流減衰

図6の単相合成回路についても同様に条件を変えて回路解析を行った。変圧器二次側電圧 E_1, E_2 (タップ電圧:線間電圧)を30kV~300kVまで変化させた。電流零点直前の半波波高値のアーク抵抗の影響による減衰率を表3に示す。

この結果によると、アーク時間80ms以上維持するのに必要な二次側電圧(線間電圧)は $E_1 = -E_2 = 150$ kV程度である。図7、図8の解析及び試験は二次側電圧 $E_1 = -E_2 = 190$ kVで実施した。単相の設備能力では、三相と異なり

表3 アーク抵抗による電流減衰(単相合成回路)

Table3.Relation between the transformer voltage and decrease of current

変圧器二次側電圧 $E_1 = -E_2$ [kV]	140	150	200	300
電流波高値の減衰率 [%]	×	20	10	6

×はアーク時間 80ms 未満を示す

190kV程度の二次側電圧が可能である。この場合、式(2)より計算すると30kV以上の電流源供給電圧 E_B が得られているため、余裕をもって、仕様の零ミス電流を実現できたことがわかる。

〈6・3〉 単相合成回路の利点

単相合成回路の場合、三相回路に比べて高い二次側電圧を利用することが可能で、その結果十分な電流源供給電圧が得られ、零ミス電流を実現できることが明らかになった。さらに、式(2)が示すように、単相合成回路の場合は電流源供給電圧が電流値に依存することが特徴である。図7の回路条件で I_2 だけを変化させた場合の電流源供給電圧を表4に示す。 $I_1 = I_2 (=4.8$ kA)のとき、電流源供給電圧は零となり試験不能となる。したがって、二電源からの電流値も考慮して回路条件を決定する必要がある。

ここで、変圧器二次側電圧 E_1, E_2 の数通りの組み合わせについて、 I_2/I_1 をパラメータとした場合の、位相空間における単相合成回路の特性曲線を図9に示す。横軸に零ミス電流直流分、縦軸に電流源供給電圧を取っている。

表4 単相合成回路における電流源供給電圧

Table 4. Supply voltage of the current source

第二電流源電流 I_2 [kA]	2.8	3.8	4.8	5.8	6.8
電流源供給電圧 E_B [kV]	50	22	0	-18	-33

図9 単相合成回路の特性曲線

Fig.9. Characteristic curves of the superimposed single phase circuit

ただし、交流分及び直流分の条件設定は以下で求められる。

$$\begin{aligned} \text{交流分} &= I_1 - I_2, \\ \text{直流分} &= (I_1 + I_2) / |I_1 - I_2| \end{aligned} \quad \dots (3)$$

$I_2/I_1 \rightarrow \infty$ 及び $I_2/I_1 \rightarrow 0$ のとき、電流源供給電圧は上昇し、直流分は減少する。 $I_2/I_1 \rightarrow 1$ のときは、直流分が増加し、電流源供給電圧は減少する。零ミス電流試験では、十分な電流源供給電圧に加えて、大きな直流分が零ミス状態の維持を容易にする。図中の一点鎖線は、表1の試験仕様で、遮断電流3.5kA、アーク時間80msの零ミス電流遮断試験を実現するための臨界条件を示し、上述の回路解析から求めたものである。この曲線上の値を上回る供給電圧と直流分の条件を設定すれば、理論的には試験の実現が可能となる。また、筆者らの設備容量の制約による限界は、実線($E_1 = -E_2 = 190\text{kV}$)に相当する。したがって、図中の一点鎖線と実線に囲まれた、斜線領域が実際の零ミス遮断試験可能領域となる。この図は、試験に要求される電流値、アーク時間、電流波形等に応じて、適切な回路条件を知るための指針となる。

以上の検討から、単相合成回路では、三相回路に比べて設備能力的に余裕があることに加えて、合成する電流値のバランスを変化させることによって、電流源供給電圧が上昇し、設備能力を有効に活用することができるという利点が明らかになった。

〈6.4〉 過渡回復電圧の発生

最後に、過渡回復電圧の印加について簡単に述べる。単相合成回路を電流源とした場合、電圧源を別途用意した合成試験法が可能であるが、HSGSの零ミス電流遮断試験の場合、二次側電圧が非常に高いので直接試験で規定の回復電圧を実現することが可能となる。図10(a)及び(b)に回路構成例を示す。図10(a)の回路構成は、基本的には図6と同等であるが、補助遮断器SHを開極した後に高い回復電圧を発生させるために、 G_1 側の変圧器を直列に接続している。図10(b)では、さらに進み小電流用のコンデ

ンサバンクCを挿入し、SH₁, SH₂を開極することで仕様の回復電圧を供試器に印加する。

7. むすび

HSGSの特殊な責務である、最大80msの間零点を迎えない零ミス電流の遮断性能を検証するために、零ミス電流を発生する二つの試験法を開発した。その内、条件設定の自由度が高い単相合成回路を用いた試験法により、遮断電流、過渡回復電圧、アーク時間などHSGSの試験仕様を満足する試験を実施し、試験法の妥当性を示した。

(平成8年1月25日受付、同年4月23日再受付)

参考文献

- (1) 渡辺勉・小笠原勝彦・上林亮・寺澤禎則・横田岳志:「1000kV高速接地開閉器に関する系統解析」, 電気学会開閉保護研究会, SP-94-50, p51 (1994)
- (2) 山形芳文・寺澤禎則・日置功・中嶋文雄・溝口均・野嶋健一・池田久利:「1000kV HSGSの開発」, 電気学会開閉保護研究会, SP-94-88, p117 (1994)
- (3) Y.Yamagata, K.Tanaka, Y.Terasawa, T.Shinkai, H.Mizoguchi, I.Hioki, K.Suzuki, T.Yokota: "Development of Interrupting Chamber for 1000kV HSGS with Delayed-Zero-Current Interrupting Performance", Proceedings of EMPD95, No.1, p404 (1995)
- (4) 寺澤禎則・新海健・西郷寿展・三宅信之・鈴木克己・池田久利:「HSGSの遮断試験法の開発」, 電気学会開閉保護研究会, SP-94-83, p69 (1994)
- (5) 渡辺勉・小笠原勝彦・田中俊輔:「1000kV系統における零点推移現象解析」, 電気学会開閉保護研究会, SP-94-49, p41 (1994)
- (6) 寺澤禎則・亀井健次・森山貴旨・中村等・笹森健次・松田道明:「1000kV高速接地開閉器の遮断試験法」, 平6電気学会全国大会, No. 11, p72 (1994)
- (7) M.Ishikawa, H.Ikeda, S.Yanabu, M.Yamamoto: "Numerical Study of Delayed-Zero-Current Interruption Phenomena using Transient Analysis Model for an Arc in SF6 Flow", IEEE PAS-103, No.12, p3561 (1984)
- (8) M.Yamamoto, S.Yamashita, H.Ikeda, S.Yanabu: "New Short Circuit Testing Facilities to Cope with the Recent Development of GIS", IEEE PAS-104, No.1, p150 (1985)

図10 過渡回復電圧を考慮した直接試験回路

Fig.10. Testing circuit with TRV

山形 芳文 (正員) 1953年11月3日生まれ。78年3月横浜国立大学大学院工学研究科電気工学専攻修士課程修了。同年4月、東京電力(株)入社。以来、変電所の建設及び変電機器の開発・保守業務に従事。

新海 健 (正員) 1969年3月4日生まれ。93年3月早稲田大学理工学研究科修士課程修了。同年4月、(株)東芝入社。以来、ガス遮断器の開発及び遮断現象の研究に従事。

西郷 寿展 (正員) 1954年12月6日生まれ。73年3月大分県立津久見高等学校電気科卒業。同年4月、(株)東芝入社。以来、遮断器の合成試験法及び送変電機器の開発に従事。

日置 功 (正員) 1960年2月4日生まれ。84年3月名古屋大学工学部電気工学科修士課程修了。同年4月、(株)東芝入社。以来、ガス遮断器、ガス絶縁開閉装置の設計及び開発に従事。

三宅 信之 (正員) 1947年6月10日生まれ。68年3月久留米工業高等専門学校電気工学科卒業。同年4月、(株)東芝入社。以来、遮断器の合成試験法及び送変電機器の開発に従事。

鈴木 克己 (正員) 1951年6月27日生まれ。78年3月東京電機大学工学研究科電気工学専攻修士課程修了。同年4月、(株)東芝入社。以来、ガス開閉装置の開発、アーク現象の研究に従事。工学博士。93年電気学会進歩賞受賞。IEEE 会員。

横田 岳志 (正員) 1958年2月15日生まれ。82年3月横浜国立大学大学院電気工学専攻修士課程修了。同年4月、(株)東芝入社。以来、変電機器の開発に従事。IEEE 会員。

山下 正二 (正員) 1935年7月18日生まれ。59年3月明治大学電気工学科卒業。同年4月、(株)東芝入社。以来、遮断器の合成試験法及び送変電機器の開発に従事。

小島 宗次 (正員) 1939年3月30日生まれ。63年3月東京大学電気工学科卒業。同年4月、(株)東芝入社。以来、主として避雷器及び絶縁協調関連に関する業務に従事。工学博士。IEEE 会員。