系統解析計算における粒度と並列計算の効率 およびアプリケーションの形式

正員 山本 将人 (東京電力)

Computation Efficiency of Parallel Systems Related to Grain-Size and Application Form in Power System Calculation

Masato Yamamoto, Member (Tokyo Electric Power Co.)

Much study to enhance the calculation speed of power system analysis by means of utilizing parallel systems have been proposed. However, the speedup gained in these systems have been small compared to other applications such as circuit simulation mainly due to the smallness of the problem size of power calculations. The before mentioned studies had concentrated on so called "space parallel computing", therefore parallel implementation grain is small due to the inherent size of power system calculation.

In this paper, we first study the effect that the ratio of data transmission time to calculation time per grain has on the speedup of total calculation. We show that the smaller ratio raises the efficiency of parallel implementation. Larger grain size of the problem generally yields smaller ratio. Thus, it is shown that attaining a larger grain size is important. In the power system calculation, there is a method called time-domain-parallel computing whose algorithm produces larger grain size. The other application form which results in much larger grain size is multiple cases analysis. We studied the composition methods of these parallel implementations of transient stability analysis using a MIMD distributed memory type parallel processor system.

On a 16 PE system, we attained a speedup of 6.3 in time-domain-parallel computing and a speedup of up to 15.8 in multiple cases parallel analysis. These values are much larger than the speed up in space parallel computing which was less than 2.0

キーワード：系統解析，過渡安定度計算，並列計算，時間軸並列計算，多ケース並列解析，粒度，並列計算効率

1. はじめに

マルチプロセッサ計算機の出現以来，並列計算機アーキテクチャ技術の進歩，並列アルゴリズムの開発など並列計算技術は最近目覚しく発展しており，多くの計算処理に優れた成果が得られている⁽¹⁾。

電力系統解析分野においても並列計算技術の研究が進められており，その発表も多い^{(2)~(10)}。それらの研究は主として高速計算によって系統現象速度と同等以上の速度で解析することを目的としており，並列性の高いアルゴリズムの開発および適用に力点がおかれている。

このような形式のアプリケーションの場合では，電子回路シミュレーション⁽¹⁾のような他の大規模計算に比べ計算規模が小さいことなど，系統解析固有の性質により，プロセッサ使用個数に対する計算速度向上比が小さく，プロセッサが数個程度の少ない領域で最適個数となり，それ以上に個数を増やしても並列効果が向上しない問題がある。

特に最近の RISC など処理性能が優れてきたプロセッサを用いた並列計算機は計算高速化への寄与は大きい，並列性能が低下する傾向が見られる。

著者らは，この問題が並列処理する際の処理単位の大きさ（粒度）によるもので，1 処理単位の計算時間とその計算に必要な外部データの通信時間の比が並列効果に影響を及ぼすことに着目した。

系統解析計算はその用途によってアプリケーションの形式は様々である。従来系統解析計算の並列計算に関する研究は空間並列計算が多いが，更に粒度を大きくするアルゴリズムまたはアプリケーションの形式には時間軸並列計算および多ケース解析計算があり，粒度は空間並列計算，時間軸並列計算，多ケース解析計算の順に大きくなる。特に多ケース解析計算は系統運用計画時に多用され，その計算実行時間の短縮による高能率化が，また最近実現を見，高度化への動向を示している系統セキュリティ評価システムはリアルタイムに多ケース計算を実行するので，高速計

算が必要である。このような高速計算に並列計算を用いる場合には、効率の高い方式の適用が望まれる。

本論文では、系統計算において、通信性能の影響の大きさおよび並列粒度増大の並列効率向上効果を示し、続いて実行頻度が多く、計算時間の長い過渡安定度計算を対象とし、従来述べられているアルゴリズムから並列粒度の大きいアプリケーションの形式まで範囲を広げて、その効果を検証する。

また並列粒度の大きい計算には、MIMD および分散メモリ型計算機が適することを共有メモリ型機と比較して述べる。

2. 並列計算の性質

〈2・1〉 一般単純モデルにおける通信時間の影響

一般に並列計算における並列性を高めるには、アルゴリズムの並列性が大きいことのほかに、並列処理のために分割した一計算部分について、計算時間に対するその計算に必要なデータ通信時間の割合を小さくする必要がある。このことを理想化した並列計算モデルを用いて説明する。

並列計算モデルは並列処理 1 回のもので、均一に分割され、分割数は使用するプロセッサ数に比べて十分大きい。逐次計算部分は全くない完全並列モデルである。このとき、使用プロセッサ数と計算速度向上比 (speedup: 1 プロセッサ使用時の計算速度を 1 とする) との関係は (1) 式で示され、それを図示したものが図 1 である。(1) 式は付録 1 に示すように導いた。

$$\text{speedup} = \frac{N_p}{1 + (N_p - 1)K} \quad (1)$$

ここに、 N_p : プロセッサ使用個数、 K : 分割 1

図 1 通信時間-計算時間比と計算速度向上比
Fig. 1. Speedup depending on the rate of transmission time to calculation time.

単位分の計算時間に対するデータ通信時間の割合

図 1 が示すところによれば、並列性能 (プロセッサ使用数に対する計算速度向上倍数の比) を高めるには K の値を小さくしなければならないことがわかる。

また、RISC など性能進歩の著しい最新のプロセッサは、パイプライン方式の採用や処理ビット数の拡張により 1 クロック内の処理力が強化されているので、通信性能がそれに伴って向上しないと K は大きくなり、並列性能が低下する原因になる。 K を小さくするには並列粒度を大きくする方法および通信時間を短縮する方法がある。

〈2・2〉 系統送電網並列計算における通信時間の影響

系統計算において、発電機または負荷母線内計算は母線ごとに独立で高い並列効率を得られるものの、送電網計算はデータ依存部分があり、逐次計算や通信を伴うので、並列効率が低下し、系統計算全体の並列効率に大きく影響する。モデル系統の送電網線形方程式 (アドミタンス行列を係数とする連立一次方程式) 求解計算の並列効率に与える通信時間の影響を並列計算時間のシミュレーションで示す。モデル系統は 167 母線 (うち発電機母線は 40) 構成であり、その送電網の構造的特徴を要約して図 2 に示す。

方程式求解並列アルゴリズムは、文献 (10) において開発した並列消去 LU 分解 (前進消去を含む) および並列後退代入であり、いわゆる直接法を用いた。シミュレーションは、1 回の方程式求解計算を始めてから終了するまでの、ソースプログラム上における四則演算および通信の総数をコンピュータを用いて数えて、総計算時間を推計し、速度向上比を求める方法である。

通信時間は、積和算 ($a_{ij} = a_{ij} - a_{ik} * a_{kj}$) 1 計算時間を 1 単位としたとき、1 データのプロセッサ間伝送時間 (T_t) で表す。 T_t を 0.1 から 6.0 まで変化させてシミュレーションを行った。シミュレーションに用いる仮想並列計算機のアーキテクチャは、各プロセッサは局所メモリを有し、全プロセッサを接続する 1 本の共有バスで、各プロセッサはシリアルに通信を行うものとする⁽¹⁰⁾。

シミュレーション結果を図 3 に示す。また、同図に本モデル送電網線形方程式求解を汎用並列計算機 Cenju 2⁽¹⁹⁾

母線数	167
総ブランチ数	210
ノード・アドミタンス行列	
(母線数と実部、虚部成分数との積)	
次数	167×2
非零要素数	527×4
非零占有率	0.019
行平均非零要素数	3.16×2
行最大非零要素数	7×2
並列 LU 分解時並列消去母線数 (処理順)	
[51] [35] [26] [17] [11] [8]	
[6] [4] [3] [2] (5)	
ただし、[] 内: 並列処理母線数	
() 内: 逐次処理母線数	

図 2 モデル系統送電網の構造的特徴

Fig. 2. Structural profile of the model power system network.

図3 送電網方程式並列計算における通信時間の影響

Fig. 3. Influence of communication time on power network equation parallel calculation.

図4 通信量低減のマッピング効果

Fig. 4. Effect of mapping reducing communication.

(粗粒度計算に適している⁽¹⁾;詳細は第4章参照)を用いて速度向上を実測した結果を■印でプロットした。

このシミュレーションにおいても、通信時間が短いほど並列による速度向上比が高くなることが示されている。また、Cenju2の実測値はシミュレーションでの $T_t=3.0$ の曲線に近い(ただし、プロセッサ結合網が両者で異なることから厳密な数値比較はできない)。

通信時間を短縮して並列速度向上比を大きくする方法に、プロセッサ間の通信量を低減するマッピングがある。図4は、図3に示したシミュレーション(マッピングは無作為)で、プロセッサ数が4個および8個におけるそれぞれプロセッサ間通信データの総数が最小になるようなマッピングを施したときの $T_t=3.0$ の速度向上比曲線を示し

たものである。マッピングはビジュアル法(人の目を用いる方法)で行った。このマッピングによりプロセッサ4個のとき最大63%、8個のとき最大42%の速度向上となり、通信量低減による速度向上効果が確認できた。

分割グループ間のカット数を減らしてマッピングを最適化するアルゴリズムは、ミニカット法⁽²⁰⁾が優れている。ただし、送電網線形方程式を求解するときのマッピング最適化に適用するためには、並列処理グループ内で母線交換する制約ルール、また発電機内計算を含む場合は、発電機母線間で交換処理する制約ルールを付加する改良が必要である。

3. 過渡安定度の並列計算

系統解析計算にはアプリケーションの形式が幾つかあり、第2章で述べた並列粒度もアプリケーション形式のパリエーションを利用することにより、コントロールが可能である。本章以降、実行頻度が多く、計算量も多い安過渡安定度計算とアプリケーション形式に応じた効率の高い適用について、並列粒度面からの検討、検証を進める。

〈3・1〉基本計算式およびアルゴリズム 系統の過渡安定度計算は、定常運転中の系統に短絡などの外乱によって生じる系統状態の急変により、発電機が新しい平衡を求めて応答するときの系統状態量を時間軸に沿って求解するもので、方程式は次のように表現される。

$$\left. \begin{aligned} f_d(\dot{x}_d, x_d, x_s, x_w) &= 0 \\ f_s(x_d, x_s, x_w) &= 0 \\ f_w(x_s, x_w) &= 0 \end{aligned} \right\} \dots\dots\dots (2)$$

ここに、 x_d , x_s , x_w は状態変数を分類して表したもので、それぞれ発電機および負荷の微分方程式で記述される変数、発電機とその母線変数相互の関係を代数方程式で記述される変数および送電網母線の変数を表す。 f_d , f_s , f_w はそれぞれ発電機および負荷の状態を微分方程式で記述するときの関数形、発電機とその母線変数相互の関係を記述する関数形および送電網変数の関係を表す関数形である。

発電機の動的記述はParkの詳細モデルで示される。その詳述は省略し文献(11)に譲る。また負荷の動的記述は文献(12)に述べている。各関数による変数グループの関係構造は、 f_d および f_s は発電機および負荷母線ごとに独立である。

また、 f_w は送電網母線相互の関係でネットワーク構造であり、次式の形式によって表すことができる。

$$[Y + Y_l + Y_g]V - Y_g E_g = 0 \dots\dots\dots (3)$$

ここに、 Y , Y_l , Y_g はそれぞれ送電網アドミタンス行列、動的負荷アドミタンスおよび発電機初期過渡リアクタンス背後と発電機母線間のアドミタンスであり、 V , E_g はそれぞれ母線電圧および発電機内部誘起電圧である。

Y 行列は極めて疎の構造であり、 Y_l , Y_g は Y 行列の対角要素に加わるだけであるので $(Y + Y_l + Y_g)$ 行列の構造は Y 行列のそれと同じである。

数値解法アルゴリズムは、微分方程式の解法に四次の

Runge-Kutta-Gill 法 (以下, RKG 法と略記) および Trapezoid 法 (TRP 法) を用いる。TRP 法に用いられる Newton-Raphson 法 (NR 法) の修正方程式は, 全発電機および送電網の状態変数に相当するヤコビ係数を一括し 1 行列にして解く方法を用いる。これらのアルゴリズムのとき送電網方程式求解は線形になるので, 線形解法を用いればよい。

〈3・2〉 空間並列計算 (通常の場合) 過渡安定度計算を並列計算する場合, 通常は計算対象系統に事故を発生させ, その後の系統状態を時間軸に沿って 1 ステップずつ, 求めようとする時間経過後までを逐次に解く, いわゆる 1 計算ケースを高速に行う目的で並列計算が行われる。この並列計算は次節に述べる時間軸並列計算と対比させて空間並列計算とも呼ばれている。

このときの並列アルゴリズムは, 比較的計算量がまとまっている発電機母線内計算部分は発電機ごとに独立であるため, 発電機単位に別々のプロセッサに割り当てればよく, 効率の高い並列計算ができる。一方, 送電網計算は極めて疎な行列を係数とする線形方程式を解く問題で, 並列性の乏しい計算部分であり, アルゴリズムの研究も多くなされている。

線形方程式の並列解法には, 並列消去 LU 分解法⁽¹⁰⁾ (PLU 法) を用いる。この方法は, 送電網方程式の並列計算のために開発された直接解法であり, fill-in 数の割合も小さいので総計算の高速化にも役立つ。

〈3・3〉 時間軸並列計算 過渡安定度計算のように, 時間軸に沿った計算は複数 step を同時に求解することも可能であり, 時間軸に並列処理を適用するアルゴリズムも提案されている⁽¹³⁾⁽¹⁴⁾。時間軸並列計算は 1 回に解く状態変数が多くなり, それに伴って粒度が大きくなるので, 第 2 章に述べた性質によって並列効果が良くなることが期待できる。

1 回に解く時間 step 数を N_t とすれば, 方程式および状態変数の数は 1 時間断面の場合の N_t 倍になる。

この方程式を一括して TRP 法により解くアルゴリズムについて次に述べる。

$x^{(s)}, x^{(s+1)}$ を, それぞれ s および $s+1$ 番目 step の変数ベクトルとすれば, それに対応する修正方程式 $F^{(s)}, F^{(s+1)}$ は;

$$\left. \begin{aligned} F^{(s)}[x^{(s)}, x^{(s-1)}] &= b^{(s)} \\ F^{(s+1)}[x^{(s+1)}, x^{(s)}] &= b^{(s+1)} \end{aligned} \right\} \dots\dots\dots (4)$$

である。ここに, $b^{(s)}, b^{(s+1)}$ はそれぞれ残差を表す。この修正方程式を消去法で解くとき x_s の消去によって;

$$F^{(s+1)}[x^{(s+1)}, x^{(s-1)}] = b^{(s+1)} \dots\dots\dots (5)$$

を得る。

この消去のとき, 次 step 分の修正方程式係数が更新され, それ以外には影響しない。

従って, 最初の消去は全奇数番目 step を独立かつ並列に行うことができる。次に, 未消去 step について新たな番号を付けるとして, その全奇数番目を同様に消去する。

逐次に行えば N_t 回の消去処理が必要になるのに対し, この方法では $\log_2(N_t)$ 回の消去を行えばよい。本方法をパイナリー消去法と呼ぶ。

消去完了後の修正方程式は, 1 から N_t のすべてのステップ i について;

$$F^{(i)}[x^{(i)}, x^{(0)}] = b^{(i)} \dots\dots\dots (6)$$

の形となる。ここに, $x^{(0)}$ は初期状態の変数値である。この方程式は各 step 独立に求解できるので, ここでも並列計算を行うことができる。

〈3・4〉 多ケース並列解析 系統多ケース解析は, 前節までに述べた 2 種類のアルゴリズムのように演算レベルでの処理手順によって並列処理を実現するものでなく, 従来ケースごとに逐次計算している解析を計算ケースレベルで並列に解析するものもある。このときの粒度は一般に非常に大きいので, 並列計算の効率からいえば理想的である。

その理由は;

《並列数》 多ケースのためかなりの数の並列数がある。

《逐次部分の割合》 小さい。

《プロセッサ間通信》 各ケース独立に計算を完結するので入出力時を除きケース間通信は考慮しなくてよい。

《粒度》 最も大きい。

など, 並列計算処理の効率を高めるうえで有利な条件を備えている。この形式の並列処理が適用できるアプリケーションは限定されるが, 実行頻度が多くまた計算量が多いことから高速計算の必要性も強いので, 並列計算によって効率を高めることができればその適用効果は大きい。

本節においては, 系統多ケース解析が現在系統解析分野で実際に行われている例, および今後必要とされる例を取り上げ, 並列計算を適用するためのアルゴリズムとモデル構築を行う。

(1) 系統計画または系統運用計画時解析 系統多ケース解析の実行例として, オフラインで実行されている系統計画および系統運用計画作成時の解析がある。現在ワークステーションまたはメインフレーム計算機を用いて行われており, 多数のケース条件を計算開始前に整えておき, 一度の実行で結果を得るものである。

系統計画および系統運用計画作成時における多ケース解析は, N_s 個の系統構成条件ケースについて N_f 個の事故条件を与え, 潮流計算および過渡安定度計算などの系統解析を行うもので, 現在では逐次に行っており, そのモデルフローチャートを図 5(a) に示す。これを図 5(b) に示すモデルフローチャートのように $N_s \times N_f$ 個のケースに展開し, 複数個のプロセッサに分担させれば多ケース並列処理が可能である。

$N_s \times N_f$ の大きさは系統の規模や解析業務の種類によって異なる。系統運用計画計算の実施例に, 事故条件数 N_f が約 30 で行うものがあり, これと系統構成条件数 N_s (少

図 5 多ケース解析の流れ図

Fig. 5. Flowchart of power system multiple cases analysis.

なくとも数ケースは行う)を乗ずると、計算ケースは数百になる。このように、計算ケース数の多い業務を効率の良い多ケース並列計算で行えば時間短縮効果が大きい。

EPRIにおいては、系統信頼度解析システム(SYREL)における contingency evaluation(偶発事故評価)を、Intel社製 hypercube 機 iPSC/1 を用いて多ケースの評価解析を並列に行い、高い並列効率が得られると報告している⁽²¹⁾。

(2) オンラインセキュリティ評価システム オンラインによる系統セキュリティ評価システムは、高度な解析技術を用いて系統運転状態の健全性に関する情報を得、電力系統の信頼度管理を行おうとするシステムであり、古くから提唱されている⁽¹⁵⁾。現在、過潮流や電圧不安定など特定の単現象を対象としたものが実現している。

大規模系統は複雑多様な不安定現象を内在させており、これらの潜在現象を漏れなく的確に評価するには高度な解析を様々な角度から行う必要がある。この広範囲現象全体を評価する技術の実現について現在研究が進められている。

その課題の一つは、オンラインリアルタイムでの評価解析を高速化することであり、多ケース並列計算は並列処理能力の限界を解消するものとして期待できる。

多ケース並列計算のプロセッサの利用効率は：

利用効率=(平均 PE 計算時間)/(最大 PE 計算時間)で示される。ここに、PE はプロセッサ要素(プロセッサ、メモリーおよび通信制御・支援プロセッサなどを1セットにまとめ、複数装備する場合の1単位となる)を示す。利用効率の式が示すように、効率を高めるには各プロ

セッサの計算時間が均等になるように計算ケースを割り当てることである。

4. 並列計算機による検証

(1) 検証の目的 系統解析計算の並列粒度と並列効率の関係を実並列計算機を用いて評価し、粒度が大きくなれば並列効率が高まることを検証する。

(2) 検証モデルおよび計算種類 系統モデルは167母線(うち40は発電機母線)であり、図2に示したモデル系統と同一である。発電機の動的モデルはParkの詳細モデル⁽¹¹⁾を用い、制御機能には標準的なAVRおよびガバナ制御による回転数一定制御を組み入れた。近年では、発電機にPSSなど高度な制御機能が装備されることが多いが、本検証ではこれらを入れていない。PSSを組み入れても計算量はわずかの差異であり、系統状態動揺曲線は変わるが、並列処理速度の検討には影響はない。負荷には動的負荷モデルを用いた(第3章参照)。

解析は3秒間の過渡安定度計算について、①空間並列計算、②時間軸並列計算、および③多ケース並列解析計算の3種類のアルゴリズムおよびアプリケーションにより粒度を変える。③については図6の流れ図により、ケース条件は系統構成1、事故点ケース16とし、初期値計算のための潮流計算を1ケース、事故点を変えた過渡安定度計算16ケースで検証する。また、並列計算のプロセッサ個数は比較ベースケースとして1個、並列計算ケースとして2倍ずつ16個まで増す。

(3) アルゴリズム アルゴリズムは第3章に述べた方法により行うが、この検証で特に追加または変更した点

について記す。

(i) RKG 法のと き送電網線形方程式の LU 分解による求解には計算誤差を反復改良するプロセスを組み入れた。実際には 1 回で反復を終えており、誤差は十分小さい。

(ii) TRP 法では系統条件変更時の収束が不安定なため、負荷を定アドミタンスとし動的変化計算を省略した。負荷母線内計算量は発電機母線内計算量に比べ十分小さいので、この省略が全体の計算時間に及ぼす影響は無視できる。

(iii) 多ケース並列計算では初期値計算の潮流計算に NR 法を用いた⁽¹⁶⁾。

(4) 並列計算機 検証には並列計算機に NEC 社製 Cenju 2⁽¹⁹⁾ を用いた。本並列計算機の PE は CPU に VR 3000 を 2 個 (1 個は通信用)、浮動小数点コプロセッサに VR 3010、64 M バイトの主メモリのほか送受信装置などが装備されており、全 PE 数は 32 である。PE 相互の接続網には多段接続網が採用され、スイッチングユニット (SU) には 4×4 パケット交換型クロスバスイッチ

が用いられている。この多段接続網方式は、各 PE 間通信距離 (スッチング回数) の最大が他のアーキテクチャに比べ短縮され、同期手順および 1 PE から複数 PE に向けて同一データを伝送するマルチキャストを能率良く行うことができる特長がある (図 7 参照)。

この並列計算機のアーキテクチャ形式を類別すれば、MIMD、分散メモリー型である。

(5) 検証結果 検証結果を計算時間および計算速度向上比について表 1 に示す。また、図 8 には空間並列計算および時間軸並列計算のプロセッサ個数を変えたときの速度向上比を対数軸上にプロットしたものを示す。図 9 に多ケース並列計算の結果を同様に示す。

(i) 空間並列計算 空間並列計算における速度向上比は 2 倍に満たない。このことは、系統計算固有の規模、構造によるもので、文献 (3) ~ (5) などによっても同程度である。また、プロセッサの世代が新しく演算性能が良くなるほど全体の計算は速くなるが、速度向上比は小さくなる傾向がある。このことは文献 (17) にも述べられている。ちなみに、TRP 法の同じ計算を Cenju 2 よりも世代の古い並列計算機 Cenju⁽¹⁸⁾ (構成諸元を付録 2 に示す) を用いて行った場合の計算時間と速度向上比を表 2 に示す。この結果は Cenju 2 を用いた場合に比べ高い並列性能を示しており、並列計算適用の効果が明確に示されている。

(ii) 時間軸並列計算 時間軸並列計算の結果を空間

図 6 検証に供した多ケース並列解析流れ図
Fig. 6. Sample flowchart of multiple cases analysis.

並列計算機諸元

型式名	Cenju 2
製造社	NEC
CPU	VR 3000
CPU ビット数	32
CPU 数	32
浮動小数点演算器	VR 3010
クロック周波数	25 MHz
単体 MIPS	25
単体 MFLOPS	12.5
ローカルメモリー	64 M バイト/PE
PE 接続トポロジー	多段接続網
PE 間転送速度	40 M バイト/秒

図 7 並列計算機 Cenju 2 の構成

Fig. 7. Configuration of the parallel computer "Cenju 2".

表 1 検証結果 (並列計算時間)

Table 1. Test result—parallel computing time.

PE 数	空間並列計算		時間軸並列計算		多ケース並列解析 (16-case)	
	RKG	TRP	TRP (64-step)	TRP (32-step)	RKG	TRP
1	110 (1.00)	77 (1.00)	735 (1.00)	399 (1.00)	3,843 (1.00)	2,966 (1.00)
2	112 (0.98)	76 (1.00)	384 (1.91)	214 (1.86)	1,938 (1.98)	1,527 (1.94)
4	99 (1.11)	62 (1.24)	211 (3.49)	126 (3.17)	972 (3.95)	828 (3.58)
8	93 (1.18)	52 (1.49)	134 (5.49)	93 (4.23)	487 (7.89)	475 (6.24)
16	100 (1.10)	51 (1.50)	116 (6.32)	100 (3.96)	243 (15.81)	238 (12.46)

注) RKG: Runge-Kutta-Gill 法を用いた場合

TRP: Trapezoid 法を用いた場合

表中 () 内は PE 1 個に対する速度向上比を表す。

図 8 空間並列および時間軸並列計算の速度向上比

Fig. 8. Speedup of space-parallel and time-parallel calculation.

図 9 多ケース解析計算の速度向上比

Fig. 9. Speedup of multiple cases analysis.

並列計算の結果と比べ図 8 に示す。これにより、本研究の主題である粒度を大きくして並列効果を高めることの効果が認められ、64 step 一括並列計算では最大 6.32 倍、32 step 一括並列計算では最大 4.23 倍の速度向上となった。

しかし実計算時間は、特に並列計算しないプロセッサ 1 個のときでは時間軸 step を逐次に解く場合と比較したとき、並列計算 step 数が 64 の場合で 9.5 倍、32 の場合で 5.18 倍の時間がかかっており、並列効果が高いことを織り込んで空間並列計算より速度は遅くなっている。このことは、多 step を同時に解くことにより状態変数が多くなり、修正方程式求解時に収束までの反復回数が多くなることによるものと考えられる。ただし、収束特性は系統規模、構成など系統特性にも関係しているので、直ちにこの方法に利得がないとはいえない（母線数 30 の系統で時間

表 2 Cenju による並列計算の速度向上比
Table 2. Speedup of parallel calculation on Cenju.

PE 数	計算時間 (秒)	速度向上比
1	1,235.060	1.000
2	706.920	1.747
4	417.130	2.961
8	273.580	4.514
16	222.970	5.539

軸逐次解法に対する多 step 同時解法の時間比をプロセッサ 1 個で比較し 64 step で約 6 倍、32 step で約 3.5 倍という結果を得ている。

またバイナリー消去法は消去最終段に近づくとき消去 1 回の並列数が少なくなり逐次消去の形に近づくので、step 数が大きいと効果も大きい、step 数が少ないと並列効果も低下するアルゴリズムの性質がある。これらの問題が改善できるアルゴリズムについて更に検討する価値がある。

(iii) 多ケース並列解析 粒度が大きいことの効果が顕著に表れており、PE 16 個で RKG 法の時最大 15.81 倍の速度向上比を得るなど、ほぼ理想に近い効率である。

図 9 の曲線 a は微分方程式の解法に RKG 法を用いた場合であり、各 PE に割り当てたケースの計算時間に差がなく均等であるため、理想に近い速度向上比が得られている。曲線 b は微分方程式の解法に TRP 法を用いた場合であり、速度向上比は理想に近いがわずかに PE 利用率が低下している。この理由は、各計算ケースの故障条件により動揺振幅の大きさが異なり、各時間ステップの収束までの反復回数に差が生じるため各 PE の計算時間がばらつき、全計算が終了するまでにいくらかの遊び時間があるためである。

5. 並列計算機の形式

本研究の主題は、並列計算粒度を大きくすることによって並列効率を高めようとするものである。その効果を発揮するためには、その計算構成に適したアーキテクチャの並列計算機を使用する必要がある。

特に多ケース並列解析ではプロセッサ間の独立性が高く各プロセッサの計算内容、扱うデータの相互の関連性が薄い。このような計算構成では次のような並列計算機形式であることが条件となる。

(1) 各プロセッサは独立して計算を行うので MIMD (Multiple Instruction streams Multiple Data streams) 型がよい。

(2) 各プロセッサは独立した計算をそれぞれ異なるデータにアクセスするので、競合しないためにメモリーをプロセッサごとに配置した分散型がよい。

上述の並列計算機メモリー方式の適性を検証するため、40 個の独立な発電機内部計算塊（過渡安定度計算の部分）を、分散メモリー型および共有メモリー型並列計算機を用いて行ったものとして、両方式をシミュレーションにより

図 10 多ケース並列解析時のメモリ方式と並列効率

Fig.10. Memory type and parallel efficiency of multiple cases analysis.

比較した。想定計算機の CPU は RISC (VR 4400), バスはともに共有バスとした。シミュレーションは実行レベルプログラムと実入力データを用い, 演算数から計算時間を詳細に推計する方法である。プロセッサ間通信, データアクセスおよびキャッシュメモリの効果も実際の動作, 時間に近い状態を与えたものである。

両メモリ方式による並列計算速度向上比曲線を図 10 に示す。同図によれば, 分散メモリ方式はプロセッサ個数に比例して速度が向上している (プロセッサ 16 個で比例線から離れ, やや低下しているのは計算塊個数が 40 で, 各プロセッサの計算分担量に差があるためで, 並列計算の本質的な効率低下ではない)。共有メモリ方式の速度向上曲線は, プロセッサ個数 16 個で 4 倍台とプロセッサ個数効果が低下している。

6. おわりに

本研究は電力系統解析計算においてアルゴリズムからアプリケーションの形式まで範囲を広げ, 並列粒度を大きくすることによって並列計算の効率を高める研究である。

系統計算で一般に行われている空間並列計算に対して, 粒度の大きい時間軸並列計算および多ケース並列解析計算を取り上げて検討, 検証した。その結果, 粒度を大きくすることは並列計算効率を高めるうえで効果的であり, 特に多ケース並列解析計算が高い並列効率を示している。

多ケース解析は実行される機会も多く, また系統セキュリティ評価システムなどのように, 計算機を高度に利用する技術の実現が可能になることを考えれば, この解析を並列計算することは系統解析計算の能率向上や系統技術発展のうえで意義が大きいと思う。

なお, 著者らは, 系統計算を空間並列で計算する際の, 特化して適した並列計算機アーキテクチャの検討も行って

おり, この結果を別の機会に提案する予定である。

本論文の研究は, 中田登志之 (NEC), 栗田養逸 (NEC) および白戸幸正 (NEC 情報システムズ) の各氏に, 共同研究による御協力を賜った。感謝する次第である。

(平成 7 年 11 月 30 日受付, 同 8 年 5 月 13 日再受付)

文 献

- (1) 中田登志之: 「並列処理の応用—回路シミュレーションを中心として—」, 電学論 C, 113, 928 (平 5-11)
- (2) 佐々木博司: 「電力系統の静的状態推定における並列計算アルゴリズムについての研究」, 同上 B, 102, 825 (昭 57-12)
- (3) 横山明彦・関根泰次: 「感度行列を用いた電力潮流分割並列計算手法の開発およびダイアゴナル手法との比較」, 同上 B, 104, 757 (昭 59-11)
- (4) 佐々木博司: 「電力系統の静的状態推定における並列計算アルゴリズムについての研究—逆行列補助定理の適用」, 同上 B, 106, 1029 (昭 61-12)
- (5) 塩沢孝則・横山明彦・関根泰次: 「需給バランスを考慮した並列処理のための電力系統の自動不平等分割」, 同上 B, 108, 483 (昭 63-10)
- (6) 北原竜也・大山 力・芹沢康夫: 「帯行列連立方程式の並列処理による電力系統解析の高速化」, 同上 B, 109, 205 (平元-5)
- (7) 稲吉宏明・大澤靖治・本間琢也: 「電力潮流計算における連立一次方程式の直接写像形並列処理による高速化可能性について」, 同上 B, 111, 869 (平 3-8)
- (8) 大山 力・荻部孝史: 「疎行列処理の並列化による電力系統解析の高速化」, 同上 B, 112, 609 (平 4-7)
- (9) A. Molerato, 天野雅彦, 小海 裕: 「スバースベクトル法と逆行列法の組み合わせによる電力系統過渡安定度の並列計算法」, 同上 B, 113, 1120 (平 5-10)
- (10) 山本将人: 「LU 分解における並列消去法」, 同上 B, 114, 873 (平 6-9)
- (11) 関根泰次: 電力系統過渡解析 (昭 59) オーム社
- (12) 山本将人: 「系統電圧安定性解析のための動的負荷モデル」, 電学論 B, 114, 1278 (平 6-12)
- (13) F. L. Alvarado: "Parallel Solution of Transient Problems by Trapezoidal Integration", *IEEE Trans. Power Apparatus Syst.*, PAS-98, No. 3, 1080~1088 (May/June 1979)
- (14) M. L. Scala, M. Brucoli, F. Torelli & M. Trovato: "A Gauss-Jacobi-Block-Newton Method for Parallel Transient Stability Analysis", *IEEE Trans. Power Systems*, 5, No. 4, 1168~1177 (Nov. 1990)
- (15) 関根泰次: 「電力系統の信頼度制御」, 電学誌, 89, 1626 (昭 44-9)
- (16) 関根泰次: 電力系統解析理論 (昭 46) 電気書院
- (17) S. L. Lin & J. E. Van Ness: "Parallel Solution of Sparse Algebraic Equations", *IEEE Trans. Power Systems*, 9, No. 2, 743~749 (May 1994)
- (18) 中田登志之・田辺記生・梶原信樹・松下 智・小野塚裕美・浅野由裕・小池誠彦: 「並列回路シミュレーションマシン Cenju」, 情報処理, 31, 593 (平 2-5)
- (19) 松下 智・山内 宗・中田登志之・小池誠彦: 「並列マシン Cenju 2 のアーキテクチャ」, 情報処理学会計算機アーキテクチャ研究, 95, No. 3, 17~23 (平 4)
- (20) B. W. Kernigham & S. Lin: "An Efficient Heuristic Procedure for Partitioning Graphs", *Bell Tech. J.*, 49, 291~307 (1970)
- (21) D. J. Boratynska-Stadnica & J. E. Van Ness: "Concurrent Computation of Power System Reliability", *EPRI Report*, EL-6125 (Dec. 1988)

付 録

1. (1)式の導き

ここに, N_c 個の大きさの, 同じ大きさに分割された計算の単位があるものとする。この N_c 個の計算単位を N_p 個のプロセッサで 1 回の並列計算を行う。ただし, N_c は

N_p に比べて十分に大きいものとする。また、1 回の並列計算が終わると各单位が同じ量のデータを他の計算単位に向けて通信する。データ通信は受信単位が同一プロセッサにあるときは行わず、他のプロセッサにある計算単位へ向け、共有伝送路を用いて各プロセッサが順番に連続して行う。このときの計算およびデータ通信に要する時間は；

$$T_{N_p} = \tau_c \left(\frac{N_c}{N_p} \right) + \tau_t N_c \left(\frac{N_p - 1}{N_p} \right) \dots\dots\dots (付 1)$$

ここに、 T_{N_p} は 1 回の計算とデータ通信を終えるまでの時間、 τ_c 、 τ_t はそれぞれ計算単位の計算時間およびデータ通信時間を示す。

プロセッサが 1 個のときの計算時間は；

$$T_1 = \tau_c N_c \dots\dots\dots (付 2)$$

である。

(付 1) 式および (付 2) 式より $K = \tau_t / \tau_c$ として速度向上比 (speedup) を求めると；

$$\text{speedup} = \frac{T_1}{T_{N_p}} = \frac{N_p}{1 + (N_p - 1)K} \dots\dots\dots (付 3)$$

となる。

2. 並列計算機 Cenju の構成諸元

本論文全体では、並列計算機 Cenju 2 を用いたが、一部参考のため Cenju を用いた。その構成諸元を以下に示す。

型式名	Cenju
製造社	NEC
CPU	MC 68020
CPU ビット数	32
CPU 数	64
浮動小数点演算器	WTL 1167
クロック周波数	20 MHz
単体 MIPS	2
単体 MFLOPS	1.6
ローカルメモリー	4 M バイト/PE
PE 接続トポロジー	多段接続網
PE 間転送速度	4 M バイト/秒

山 本 将 人 (正員) 1940 年 3 月 29 日生。1963 年 3 月東京

大学電気工学科卒業。同年 4 月東京電力(株)入社。以来、電力系統の計画、設計、建設、運用および研究開発ならびにエネルギーに関する研究業務を経て、1988 年 10 月よりシステム研究所制御研究室主席研究員として、主に基幹電力系統の安定性解析および運用制御システム技術に関する研究に従事。情報処理学会、IEEE 会員。