電力ケーブル内部分放電自動検出のための アナログ並列ニューラルネットワーク回路の試作

正員 安田 陽 (関西大学)
 正員 原 武久 (関西大学)
 正員 弘津 研一 (住友電工)
 正員 陳 敏 (住友電工)
 正員 磯嶋 茂樹 (住友電工)

An Analog Parallel Neural Network Circuit for Auto-Detection of Partial Discharges in Power Cables

Yoh YASUDA, Takehisa HARA, *members* (Kansai University),
 Kenichi HIROTSU, Min CHEN and Shigeki ISOSHIMA, *members* (Sumitomo Electric Industries)

In order to realize an auto-detection system of a single pulse of partial discharge in power cables, a neural network (NN) system with very fast computation (no more than 1ms) are desired. In this paper, we present a trial manufactured auto-detection NN system using an analog parallel circuit. The feature of this system is adoption of a Random Weight Change learning algorithm, which is suitable for the analog processing without smooth sigmoid function. Experimental results of a manufactured circuit are also investigated.

キーワード：電力ケーブル，部分放電，アナログニューラルネットワーク，Random Weight Change 学習則

1 まえがき

現在，大都市において，架空線に代わって地中ケーブルによる電力輸送が急ピッチで進められている。それに伴い，電力ケーブルの保守・管理が重要な課題となっている。電力ケーブルが異状を生じた場合にこれを検出する方法について様々な提案がなされているが，その中で，電力ケーブルが絶縁破壊を生じる前に，その前兆として発生する部分放電を検出して異状を発見する方法は，検出感度の点で非常に優れた方法と考えられている^{[1][2]}。しかし，部分放電をケーブルから検出する際には，その部分放電と外部から侵入する種々の雑音とを識別する必要がある。この識別をパターン認識能力に優れたニューラルネットワークを用いる試みがいくつか行われている^{[3][4]}。特に文献[6]～[8]の手法では，ニューラルネットワーク(以下NN)は入力された単一のパルス波形が，部分放電波形であるのか雑音波形であるのかを判別するという直接法を採っている。

筆者らは，従来よりNNを計算機ソフトウェア上で構成し，高速な判定が望める直接法により二種類の波形判別を行ってきた^{[6][9]}。しかしながら実用的な観点からは，ある一つの信号の検知後，次の信号を検知するまでに，その波形が真の部分放電があるいは雑音であるのかを判定する必要がある。したがって，演算速度の速い並列アナログ回路で構成し，ケーブルと直接つなぐことにより瞬時に二種類の

波形判別を行わせることを目標としている^[10]。ここで問題なのは，アナログNN回路に従来のバックプロパゲーション学習則(以下BP法)を用いた場合，アルゴリズム中にシグモイド関数が存在するため，アナログ回路でこの滑らかで連続な関数を正確に実現するのが難しいことである。この解決策として，筆者のうちの一人はアナログ並列回路に適した，BP法に代わるRandom Weight Change学習則(以下RWC法)を考案した^[11]。RWC法はシグモイド関数の代わりにそれを線形近似した疑似シグモイド関数を採用することにより，アナログ化の際に大幅な素子点数の削減が期待できるものである。本研究では，アナログ並列NN回路に親和性のあるRWC法を導入し，部分放電判定装置の試作を行った。

本論文では，まず簡単にアナログ回路設計に適したRWC法について紹介を行う。引き続き，RWC法を用いたNNのアナログ回路を試作したので，その構成回路および動作原理について詳細に説明を行う。さらに，そのシステムの評価をCVケーブルを模擬した通信ケーブル回路による模擬実験で行ったのでその結果を報告する。

2 直接法ニューラルネットワークによる 部分放電判別法

部分放電あるいは雑音波形を単発で観測し，それをニュー

ーラルネットを用いて判別する方法は、 ϕ - q 法などの複数の放電発生パターンを観測して判別する方法に比べ、高速に判定することが期待できる。

観測された波形をNNで特徴を抽出して判定させる場合、観測者の能力や測定器の性能によって直流成分や波形観測開始時刻が異なる場合があるが、波形の周波数成分を取った場合、これらの問題点は殆ど無視できるようになる。実際、観測波形をFFT解析した結果をNNに入力する方法を採ると判定率が大幅に上昇することが明らかになっている^[9]。

図1(a)は実際のCVケーブル(長さ10m)中に入射的にボイドを作成し、交流印加により部分放電を発生させたときにケーブル接続部で観測された波形例である。また、図(b)はケーブル外部に気中放電を発生させた際にケーブル接続部で観測された雑音波形とみなせる波形例である。また、図2はそれぞれ図1のFFTスペクトルである。このように部分放電信号／雑音波形両者に特徴的なスペクトルを持つ周波数帯域を選択し、その情報をNNに入力することで、精度良く部分放電を判定することが出来る。

筆者らの研究グループでは、これまで、荷重一括修正法によるBP法^[9]、さらにRWC法^[10]を用いて直接法NN部分放電判定システムを計算機ソフトウェア上で構築し、良好な結果を得ている。

3 Random Weight Change 学習則

ここでは、簡単にRWC法について説明を行い、特にアナログ回路へ導入した際の利点などを従来のBP法に比較して述べる。

3層ニューラルネットワークにおいて、 n 回目の学習時の入力層ユニットと中間層ユニットの間および中間層ユニットと出力層ユニットとの間のシナプス荷重およびそれらの

修正量を $W_m(n)$ 、 $\Delta W_m(n)$ で表す。また、各入力パターン p に対する教師信号と出力信号との二乗誤差を $E_p(n)$ 、全入力パターンに対する最大二乗誤差を $E(n)$ とすると、RWC法では次式に従って荷重を修正する。

$$W_i(n+1) = W_i(n) + \Delta W_i(n+1) \quad (1)$$

$$\text{where } \Delta W_i(n+1) = \begin{cases} \Delta W_i(n) & (E(n+1) \leq E(n)) \\ (-1)^{\text{Random}(n)} \times \delta & (E(n+1) > E(n)) \end{cases} \quad (2)$$

まず、 n 回目の学習時において、最大二乗誤差が上昇した場合、確率過程が発生し荷重は $+\delta$ または $-\delta$ とランダムに修正される。荷重修正後の最大二乗誤差を前回の値とを比較し、小さければ荷重はそのまま修正されず保持され、大きければ再び確率過程が発生する。以上のように式(1),(2)のアルゴリズムに従い、順次学習が進行する。

従来、最小値探索問題に確率過程を導入したアルゴリズムは幾つか報告が見られるが^{[12][13]}、それらは殆どが従来のBP法の問題であるローカルミニマム問題を回避するための手段であり、シグモイド関数を用いているという点では、アナログ化に適しているとは言い難い。それに対して、RWC法はアナログ化に適した疑似シグモイド関数を前提とした方法であり、誤差逆伝搬を確実にするために確率過程を導入しているのが特徴である。結果的にローカルミニマム回避の性能も期待できることが明らかになっているが^[10]、本論文の主題であるアナログ化の観点からは本質的でないので、ここでは単に言及するに留めておく程度にする。また、RWC法は確率収束することが保証されている^[14]。

なお、RWC法を用いた直接法部分放電判定システムは計算機ソフトウェア上のシミュレーションでその妥当性が確認されている^[10]。

図1 部分放電／雑音測定波形

Fig.1 Observed waveforms of partial discharge and noise

図2 部分放電／雑音波形の周波数スペクトル

Fig.2 FFT spectra of waveforms in Fig.1

4 アナログ回路の試作

今回試作した部分放電検出システムは、入力波形の周波数成分を取得する回路(「入力ユニット」)、RWC法で荷重修正量を決定する部分(ここではパーソナルコンピュータ(以下PC)を使用)、ニューロン素子を3層に並べた回路(「演算ユニット」)、入力ユニットから出力されるトリガによって入力波形と演算ユニットの出力を同期させる回路(「表示ユニット」)で構成される。各ユニットはボード上に個別部品で実装されている。

ニューラルネットワークにあたる部分がPCと演算ユニットであり、これらの中で学習が行われる(図3(a))。また、判定時には図3(b)のように接続し、オンラインで判定を行う。

RWC法では、確率過程発生時の学習係数 δ は学習の進展に伴い、例えば次式

$$\delta = \begin{cases} 0.005 & (0.1 < E(n) \leq 1.0) \\ 0.003 & (0.01 < E(n) \leq 0.1) \\ 0.001 & (< E(n) \leq 0.01) \end{cases} \quad (3)$$

のようなスケジュールで減少させていくと学習回数短縮、ローカルミニマム回避の点で有効であることが、計算機シミュレーションで明らかになっている¹⁰⁾。従って本試作機でも同様な学習係数の修正を行った。式(1),(2)で表されるRWC法の荷重修正アルゴリズムおよび式(3)の学習係数の修正などは、技術的には容易にアナログ回路化あるいはチップ化が可能であるが、今回の試作機では製作の都合上、PCに演算を受け持たせた。

以下、各ユニットの構成と動作原理を順次説明する。

4.1 入力ユニットの構成

第2章で述べたように、NNには観測された時系列波形がそのまま入力されるのではなく、各周波数成分に分解される必要がある。「入力ユニット」では、この周波数成分を抽出するために、帯域通過フィルタによって入力波形を周波数成分に分解する回路である。図4にこの回路のブロック図を示す。

本試作機では、帯域通過フィルタによって選択する入力

図3 部分放電検出システムのブロック図

Fig.3 Block diagrams of detection system

図4 入力ユニットのブロック図

Fig.4 Block diagram of SAMPLING-UNIT

波形の周波数成分を2MHz、6MHz、10MHz、30MHzと選択している。これは部分放電/雑音の特徴を抽出するのに必ずしも最適な組み合わせではないが、部分放電判定には十分妥当であることが計算機シミュレーションからも実証されている¹⁰⁾。入力電圧ホールド回路では50μs間隔で各周波数成分の最大値を記憶している。また一方では波形の入力と演算ユニットの出力を同期させるために、波形入力時より40μs遅れたパルスが発生し、表示ユニットへ送っている。

4.2 演算ユニットの構成

図5に演算ユニットのブロック図を示す。ここでは入力層ユニット数4個、中間層ユニット数5個、出力層ユニット数2個の階層型3層NNを構成した。それぞれのニューロンは次節で示す回路構成で並列化されている。なお本試作機では、各層のユニット数はそれぞれ最大5個までを選択できるように作製されている。

演算ユニットは学習時にはPCに接続し、入力ユニットを用いて測定した周波数成分をPCに学習用データセットとして入力し、PCと演算ユニットの間で学習を行う。また、判定時には学習時において決定された荷重がPCから送られて演算を行う。

教師信号はOUT1に対しては部分放電検出用として、部分

図5 演算ユニットのブロック図

Fig.5 Block diagram of MATRIX-UNIT

放電波形の場合10V、雑音波形の場合0Vを与えた。また、OUT2に対してはその逆に、部分放電0V、雑音10Vの教師信号を与えた。

4.3 ニューロン素子の構成

演算ユニット内で使用されるニューロン素子のうち、中間層のニューロン素子のひとつを図6に示す。PCから荷重weightとその荷重をおく場所を指定するアドレス(図の例ではニューロン素子番号AD₁および入力値番号AD_a, AD_b, ..., AD_e)が送られ、荷重はコンデンサに蓄えられる。そして入力値と荷重を乗算器によって掛け合わせ、総和をとった後、疑似シグモイド関数回路に入力し、出力値を出す。

本試作機では以上のようなニューロン素子を合計25個搭載している。RWC法は従来のBP法に比較して学習速度の点で若干劣ることが指摘されているが、ここでは各ニューロン素子での演算が並列で処理される(ここでの演算間隔は50μs)ので演算速度は計算機ソフトウェアに比較して飛躍的に向上するため、学習速度の性能の差は殆ど無視できる程度のものであることがわかる。

4.4 疑似シグモイド関数回路の構成

連続で滑らかなシグモイド関数を精度良くかつ簡潔にアナログ回路上で実現するのは非常に困難である。本試作機では、RWC法を採用しているため、シグモイド関数を区間線形近似した「疑似シグモイド関数回路」を用いることが出来る。これは図7に示すように、高々2個の演算増幅器で容易に実現できる回路であり、図8のような特性曲線を持つ。ここでは中央直線区間の傾きは1.0と設定している。

図6 ニューロン素子の回路図例
Fig.6 An exmple of analog circuits of a neuron

図7 疑似シグモイド関数回路のブロック図
Fig.7 Block diagram of linear-approximated sigmoid function

図8 疑似シグモイド関数(実測結果)
Fig.8 Linear-approximated sigmoid function (measured)

この疑似シグモイド関数回路の採用により、本試作機は素子点数を大幅に削減でき、安価で製造の簡単なアナログNN回路を構築することが可能となっている。

4.5 表示ユニットの構成

この回路は入力ユニットより送られてくるパルスによって波形の入力と判定結果の出力の同期をとり、判定結果を発光ダイオードによって示す回路である。この回路のブロック図を図9に示す。

入力ユニットからのパルスでアナログスイッチが導通状態となり、演算ユニットからの出力値がコンパレータに入力される。部分放電信号表示用ユニット(図中上部)では、演算ユニットからの出力値IN1が10Vであれば部分放電波形、それ以下であれば雑音波形と判断されたとみなすことができる。本試作機では、図8の疑似シグモイド関数の形状からノイズなどの影響も考慮し、コンパレータはその出力値が8.5V以上であるとパルスが発生するように設定した。また、雑音波形表示用ユニット(図中下部)に対してはその逆に、IN2が8.5V以上では雑音とみなしパルスが発生する。コンパレータからのパルス信号がDフリップフロップに入

図9 表示ユニットのブロック図
Fig.9 Block diagram of ANALOG SWITCH

図 10 アナログNN試作機外観写真

Fig.10 Photograph of a trial manufactured analog NN circuit

力されると発光ダイオードが点灯し、観測波形が部分放電あるいは雑音であることを表示する。

試作機は以上の各ユニットにより構成される。図10に試作機外観を示す。PC部を除いた装置全体はスーツケース大程度の大きさである。

5 試作回路による波形の判別

試作回路の性能を評価するため、実験室で行える簡便な評価用部分放電／雑音発生回路を作製し、試作機による二つの波形の判別を行った。ここでは、図11,12に示すように通信用ケーブル3C2Vを複数接続し、中心の接続部を電力ケーブルのジョイント部と想定した。中心接続部にパルス信号SIG(GNDは接地側端子)を与えることによって得られた測定波形INを部分放電波形を模擬し、また、ケーブル端にパルス信号SIGを入力することで外部雑音雑音波形を模擬した。

学習用データセットとして、放電電荷量が100pC、250pC、500pCに相当するパルスを通信用ケーブルに印加したときの波形の各周波数成分測定値を表1に示す。表中の値は入力ユ

図 11 模擬部分放電発生回路

Fig.11 Test circuit to generate partial discharges

図 12 模擬雑音発生回路

Fig.12 Test circuit to generate noises

表 1 試作機評価用回路の学習用データセット

Table 1 Data set for learning of analog NN

(a) 部分 放電		2MHz	6MHz	10MHz	30MHz
	100pC	2.24	2.40	2.40	1.04
	250pC	1.62	2.44	2.38	1.78
	500pC	2.10	2.42	2.50	1.96
(b) 雑音		2MHz	6MHz	10MHz	30MHz
	100pC	0.00	0.00	2.58	0.80
	250pC	0.00	0.30	2.62	1.60
	500pC	0.00	0.94	2.62	1.76

入力ユニットの出力値。単位: V

表 2 試作機による判定結果

Table 2 Results of detection with analog NN

入力波形	部分放電波形				雑音波形			
	OUT1 部分放電検出		OUT2 雑音検出		OUT1 部分放電検出		OUT2 雑音検出	
100pC	8.0	-	2.50	-	0.00	-	10.0	○
150pC	10.0	○	0.00	-	0.00	-	10.0	○
250pC	10.0	○	0.00	-	0.00	-	10.0	○
500pC	10.0	○	0.00	-	0.00	-	10.0	○
1000pC	10.0	○	0.00	-	0.00	-	10.0	○
2000pC	10.0	○	0.00	-	0.50	-	5.2	-

数字は演算ユニットの出力値。単位: V

○印は表示ランプ点灯、-印は不点灯

ニットの出力電圧値をそれぞれ示している。これらの模擬部分放電波形／模擬雑音波形を前章に示す要領で試作機に学習させた。

判定結果として、ケーブルに印加する放電電荷量を100pC～2000pCの範囲で変えて試作機に判定させた結果を表2に示す。表中、OUT1、OUT2は演算ユニットの出力電圧値であり、アナログNNの出力結果を示している。またそのパルス電圧がそれぞれ表示ユニットの部分放電表示用ユニット、雑音波形表示用ユニットに入力され、8.5V以上であれば、それぞれの表示ランプが点灯する。

100pCの部分放電波形の場合と2000pCの雑音波形を判定した場合、部分放電とも雑音とも判定しない結果を出力したが、これは前者は信号が小さすぎ入力ユニットの感度不足ため、また後者は学習用データに比べ入力信号を大きくしすぎたために判定不能になったものと考えられる。しかし、殆どの場合において試作回路による波形の判別が可能であることがわかる。以上により、試作したアナログNN回路が実際の部分放電判定に充分適用可能であると期待できる。

6 むすび

直接法による部分放電検出システムを実現するためには、高速演算が期待できる並列アナログ回路を構築する必要がある。アナログ回路でニューラルネットワークを実現するための学習則として、本論文では、Random Weight Change 学習則を採用した。RWCを用いたNNをアナログ回路で設計・試作し、通信用ケーブルによる模擬実験回路で部分放電／雑音波形を発生させ試作した回路で判別させた。その結果、試作したアナログ並列ニューラルネットワーク回路によって二種類の波形判定が可能であることが明らかになった。

この試作機は一部の機能にパーソナルコンピュータを代用させるなど、改善すべき問題点を幾つか残している。RWC法アルゴリズムにおける学習係数 δ の最適化、NNの各層ユニット数の最適化など、今後さらに改良を加え、より簡潔でかつ判定精度の高いシステムを設計・試作していく予定である。また今回の試作機はボード上への個別部品による実装で製作されたが、信頼性、量産性、携帯性などの点から総チップ化を目指す予定である。

最後に、本研究を遂行するにあたって多大な協力を頂いた京都大学大学院工学研究科(現 関西電力)・茶澤 淳氏、同(現 NEC)・平岩 登氏に厚く謝意を申し上げます。

(平成10年1月30日受付、同10年5月18日再受付)

文 献

- [1] 水谷(編):「部分放電測定と絶縁診断」特集, 電気学会論文誌B, **115-B**, 10, (1995).
- [2] 竹鼻, 関井:「部分放電測定の意義と測定技術の変遷」, 平成9年電気学会全国大会講演論文集[7], S.26, pp.1-4 (1997).
- [3] 電力システムのニューラルネットワーク調査専門委員会:「電力系統へのニューラルネットワーク応用」, 電気学会技術報告, **515** (1994).
- [4] 内田, 平田, 田中, 高橋, 竹鼻:「CVケーブル接続部欠陥の部分放電及び絶縁破壊特性」, 電気学会論文誌B, **115-B**, 10, pp.1185-1192 (1995).
- [5] 戸谷, 松尾, 江島, 鈴木, 遠藤:「超高圧CVケーブル線路の部分放電連続監視システムの開発」, 電気学会電線・ケーブル研究会資料, **EC-95-35** (1995).
- [6] T.Hara, A.Ito, K.Yatsuka, K.Kishi and K.Hirotsu:「Application of the Neural Network to Detecting Corona Discharge Occurring in Power Cables」2nd International Forum on Application of Neural Networks to Power Systems, pp.259-264 (1993).
- [7] 原, 伊藤, 初川, 八東, 岸, 弘津:「ニューラルネットワークによるケーブルの故障診断」, 電気学会電力技術研究会資料 **PE-92-8** (1992).
- [8] 関, 合原, 北井, 弘津:「ニューラルネットワークによる電力ケーブルの故障診断」, 電気学会論文誌D, **110-D**, 3, pp.273-280 (1990).
- [9] 原, 平岩, 弘津, 福永:「電力ケーブル内部分放電のニューラルネットワークによる検出」, 電気学会論文誌C, **116-C**, 7, pp.734-740 (1996).
- [10] 原, 平岩, 広津, 福永:「電力ケーブルの部分放電検出へのニューラルネットワークの応用」, 電気学会電線・ケーブル研究会資料, **EC-92-34** (1995).
- [11] K.Hirotsu and M.A.Brooke:「An Analog Neural Network Chip with Random Weight Change Learning Algorithm」, Proc. of International Joint Conference on Neural Networks, pp.3031-3034 (1993).
- [12] J. Matyas:「Random Optimization」, Automatic Remote Control, **26**, pp.246-253 (1965).
- [13] F.J.Solis and R.J.B.Wets:「Minimization by Random Search Techniques」, Mathematics of Operations Research, **6**, 1, pp.19-30 (1981).
- [14] N.Baba:「A New Approach for Finding the Global Minimum of Error Function of Neural Networks」, Neural Networks, **2**, pp.367-373 (1989).
- [15] 安田, 原, 弘津:「アナログニューラルネットワーク回路に適したRandom Weight Change学習則の収束性」, 1998年電子情報通信学会総合大会講演論文集[D1], p.12 (1998).

安 田 陽 (正員) 1967年2月15日生。1989年3月横浜国立

大学工学部電子情報工学部卒業。1994年3月同大学院工学研究科博士後期課程修了。同年4月関西大学工学部助手となり現在に至る。工学博士。現在は主として、電力分野における様々な非線形現象の解析とシミュレーションに関する研究に従事。1996年度電気学会論文発表賞受賞。電子情報通信学会会員。

原 武 久 (正員) 1943年2月18日生。1970年3月京都大学

大学院工学研究科博士課程修了。同年4月京都大学工学部助手。1975年4月同助教授。1997年4月関西大学工学部教授となり現在に至る。京都大学工学博士。電力系統におけるサージ過電圧の解析および絶縁設計、放電の基礎過程のシミュレーション、有限要素法等による機器やプラズマの電磁界解析、電力システムのニューラルネットワーク応用の研究に従事。1974年電気学会論文賞受賞、1993年日本シミュレーション学会論文賞受賞。日本シミュレーション学会、エネルギー・資源学会、電気設備学会、日本大気電気学会、放電研究グループ会員。

弘 津 研 一 (正員) 1959年8月17日生。1982年京都大学

電気工学科卒業。1984年同大学院工学研究科修士課程修了。同年住友電気工業(株)入社。1993年ジョージア工科大学博士課程修了。PH.D.主としてCVケーブルの研究開発に従事。

陳 敏 (正員) 1960年生まれ、'83年中国華南工学院

院大卒、同年広東電力入社、電力系統の制御・保護業務に従事。1989年東京工業大学入学、1992年電気電子工学修士課程修了、同年住友電気工業(株)入社。架空送電線故障検定および部分放電測定に関する研究に従事。

磯 嶋 茂 樹 (正員) 1951年生まれ、'74年東京大学電気

工学科卒業、同年4月住友電気工業(株)入社。1977年米国カリフォルニア大学留学、1979年応用科学専攻修士課程修了。現在、主として電力機器およびエネルギー変換・伝送に関する研究に従事。