マルチレベル変換器を用いたBTB直流連系

正員 木村 紀之、正員 森實 俊充、正員 谷口 勝則 正員 舟木 剛
(大阪工業大学) (大阪大学)

Back-to-Back HVdc Link using Multi-Level Converter Configuration
Noriyuki Kimura, Toshimitsu Morizane, Katsunori Taniguchi (Osaka Institute of Technology)
Tsuyoshi Funaki (Osaka University)

This paper proposes to use a multilevel converter configuration for back-to-back (BTB) HVdc Link. A multilevel converter is a kind of voltage sourced converter (VSC). VSC can control its reactive power independently from transmitting real power. Therefore, VSC has much better stability and controllability than conventional line-voltage commutated thyristor converter (LCC). However, VSC has some disadvantages. One is large switching loss. The cause of this loss is snubber circuit used for voltage balancing of series connected switching devices. A multilevel converter can reduce this loss since it decreases the number of series connected switching device and the switching frequency. We investigated the stability and controllability of multilevel converter used for BTB HVdc Link by computer simulation. The results show good stability in DC voltage and substantially quick response in real and reactive power control.

キーワード : マルチレベル変換器, 電圧型変換器, BTB直流連系, 電力制御, スイッチング損失低減, 高調波低減

1. まえがき

自己ターンオフ型デバイスの大容量化が実現され、電圧型変換器を用いた無効電力補償装置が実用化され、直流送電への適用も期待されている⁽¹⁾。自己消弧素子を用いると、多パルス出力によるパルス幅変調が採用でき、交流出力電圧の調整が高速で行え、同時に高調波の発生も抑制できる。

一方、高電圧に耐えるためには多数の素子を直列接続し、そのスイッチングタイミングをそろえる必要がある。しかし、各素子のスイッチングはバラつくため、スナバ回路が必要となる。その結果、スナバ回路損失が発生し、多パルスPWM制御は効率を大きく低下させる⁽²⁾。この問題を解決する回路構成として、中性点クランプインバータ⁽³⁾を発展させたマルチレベル変換器が注目されている⁽⁴⁾。その応用として自励式SVC⁽⁵⁾および直流系統連系設備(BTB)⁽⁶⁾が提案されている。マルチレベル変換器では、スイッチング周波数を系統周波数に設定した場合でも高調波の抑制が可能となり、スイッチングに伴う損失を最小化できる。

一方、マルチレベル変換器の直流電圧をコンデンサ分圧とする場合、各コンデンサの電圧を維持することが必ずしも容易ではない。これは、特にスイッチング周波数を系統周波数に設定し、1パルス出力でパルス幅制御を行なう場合に顕著であり、変換器の多重化が必要である^(7,12)。また、多パルス出力にした場合でも、制御系の設計が容易でないと指摘されている^(13,14)。

本論文では、5レベル変換器において損失が各分圧コンデンサの電圧の不平衡を生み出すことを示し、1パルス出力の変換器制御系が満たすべき条件を明らかにする。そしてBTB直流連系での制御系の設計法を述べ、ATPによる計算機シミュレーションにより、有効性を確認する。

2. 5レベル変換器の充放電特性

5レベル変換器の回路構成を Fig.1 に示す。Fig.2 に変換器の出力波形を示す。 θ_1 と θ_2 はパルス幅を表す。

図1 5レベル変換器回路構成図

Fig.1 Circuit of 5 level converter

図2 5レベル変換器の出力電圧波形

Fig.2 Output voltage of 5 level converter

理想的な 5 レベル出力電圧の基本波成分の 1 相当りの出力電圧の振幅は次式となる。

$$E_{phase} = \frac{4}{\pi} V_c (\sin \theta_1 + \sin \theta_2) \quad \dots(1)$$

これは、1 相当りの出力電圧の振幅である。
電力系統では線間電圧実効値を用いる。

$$V_s = \frac{2\sqrt{6}}{\pi} V_c (\sin \theta_1 + \sin \theta_2) \quad \dots(2)$$

そのとき、電流波形を各コンデンサへの接続時間を考慮して積分してやると、各コンデンサへの平均充電電流が計算できる。その結果、 C_{p1} に対して以下のような式になる。

$$I_{cp1} = I_{CM} \sin \theta_{p1} \sin \delta \quad \dots(3)$$

ここで、 $I_{CM} = (\sqrt{6}V_{ac})/(\pi X_s)$ 、 δ は変換器出力電圧位相である。式(3)の下添字 $p1$ を $p2, n1, n2$ に変えると各々コンデンサ $C_{p1}, C_{p2}, C_{n1}, C_{n2}$ への充電電流の式となる。したがって各充電電流は各々のコンデンサへの接続時間であるパルス幅によって変化する。言い換えれば、各コンデンサの充電電流が同じになるのは、パルス幅が同じ時だけである。これは、出力波形を 3 レベルにすることに等しい。すなわち、3 レベルを超えると直流側コンデンサ電圧は 1 パルスでは同じ値を維持できない。

マルチレベル変換器において、直流分圧コンデンサの電圧バランスを保つには、出力波形のマルチパルス化が変換器の多重化が必要である。著者らは、従来から二重化構成を提唱している。これは、変換器損失が最小化でき、変換器の大容量化に好適と考えられるためである^(10,14-16)。

特に BTB 直流連系では二つの系統を接続するのに二台の変換器が必要であり、回路構成は Fig.3 に示すように二重化変換器と同等である。次に、この 5 レベル変換器を用いた BTB 直流連系の損失について検討する。式(3)から分圧コンデンサに入出力する電流を考えると、各分圧コンデンサには、変換器 A、B による有効電力の入出力分と変換器の損失分の差に相当する分が流れると考えられる。分圧コンデンサの電圧が一定になるためには、それらの合計が各コンデンサで 0 になることが条件になる。すなわち、

(変換器 A の入出力分 + 変換器 B の入出力分 + 損失分 = 0) となる。各分圧コンデンサの損失相当の放電電流 I_{kcp1} と I_{kcp2} を考えると C_{p1} と C_{p2} に対しては以下の式になる。

$$I_{CM} \sin \theta_{p2A} \sin \delta_A + I_{CM} \sin \theta_{p2B} \sin \delta_B - I_{kcp2} = 0 \quad \dots(4a)$$

$$I_{CM} \sin \theta_{p1A} \sin \delta_A + I_{CM} \sin \theta_{p1B} \sin \delta_B - I_{kcp1} = 0 \quad \dots(4b)$$

また、分圧コンデンサ C_{p1} と C_{p2} の損失分担の差は θ_{p1} と θ_{p2} に依存する。変換器 B のパルス θ_{p1B} が θ_{p2B} に対して相対的に大きくなれば損失の分圧コンデンサへの分担は C_{p1} が C_{p2} より相対的に大きくなる。

ここで、分圧コンデンサの損失分担の比 λ を導入すると、二重化変換器の場合には

図 3 5 レベル変換器による BTB 直流連系
Fig.3 One line diagram of 5 level converter BTB link

$$\lambda \equiv \frac{I_{kcp2}}{I_{kcp1}} = \frac{\sin \theta_{p2A} \sin \delta_A + \sin \theta_{p2B} \sin \delta_B}{\sin \theta_{p1A} \sin \delta_A + \sin \theta_{p1B} \sin \delta_B} \quad \dots(5)$$

となる。

ここで、 $\theta_{p1} > \theta_{p2}$ であるから分圧コンデンサ C_{p1}, C_{p2} の放電量は C_{p1} の方が大きいと考えられ、 $0 < \lambda < 1$ となる。

λ を考慮して各分圧コンデンサの充放電を制御する上での条件を検討すると、式(5)から

$$-\frac{\sin \delta_B}{\sin \delta_A} = \frac{\sin \theta_{p2A} - \lambda \sin \theta_{p1A}}{\sin \theta_{p2B} - \lambda \sin \theta_{p1B}} \quad \dots(6)$$

の関係が導かれる。ここで、変換器の損失を系統から補うためには、一方の変換器は必ず整流器(Rectifier)動作する必要があるため、変換器 A の位相角 $\delta_A > 0$ と考えても一般性を失わない。 $\delta_B = 0$ とすると、 θ_{p1A} が θ_{p2A} に対して固定され、制御性が失われるので避けなければならない。

この時、式(6)を満たす方法は、 $\delta_A > 0, \delta_B > 0$ (変換器 A、B ともに整流器) とする場合と、 $\delta_A > 0, \delta_B < 0$ (変換器 A は整流器、変換器 B はインバータ) とする場合の 2 つに分けられるが、後者の方が変換器の利用効率がよいと考えられる⁽¹⁴⁾。BTB 直流連系では有効電力の流れが必要なので当然、後者の運転状態で動作させる

3. 5 レベル変換器 BTB 直流連系の制御系

5 レベル変換器では、(5) 式を満たすように δ と θ を制御する必要がある。その制御系の設計について述べる。

Fig.4 に点弧パルスの制御原理を示す。系統周波数に同期した三相正弦波交流波形を発生し、その位相差により、交流連系リアクトルでの出力電圧位相差を発生させる。

また、各スイッチへの点弧パルスは一定電圧 $V_{p2}, V_{p1}, V_{n1}, V_{n2}$ 基準正弦波波形との比較により発生させる。このとき当然、 $V_{p2} > V_{p1} > 0 > V_{n1} > V_{n2}$ の関係が保たれる。 $V_{p2}, V_{p1}, V_{n1}, V_{n2}$ の電圧を制御することにより、パルス幅を制御することができる。

〈3.1〉 変換器直流電圧制御のための位相差制御系

位相差の制御は次のようにして行う。三相正弦波交流波形を発生させ、その周波数をコンデンサ全電圧の偏差分に比例して変化させ、その積分値として位相差を生じさせる。この制御は一種のPLL制御であり、系統電圧喪失時に位相情報を保持できる利点がある。入出力関係は次式で表される。

$$\Delta f = K_1(V_{dc,ref} - V_{dc}) \quad \delta = 2\pi \int \Delta f dt \quad \dots(7)$$

位相角変化によって変換器に有効電力が入り出る。その大きさは変換器の出力電圧 V_s と系統の電圧 V_{ac} 、その位相差 δ 、交流連系リアクトルのリアクタンスを X_s を用いて、

$$P = \frac{V_s V_{ac}}{X_s} \sin \delta \approx \frac{V_{ac}}{X_s} \frac{2\sqrt{6}}{\pi} V_c (\sin \theta_1 + \sin \theta_2) \delta \quad \dots(8)$$

と表される。その結果、充電電流の大きさの変化は

$$I_{dc} = \frac{P}{V_{dc}} = \frac{P}{4V_c} = \frac{V_{ac}}{X_s} \frac{\sqrt{6}}{2\pi} (\sin \theta_1 + \sin \theta_2) \sin \delta \quad \dots(9)$$

$$I_{dc} \approx \frac{V_{ac}}{X_s} \frac{\sqrt{6}}{2\pi} (\sin \theta_1 + \sin \theta_2) \delta \quad \dots(10)$$

となる。一方、直流電圧は

$$V_{dc} = \frac{4}{C} \int I_{dc} dt \quad \dots(11)$$

と書き表される。

Fig.5に位相差の制御系を示す。直流電圧を計測し直流電圧基準値との差をとって、基準正弦波三相交流波形の発振器の周波数を増減する比例(P)制御系である。周波数が増え、位相を進ませ、周波数が減ると遅らせる。このとき、減衰を与えるために、コンデンサ電流によるフィードバック・ループを付加する。その結果、伝達関数は下式のようになり、減衰が得られる。

$$\frac{V_{dc}}{V_{ref}} = \frac{\frac{8\pi M A_1 K_1}{C}}{S^2 + 2\pi M A_1 K_2 S + \frac{8\pi M A_1 K_1}{C}} \quad \dots(12)$$

$$\omega_n = \sqrt{\frac{8\pi M A_1 K_1}{C}}, \quad \zeta = \frac{K_2}{\sqrt{K_1}} \sqrt{\frac{8\pi M A_1}{C}} \quad \dots(13)$$

ここでは、時定数を0.1sec.に設定するため、 $\omega_n=10$ となるように K_1 を選んだ。また、振動を抑制するため、二次遅れ制御系の一般的な選択基準である、 $\zeta=1.0$ となるように K_2 を選んだ。式の上からは時定数をさらに短くできるが、実効値に基づいた式であるから、極端に短くすることは式の有効性を失わせる。また、後述するパルス幅制御系との干渉を減らすために、位相差制御系の時定数は比較的長い。この制御系を組む上で、コンデンサ電流は変換器からの充電電流ではなく、トータルのコンデンサ電流を計測することがポイントとなる。コンデンサ自体の漏れ電流が十分に小さいとすれば、コンデンサ電流は平均でゼロになるはず

図4 5レベル変換器の制御信号

Fig.4 5 Level Output Voltage and Its Control signal

図5 位相差による電圧制御系

Fig.5 Voltage control loop using phase shift

であり、P制御系にとって、オフセットが生じないメリットがある。

〈3.2〉 コンデンサ電圧バランスのためのパルス幅制御系
Fig.6はコンデンサ C_{p2} 、 C_{p1} もしくは C_{n1} 、 C_{n2} の電圧のバランスをとるための出力電圧パルス幅による制御系である。各コンデンサ対の電圧差により、 $V_{cp2} > V_{cp1}$ のときは θ_1 を増やし、それに応じて θ_2 を減らす。このときパルス幅は

$$A_1 = \sin \theta_1 + \sin \theta_2 \quad \dots(14)$$

が出力電圧指令値に従う一定値を保つように決定される。その結果、変換器の出力線間電圧実効値、

$$V_s = \frac{2\sqrt{6}}{\pi} V_c (\sin \theta_1 + \sin \theta_2) \quad \dots(15)$$

は一定に保たれる。この制御では、 θ_1 を決定すると、それに応じて θ_2 も決定される。したがって、制御系の設計では θ_1 のみを考えればよい。

ここで注意すべきなのは、位相差がループのゲインに影響を与えることである。このため、二つの問題が生じる。ひとつは位相差が正負の符号を持つため、符号が変わると制御の方向が反転することである。もうひとつは、符号と大きさにより制御系の安定度が変化することである。安定な制御系とするため位相差が計測できるものとして、係数 $\delta(\delta+k)$ を制御ループに導入する。係数の分母にある k は正の小さな定数であり、位相差がゼロになったときにゼロ除算が起きないようにする。

位相差は有効電力の式として、関数 $\sin \delta$ で制御ループに含まれるが、 δ が小さい場合、 $\sin \delta \approx \delta$ と近似できるので、

δ^2 で割ることにより、その影響を打ち消している。一方、 δ が k より小さい場合、この項はゼロに近づき、結果的に δ がゼロに近い場合は制御系がほとんど動作しないようにしている。 δ がゼロに近い場合、パルス幅を増減どちらにするか微妙なので、これは好ましい特性といえる。

制御ループには、リップルを取り除くために一次遅れフィルタを用いているが、まず、このフィルタを無視した形で、制御系の解析を行なう。P制御だけでは定常偏差を生じるのでI制御を加え、PI制御とする。この時の伝達関数は、

$$\frac{V_{cp1} - V_{cp2}}{\Delta V_{cp12,ref}} = \frac{\frac{K_4(I_{\theta1} - I_{\theta2})}{C} S + \frac{K_5(I_{\theta1} - I_{\theta2})}{C}}{S^2 + \frac{K_4(I_{\theta1} - I_{\theta2})}{C} S + \frac{K_5(I_{\theta1} - I_{\theta2})}{C}} \quad \dots(16)$$

$$\text{ここで、} \quad I_{\theta1} = \frac{V_{ac}}{X_{ac}} \frac{3}{2\pi} \cos \theta_1 \quad I_{\theta2} = \frac{V_{ac}}{X_{ac}} \frac{3}{2\pi} \cos \theta_2$$

$$\theta_1 = \theta_{p1} = \theta_{n1} \quad \theta_2 = \theta_{p2} = \theta_{n2}$$

この伝達関数は2次遅れ系なので次式の定数を設定すれば応答が決まる。

$$\omega_n = \sqrt{\frac{K_5(I_{\theta1} - I_{\theta2})}{C}} \quad \zeta = \frac{K_4}{\sqrt{K_5}} \sqrt{\frac{I_{\theta1} - I_{\theta2}}{C}} \quad \dots(17)$$

ここでは、時定数を0.06sec.に設定、 $\omega_n=16.7$ となるように K_5 を選んだ。また、交流側連系リアクトルと直流側コンデンサの共振による約25Hzの振動が発生することがわかったので、この振動を抑制するため、 $\zeta=1.3$ となるように K_p 、 K_i を選んだ。この結果、分子側の一次進みの時定数は0.15sec.となった。これは上記の振動抑制、非干渉化の点からは、より小さくすることが望まれる。そのためには、制御系にもう一つ自由度を加える必要がある。ここでは、次善の策として、時定数0.05 sec.の一次遅れのフィルタを挿入して25Hz成分を減衰させる。

<3.3> 有効電力・無効電力制御系 Fig.6に有効電力・無効電力制御系を示す。系統電圧 V_U, V_V, V_W と連系線電流 I_U, I_V, I_W よりd-q変換の演算を用いて V_d, V_q, I_d, I_q を求める。次に、求めた V_d, V_q, I_d, I_q を(18)式に示す演算を行い、有効電力 P と無効電力 Q を求める。

$$P = V_d I_d + V_q I_q, \quad Q = V_d I_q - V_q I_d \quad \dots(18)$$

ここで、振動成分除去のために時定数0.02 sec.の一次遅れのフィルタを有効電力 P と無効電力 Q の計測後に挿入した。

<3.4> 有効電力制御 変換器Bから交流系統に送る有効電力は(19)式となる。

$$P = \frac{V_s V_{con}}{X} \sin \delta \quad \dots(19)$$

よって、有効電力は次のようにして位相差 δ で制御を行う。三相正弦波交流波形を発生させ、その周波数を有効電力の偏差分に比例して変化させ、その積分値として位相差を生じさせる。その入出力関係は(20)式ようになる。

$$\Delta f = K_P (P - P_{ref}), \quad \delta = 2\pi \int \Delta f dt \quad \dots(20)$$

ここでは、 $K_P=0.07$ [Hz / pu]とした。

<3.5> 無効電力制御 変換器から交流系統に送る無効電力は(21)式ようになる。

$$Q = \frac{V_s^2}{X} - \frac{V_s V_{con}}{X} \cos \delta \quad \dots(21)$$

また、変換器出力線間電圧とパルス幅の関係式は(22)式ようになる。

$$V_{con} = \frac{2\sqrt{6}}{\pi} V_c A_1 \quad \dots(22)$$

ここで、パルス幅は、 $A_1 = \sin \theta_1 + \sin \theta_2$ に含まれる。無効電力は次のようにしてパルス幅により制御を行う。パルス幅を無効電力の偏差分に比例して変化させ、その積分値としてパルス幅を生じさせる。その入出力関係は(23)式ようになる。

図6 コンデンサ電圧バランス制御系
Fig.6 Controller of dc capacitor voltage balance

図7 有効・無効電力制御系
Fig.7 Real and reactive power controller

$$\Delta A_1 = K_Q (Q_A - Q_{ref}), \quad A_1 = 2\pi \int \Delta A_1 dt \quad \dots(23)$$

ここでは、 $K_Q = 0.005$ [rad. / pu]とした。

Table 1 Circuit Parameters of Simulation Setting

	Value	Initial condition
C	1000[μ F]	100[V]
R	1[Ω]	
L	0.1[H]	0.0[A]

Table 2 Pulse widths used in simulation

	$\theta 1$	$\theta 2$
Converter A (initial value)	45 °	60 °
Converter B (initial value)	45 °	60 °

4. 5レベル変換器の制御シミュレーション

上記の制御系を組み合わせた場合の動作を検証するため、瞬時値回路シミュレーションを行った。シミュレーションにはATP (Alternative Transient Program) を用いた。スイッチ素子は全て理想スイッチとして扱っている⁽¹⁰⁾。シミュレーションに用いた数値を、Table 1, Table 2 に示す。

変換器の定格出力は200MWである。損失抵抗として、直流コンデンサの並列抵抗と交流連系リアクトルの直列抵抗を入れた。

＜4.1＞ 有効・無効電力同時変化のシミュレーション

図8 有効電力・無効電力同時変化のシミュレーション結果

Fig.8 Simulation results of power order change

図9 潮流反転のシミュレーション結果

Fig.9 Simulation results of power flow inversion

BTB直流連系として変換器A側を60[Hz]系統、変換器B側を50[Hz]系統とした周波数変換設備を模擬する。

初期において変換器Aから変換器Bへ100[MW]の送電が行われているものとし、有効電力指令値を2[s]～2.25[s]でランプ状に2倍の200[MW]にすると同時に、変換器Aに遅れ無効電力100[Mvar]、変換器Bに進み無効電力100[Mvar]の無効電力指令を2[s]～2.25[s]でゼロからランプ状に変化させた場合のシミュレーションを行った。

シミュレーション結果をFig.8に示す。変換器Bは有効電力制御が順調に動作して、Fig.8(a)のようにほぼ指令値どおりの結果を得た。変換器Aの有効電力も変換器Bの有効電力の変化に追従して、-103[MW]から-206[MW]に変化した。したがって、この連系システムの損失は約3%である。

無効電力は指令値に対し、Fig.8(b)に示すようにほぼ指令値どおりに増加しているが、2.25[s]で大きな動揺が生じている。これは、コンデンサ電圧の変化の方向が変わった影響である。直流コンデンサ電圧はFig.8(c)に示すように2[s]で減少し始める。その後、変換器Aが直流電圧を保つために位相差制御を動作させ、2.6～2.7[s]程度で復帰している。また、各コンデンサ電圧のバランスはよく維持されており、電圧バランス制御が順当に働いていることがわかる。

＜4.2＞ 潮流反転のシミュレーション BTB直流連系では緊急時の対応として、潮流反転制御が必要である。初期において変換器Aから変換器Bへ200[MW]の送電が行われているものとし、変換器Bの有効電力指令値を2[s]～2.5[s]で正負反転させた場合をシミュレーションした。

また、この際の各変換器の無効電力は0[Mvar]を維持するように制御を行った。シミュレーション結果をFig.9に示す。

変換器Bの有効電力はFig.9(a)のようにほぼ指令値どおりの結果を得た。また、変換器Aの有効電力も変換器Bの有効電力の変化に追従して、206[MW]から194[MW]に変化した。Fig.9(b)に示すように変換器A、変換器Bの無効電力は、時刻2[s]および2.5[s]において20[Mvar]程度の振動が見られるが、0.5[s]程度で減衰している。この動揺はFig.9(c)に示すように直流コンデンサ電圧が時刻2[s]および2.5[s]で変化の方向が変わったためと考えられる。

5. 結論

マルチレベル変換器の例として5レベル変換器を取り上げコンデンサによって直流電圧を分圧した場合、各分圧点の電位変動が生じる原因を解析的に示した。その解決法として変換器の二重化を提案、直流側電圧の安定化に必要な条件を変換器の損失を考慮することにより示した。さらに、BTB直流連系に適用するための制御系とその設計法を示した。これらの制御系が有効であることをATPによる回路シミュレーション結果により確認した。その結果では、コンデンサ電圧のバランスはよく維持されているが全体の電圧の変動が大きく、その影響で無効電力も変動が大きくなっている。その原因は、位相差制御にPLL制御を用いていることや各制御系の相互干渉であると考えられるので、これらを改善し応答速度を向上させることが今後の課題である。

最後に本研究の遂行にあたり、大学院修士課程の学生として尽力いただいた松本晃君(現在、三菱電機勤務)、岩井貴司君(現在、関西電力勤務)、藤田浩明君に感謝いたします。

文 献

- (1) 吉野、他、H8電気学会産業応用部門全国大会、S.8-2
- (2) 小西、他、H6電気学会産業応用部門全国大会、46
- (3) A. Nabae, I. Takahashi and H. Akagi, "A New Neutral-Point-Clamped PWM Inverter", IEEE Trans. on Industry Applications, Vol. IA-17, No. 5, Sep./Oct., 1981.
- (4) M. Carpita, et al., "A NOVEL MULTILEVEL STRUCTURE FOR VOLATGE SOURCE INVERTER", Proc. of Fourth EPE'99, Firenze, Italy, Vol. 1, pp. 90-94 Sept. 1991.
- (5) R. W. Menzies and Yiping Zhuang, "ADVANCED STATIC COMPENSATION USING A MULTILEVEL GTO THYRISTOR INVERTER", IEEE Trans. on PD, Vol. 10, No. 2, April, 1995.
- (6) J. S. Lai and F. Z. Peng, "Multilevel Converters-A New Breed of Power Converters", Conf. Rec. of the IEEE IAS, pp. 2348-2356, (1995).
- (7) 木村、他、電力技術研究会資料、PE-95-114
- (8) 木村、他、平成8年電気学会B部門全国大会、797.
- (9) 松本、他、平成8年電気学会D部門全国大会Ⅲ 255-256
- (10) 木村、他、電力技術研究会資料、PE-97-108, 1997.
- (11) F. Z. Peng, et al., "A Multilevel Voltage-Source Converter System with Balanced DC Voltages", Conf. Rec. of the IEEE PESC95, pp. 1144-1150, (1995).
- (12) Y. Chen, et al., "Regulating and Equalizing DC Capacitance Voltages in Multilevel STATCOM", IEEE Trans. on PD, Vol. 12, No. 2, April, pp. 901-907, 1997.
- (13) B. Mwinymiwa, et al., "Multimodular Multilevel Converters with Input/Output Linearity", IEEE Trans. on IAS, Vol. 33, No. 5, Sep./Oct., pp. 1214-1219, 1997.
- (14) 木村、他、電力技術研究会資料、PE-98-13, 1998.
- (15) 木村、他、半導体電力変換・産業電力電気応用合同研究会資料、SPC-98-106, IEA-98-51, 1998.
- (16) 藤田、他、半導体電力変換研究会資料、PE-00-2, 2000. (平成12年02月25日受付, 平成12年06月08日再受付)

木村 紀之 (正員) 1953年10月29日生。'76年大阪大学工学部電気工学科卒業、'78年大阪大学電気工学修士。三菱電機、大阪大学を経て、'94年より大阪工業大学工学部電気工学科に勤務。現在、助教授。研究分野はパワーエレクトロニクスと電力系統の解析と制御。IEEE、パワーエレクトロニクス研究会会員。工博。

森實 俊充 (正員) 1967年4月17日生。'90年東京大学工学部電気工学科卒業、'95年同工学研究科電気工学専攻博士課程修了。同年より大阪工業大学工学部電気工学科に勤務。現在、助教授。研究分野はパワーエレクトロニクスおよび電気機器。IEEE、パワーエレクトロニクス研究会会員。工博。

谷口 勝則 (正員) 1943年4月21日生。'70年大阪府立大学電気工学修士、'74年大阪府立大学博士修了。大阪工業大学工学部電気工学科に勤務。助手、講師、助教授を経て、'88年より教授。研究分野はPWM変換器、パワーエレクトロニクスおよび電動機駆動制御。IEEE、パワーエレクトロニクス研究会会員。工博。

舟木 剛 (正員) 1969年2月12日生。'91年大阪大学工学部電気工学科卒業、'93年大阪大学工学研究科電気工学修士、'94年同博士課程後期中退後、大阪大学に勤務。研究分野はパワーエレクトロニクスおよび電力系統の解析と制御。IEEE、大気電気学会、パワーエレクトロニクス研究会会員。工博。

電力・エネルギー部門大会座長のコメントと回答

— A 28 直流送電システム —

質 疑

座長 舟木 剛

同セッションでの対象論文への質疑応答

(1)

Q：コンデンサ電圧全体、各コンデンサ電圧、変換器出力(PQ)の三つが同時に制御されているが、各制御間の干渉は発生しないか？

A：コンデンサ電圧全体は位相差で制御され、各コンデンサ電圧は位相差の影響を受けないような制御系構成として、非干渉にしている。またコンデンサ電圧制御と、出力(PQ)制御に関しては、干渉を発生させないために各々の制御時定数を大きく異なったものとしている。

(2)

Q：マルチレベルコンバータ単体でコンデンサ電圧の調節ができるのか？

A：3レベルより多いレベル数のコンバータをワンパルス制御した場合、原理上コンデンサ電圧バランスの制御はできない。

(3)

Q：コンバータの多重化によって、より良い制御を実現していると考えてよいか？

A：変換器損失を最小とするためにワンパルス制御とした。このとき、コンバータ単体ではコンデンサ電圧バランスの制御ができないため、コンバータの二重化が必要となる。BTB構成は直流側端子が共通で、交流端子は分離されている二重化構成と考えられ、今回の

変換器損失の最小化の実現に最適である。

(4)

Q：コンバータ A とコンバータ B のそれぞれの働きを詳しく教えて欲しい。

A：コンバータ B では交流出力有効電力(P)を制御している。コンバータ A はコンバータ B の動作により変動するコンデンサ電圧の一定化及び変換器損失の補償を行っている。コンバータ A, B ともに交流出力無効電力(Q)を独立して制御可能である。

応 答

木村 紀之・森實 俊充

谷口 勝則

(大阪工大)

舟木 剛

(大阪大)

「同セッションでの質疑応答」に対する追加説明

本論文では、電力連系用変換器の損失を最小とするためにマルチレベル変換器をワンパルス運転することを提案し、その場合の直流電圧安定制御の条件を示した。シミュレーションは直流 BTB 構成において、その条件を満たす制御系が実現可能であり、変換器の応答が十分高速であることを示している。しかし、ここで用いた制御系は十分に最適化されたものとはなっていない。今後、最適化した設計を行うことで、より高性能な制御が可能であると考え