電気二重層キャパシタ電力貯蔵装置のバンク直並列切替回路の検討

正員 杉本重幸 (中部電力)
 正員 勝川裕幸 (日本碍子)
 正員 岡村 勉 夫 (岡村研究所)

正員 小川重明 (中部電力)
 非会員 水谷 浩 (日本碍子)

Study on Series-Parallel Changeover Circuit of Capacitor Bank
 for Energy Storage System Utilizing Electric Double-Layer Capacitors

Shigeyuki Sugimoto, Member (Chubu Electric Power Co., Inc.), Shigeaki Ogawa, Member (Chubu Electric Power Co., Inc.)
 Hiroyuki Katsukawa, Member (NGK Insulators, Ltd.), Hiroshi Mizutani, Non-Member (NGK Insulators, Ltd.)
 Michio Okamura, Member (Okamura Laboratory Inc.)

Electric double-layer capacitors showing a remarkably high energy density (compared with conventional electrolytic capacitors) are now under development. Capacitors of this type have significant advantage; namely high durability against repeated charge and discharge and no need for maintenance. Therefore we have studied feasible basic circuit configurations and control methods required to apply electric double-layer capacitors as an energy storage element in output-power leveling systems for solar cells or windmill power generators, and in uninterruptible power supply systems. This paper discussed on operating methods for a capacitor bank to improve the efficiency. High efficiency has been obtained resulting from the simulations and the experiments.

キーワード：電気二重層キャパシタ，電力貯蔵装置，電力変換器，パワーエレクトロニクス

Keywords: electric double-layer capacitor, energy storage system, power converter, power electronics

1. まえがき

近年、従来からパソコン等のメモリバックアップ用に使われてきた電気二重層キャパシタが、電極構造や電解液などの改良により、エネルギー密度の大きな大容量キャパシタとして開発された例が報告されている^{(1)~(3)}。これらは、いずれも電気自動車や燃料電池車の加速時の出力補助や減速時のエネルギー回生等のためのエネルギー蓄積要素に適用した例であり、電気二重層キャパシタの大電流短時間放電能力を利用したものである。

電気二重層キャパシタはエネルギー蓄積要素として見た場合、鉛蓄電池等の二次電池と比べて、前述のような高速な充放電が可能な特長以外にも、①繰り返し充放電に強く、寿命が長い、②電解液の補充や比重測定等の保守が必要ない、③充放電効率が低い、④重金属を使用しておらず環境にやさしい材料構成である、などの優れた特長を持っている。したがって、これらの特長を活かして、電気二重層キャパシタを電力貯蔵装置のエネルギー蓄積要素として利用できる可能性がある⁽⁴⁾。

今後、電力システムには太陽光発電、風力発電などの発電システムが多数接続されることが予想される。これらの発電システムでは、気象条件により太陽電池や風力発電機から

の入力電力が時間的に大きく変動するため、システムの力が変動しないように定出力制御を行わなければ、電力統（特に、配電系統）の電力品質や系統保護装置に影響与える可能性がある。そのため、電気二重層キャパシタ高速充放電が可能な特長を活かして、これらの発電システムの入力電力の変動を吸収し、系統の電力品質の維持をすることが考えられる。また、電気二重層キャパシタの寿命が長い特長を活かして、無停電電源装置（UPS）などのエネルギー蓄積要素として使用できる可能性もある。

一方、電気二重層キャパシタは、蓄電量に比例して電圧が変動する。そこで、電気二重層キャパシタから蓄電エネルギーを取り出す技術の検討が行われ、報告されている^{(4)~(6)}。

著者らは、大容量電気二重層キャパシタを上記の各置のエネルギー蓄積要素として用いることを考え、そのとなる電力貯蔵装置の具体的な回路構成や充電・放電制御方法について検討した。その結果、装置全体の高効とキャパシタバンクの蓄積エネルギーの利用率向上を両する回路方式としてバンク直並列切替回路を提案し、動作特性や有効性の検証を目的に解析と試作回路による証試験を行ったので報告する。

2. 電気二重層キャパシタ適用電力貯蔵装置

〈2・1〉 電気二重層キャパシタの特徴 最初に、電力貯蔵装置に適用することを検討した、電気二重層キャパシタの特徴について述べる。図 1 に定電力放電時において、実際に使用可能なエネルギーを重量で正規化して図示した Ragone Plot といわれるグラフを示す。電気二重層キャパシタと二次電池の代表例としてのシール形鉛蓄電池（以後、シール電池と呼ぶ）⁽⁷⁾、及び従来形キャパシタのうち比較的大容量のキャパシタとして認知されている電解コンデンサ⁽⁸⁾の特性を比較する。

電気二重層キャパシタは、電極構造や電解液により、高出力形と高エネルギー形に分けられる。図 1 に、著者が設計・試作したキャパシタの特性の例を示した。高出力形の電気二重層キャパシタは、エネルギー密度よりも出力密度に重点をおいて設計したキャパシタであり、Type1 と Type2 の 2 種類を示した。Type1 は静電容量 1.8 kF、内部抵抗 3.0 mΩ、Type2 は静電容量 2.2 kF、内部抵抗 1.5 mΩとして設計したもので、重量はそれぞれ 240 g と 350 g であった。

高エネルギー形は、内部抵抗よりエネルギー密度に重きをおいて設計した電気二重層キャパシタである。後述のバンク切替回路の試作に用いたキャパシタ（静電容量 12.0 kF、内部抵抗 6.9 mΩ【83 ΩF⁽³⁾相当】の角形セル）の特性を図 1 に示した。エネルギー密度は定格電圧から所定の出力密度で定格電圧の 50 %まで放電したときに、取り出すことのできたエネルギー量の実測値から求めた。

UPS 用シール電池は、特に UPS のような比較的短時間で放電する用途に合わせた仕様の電池である。バックアップ用シール電池は、長期の停電バックアップ用の電池である。シール電池の曲線は、メーカーの電池データシートに記載されている放電量別の容量から計算した⁽⁷⁾。但し、全容量放電はキャパシタと異なり電池寿命を極端に縮めるので、電

池のエネルギー密度は 50 %までの放電深度で取出せるエネルギー量から計算した。

電解コンデンサは大型の端子タイプの電解コンデンサ（定格 350 V～450 V、静電容量 4.7 mF～12.0 mF）を 10 種類ほど抽出して、定格電圧から 50 %電圧まで放電したときに取り出せるエネルギー量から計算した。電解コンデンサの内部抵抗は数 10 mΩで、放電速さの尺度となる ΩF 積は 100 μΩF 程度にしかならず、電気二重層キャパシタより 2～3 桁も良いので、エネルギー密度は変化しないとして示した。

電気二重層キャパシタと比べて、電解コンデンサのエネルギー密度は、一桁以上小さい値である。シール電池は電気二重層キャパシタと比較して低出力密度領域ではエネルギー密度が 2～3 倍あるが、高出力密度領域ではエネルギー密度の減少が大きく、キャパシタの方がエネルギー密度が高くなることがわかる。また、一定条件下での充電・放電の繰り返し寿命について見ると、シール電池が 50 %までの放電深度で 400～500 回しか充放電できないのに対して、キャパシタの場合は定格電圧の 50 %まで放電する条件で 10 万回以上の充放電が可能である。キャパシタは電解液の補充や比重測定などの保守が不要であるため、第 1 章に述べた特長と併せると、屋外設備や一般需要家設備に設置する場合に有利であると考えられる。

〈2・2〉 キャパシタ適用電力貯蔵装置の基本回路 電気二重層キャパシタをエネルギー蓄積要素として使用する場合には、静電容量 C 、端子電圧 V のキャパシタに蓄積されるエネルギー E は、 $E=1/2 \cdot CV^2$ で与えられることからわかるように、充電・放電に伴ってその端子電圧は従来の二次電池と異なり大きく変化する。したがって、キャパシタに蓄えられたエネルギーの利用率高めるためには、できるだけ低い電圧まで放電することが必要である。一方、エネルギー蓄積要素を使用した各種電力機器を交流系統に連系するためには、双方向交直変換器を用いる必要がある。この場合、変換器の動作安定性や効率、使用半導体素子の電圧・電流利用率などの面から、エネルギー蓄積要素側の電圧変化をなるべく小さくするのが望ましい。

以上のことから、電気二重層キャパシタを電力貯蔵装置に適用する場合には、交流系統に連系する双方向交直変換器と電気二重層キャパシタバンクの間に直流電圧の変動をある程度の範囲に抑える直流電圧変換回路が必要となる。この点を考慮した電気二重層キャパシタ適用電力機器の基本回路となる交流系統との連系用変換装置の回路構成例を図 2 に示す。図 2 (a) の DC/DC コンバータは、キャパシタバンクの端子電圧が変化しても、交直変換器側の電圧を一定に保つことができる。図 2 (b) のキャパシタバンク直並列切替回路は、キャパシタバンクの端子電圧の変化に応じてキャパシタの直列・並列数を切替えることにより、電圧の変化を小さくする回路である。

DC/DC コンバータは、双方向交直変換器との協調制御が複雑になることや、装置全体としての効率が低下するこ

図 1 電気二重層キャパシタと他のエネルギー蓄積要素の特性比較

Fig. 1 Comparison between electric double-layer capacitors and other energy storage components.

(a) DC/DC コンバータを用いた回路

(b) 直並列切替回路を用いた回路

図 2 電気二重層キャパシタ適用電力機器の基本回路

Fig. 2 Basic circuit of energy storage system utilizing electric double-layer capacitors.

と、特に短時間の充放電を行う機器では DC リアクトルが大きくなることなどが予想されるため、今回は、より制御が簡単な回路として、後者のキャパシタバンク直並列切替回路を検討することとした。

3. キャパシタバンク直並列切替回路

電気二重層キャパシタを電力貯蔵装置のエネルギー蓄積要素として使用するためには、充放電に伴うキャパシタバンク電圧の変化を低減させ変換装置の効率の向上を図る必要がある。そこで、キャパシタバンクを構成するキャパシタブロック（キャパシタ単セルを複数個直並列に組み合わせたもの）の直並列の組み合わせを充放電の状況に応じて順次切替えていくことで、バンク全体の電圧変化を小さくするキャパシタバンク切替回路の具体的な回路構成や切替方法について検討した。

〈3・1〉 従来のバンク直並列切替回路 筆者らは、キャパシタバンク切替回路として図 2 (b) に示した 2 段切替方式の回路を提案していた⁽⁹⁾。この回路はキャパシタバンクを 2 つのブロックに分け、図 2 (b) に示す $SW_1 \sim SW_3$ 、 $D_1 \sim D_3$ で構成される直並列切替回路のスイッチを開閉させることにより、キャパシタブロックの直列・並列数を切り替えるものである。回路の動作としては、充電時はキャパシタバンク端子電圧が最大直流電圧まで上昇した時点で、それまですべて開いていたスイッチのうち SW_1 、 SW_2 を閉じて、2 つのキャパシタブロックを直列から並列接続に切替える。また、放電時はキャパシタバンク端子電圧が最大直流電圧の

1/2 まで低下した時点で、それまですべて開いていたスイッチのうち SW_3 を閉じて並列から直列接続に切替える。

この直並列切替回路により、キャパシタバンクを構成する各単位キャパシタの電圧が 1:4 に変化しても、双方向交直変換器の直流電圧の変化は 1:2 に抑えることができるため、双方向交直変換器の安定動作と効率向上に寄与するとともに、キャパシタの蓄積エネルギーの 93.8 % まで利用することが可能になった。

しかし、この方式では、双方向交直変換器に印加される直流電圧の変化が小さくなったとは言うものの、50 % の電圧変動があるため、変換器に使用している半導体素子の定格電圧・電流に対する通過電力の利用率が低くなる。また、キャパシタブロックを直列接続から並列接続に切り替えた時に、キャパシタブロックの静電容量のバラツキ等による充電電圧の差分に伴う過大な横流（充電電流）が回路に流れるという問題があった。例えば、図 2 (b) において、 C_1 の充電電圧が C_2 の充電電圧よりも高い場合には、並列接続に切り替えた瞬間に、 C_1 から C_2 へ横流が流れる。

〈3・2〉 提案するバンク直並列切替回路 従来方式のこれらの課題を解決するために、今回、「タップ形」と「シフト形」の 2 種類のキャパシタバンク直並列切替方式を検討した。図 3 (a) に「タップ形」の、図 3 (b) に「シフト形」の回路構成と切替方法の例を示す。

「タップ形」は図 3 (a) に示すように、満充電付近において単独で充放電を行う主容量部と充電時前半または放電時後半の電圧が下がっている時に電圧を補充する調整容量部から構成される。例えば、放電モードでは、スイッチ $S1$

(a) タップ形バンク切替方式

(b) シフト形バンク切替方式

図 3 提案するキャパシタバンク直並列切替回路

Fig. 3 Proposed series-parallel changeover circuit for capacitor bank.

が閉じている状態で放電を開始し主容量部 C1 のみで放電を行う。C1 の放電に伴いバンク電圧が低くなり切替設定値に到達した時点で S1 を開いて S2 を閉じると、調整容量部 C2 が C1 に直列接続されるためバンク電圧は最大電圧に復帰する。さらに放電が進みバンク電圧が再び切替設定値に到達した時点で、S2 を開いて S3 を閉じ、C3 を追加接続する。このような動作を行うことにより、キャパシタバンク電圧の変動幅を最大電圧値と切替設定値の範囲に抑えることが可能である。

「シフト形」は図 3 (b) に示すように、同容量の複数のキャパシタブロックをスイッチを介して接続する構成である。キャパシタバンク電圧の変化に伴って、充電により電圧が上昇していく場合には、直列ブロック数を減らし並列ブロック数を増加させる。逆に放電により電圧が低下していく場合には、並列ブロック数を減らし直列ブロック数を増加させる。このような動作を行うことにより、バンク電圧の変動幅を抑制することができる。例えば、放電モードではスイッチ S1、S2 を閉じた状態で放電を開始し、すべてのキャパシタブロックが並列接続状態で放電を行う。放電に伴いバンク電圧が低くなり切替設定値に到達した時点で、S1、S2 を開いて S3、S5 を閉じると、C2 と C3 が並列接続から直列接続に変わるためバンク電圧は最大電圧に復帰する。さらに放電が進みバンク電圧が再び切替設定値に到達した時点で、S3、S5 を開いて S4 を閉じ、すべてのキャパシタブロックを直列接続とする。このような動作を行うことにより、この場合もキャパシタバンク電圧変動幅を最大電圧値と切替設定値の範囲に抑えることができる。

「タップ形」、「シフト形」とともに、各スイッチにサイリスタ 2 個を逆並列接続したスイッチを用いる^{(5),(6)}と、切替えたいスイッチをターンオンさせることで今まで導通していたサイリスタに逆電圧が印加されて自然消弧する。このため、切替時のサージ電圧が発生せず、かつスイッチの切替のタイミングに注意を払う必要がなくなり、制御も極めて簡単になるという利点がある。また、DC/DC コンバータのように高速なスイッチングを行わないので、回路の損失も低くすることができる。

4. バンク直並列切替回路の動作特性解析

〈4・1〉動作解析 「タップ形」、「シフト形」のキャパシタバンク直並列切替回路の動作特性について、Spice による回路動作解析を実施した。いずれの方式の場合も、構成するキャパシタブロックの静電容量と直並列の切替タイミングを調節して、バンク端子電圧の変化が 100~80 % 以内に収まる条件で解析を行った。

図 3 (a) の「タップ形」の放電動作時におけるキャパシタバンク端子電圧とバンクを構成する各キャパシタブロック端子電圧の変化の解析結果を図 4 に示す。主容量部 C1 の電圧が低下するにつれて、スイッチ S1~S3 を切替え、調整容量部 C2、C3 を直列に順次追加接続していくことで、バンク端子電圧の変化幅が 20 % に抑えられていることがわかる。

図 4 タップ形切替回路の解析結果

Fig. 4 Simulation result of tap type changeover circuit.

「シフト形」については、図 3 (b) の 3 段切替方式をさらに発展させた図 5 に示すような 5 段切替方式について解析を実施した。5 段切替方式の場合には、キャパシタバンク端子電圧の変化に伴い、スイッチ S00、S01、S1~S7 を順次切替えることにより、キャパシタブロックの直列数を図 5 に示すような形で変更していく。この 5 段切替の「シフト形」バンク切替方式の放電動作時におけるキャパシタバンク端子電圧とバンクを構成する各キャパシタブロック端子電圧の変化の解析結果を図 6 に示す。この場合もバンク端子電圧の変化幅が 20 % に抑えられていることがわかる。

〈4・2〉蓄電利用率 前項に示したような回路解析結果を基に、「タップ形」、「シフト形」のバンク直並列切替回路を採用した場合の各キャパシタブロックの放電開始前電圧と放電完了後電圧を求め、その値から蓄電利用率（キャパシタの満充電エネルギー量に対する利用可能エネルギー量の割合）を計算した。各キャパシタブロックの蓄電利用率 η は、放電開始電圧を V_1 、放電終止電圧を V_2 、静電

図 5 シフト形 5 段切替回路

Fig. 5 Shift type 5 stage changeover circuit.

図 6 シフト形切替回路の解析結果

Fig. 6 Simulation result of shift type changeover circuit.

容量を C とすると、満充電エネルギー $E_f = 1/2 \cdot CV_f^2$ と放電終了時エネルギー $E_e = 1/2 \cdot CV_e^2$ から

$$\eta = (E_f - E_e) / E_f$$

で表される。キャパシタバンク全体の蓄電利用率は、バンクを構成する各キャパシタブロックの E_f 、 E_e の総和を用いて求める。表 1 は「タップ形」の、表 2 は 5 段切替方式「シフト形」の蓄電利用率を示したものである。

「タップ形」の解析に用いた回路でバンク全体の蓄電利用率を求めた結果、電圧・静電容量の調整前は表 1 の左側に示したように 62.4 % であった。そこで、表 1 の右側に示したように、キャパシタブロック C3 の電圧・静電容量を調整し蓄電利用率の向上を図った結果、68.0 % まで上げることができた。また、原理的には、段数を増加させれば、蓄電利用率をさらに向上させることが可能である。

「シフト形」の場合、表 2 の左側に示したように、各キャパシタブロックの電圧・静電容量を図 5、図 6 の解析の条件に合わせてすべて同じ値とした時は、バンク全体の蓄電利用率が 83.3 % であった。図 6 に示したように、この時の各キャパシタブロックの放電終了電圧にはかなりバラツキを生じる。直列接続の状態が長い C4、C5 は深く放電するため放電終了電圧が低くなり、最後まで並列接続であった C1、C8 は放電電流が分流し放電が浅くなるため、放

表 1 タップ形切替回路の蓄電利用率

Table 1 Storage energy utilization factor of tap type changeover circuit.

タップ形	電圧・静電容量 調整前				電圧・静電容量 調整後				
	キャパシタ バンク	静電 容量	放電前 電圧	放電後 電圧	蓄電量 利用率	静電 容量	放電前 電圧	放電後 電圧	蓄電量 利用率
C1		3.0 kF	400.0 V	214.8 V	71.3 %	3.0 kF	400.0 V	206.3 V	73.3 %
C2		15.0 kF	80.0 V	58.4 V	45.8 %	15.0 kF	80.0 V	56.9 V	50.0 %
C3		22.9 kF	52.5 V	46.8 V	19.4 %	6.5 kF	80.0 V	56.9 V	47.6 %
					計				計
					62.4 %				68.0 %

切替段数に影響されないこと、装置体積が小型にできることなどの理由から有利であると考えられる。

5. 試作回路による試験

15 Wh/l 相当のキャパシタ（静電容量 12.0 kF、内部抵抗 6.9 mΩ【83 ΩF^③相当】の角形セル）と切替スイッチにサイリスタを用いた図 8 に示す「シフト形」バンク切替試験回路を試作し、動作特性の検証を行った。バンク全体の電圧変化が 20 %以内となるよう 5 段切替を行い、各セルには均等充電回路を並列に接続した。

試験回路に使用したサイリスタの定格は、400 V、25 A (型番:SF25GZ51)である。また、最大バンク端子電圧 (V_{up}) 12.0 V、最低バンク端子電圧 (V_{low}) 9.0 V、バンク充放電電流 10.0 A の条件で、バンク端子電圧 V_0 を検出し、充電時は $V_0 > V_{up}$ となった時点で並列切替（図 5 の等価回路で右へ進む）を順次行い、放電時は $V_0 < V_{low}$ となった時点で直列切替（図 5 の等価回路で左へ進む）を順次行う。均等充電回路は、直列接続されたキャパシタセルを充電する際に、静電容量等のバラツキにより、定格電圧に先に到達したキャパシタセルを短絡して、残った他のキャパシタセルの充電を行うことにより、均等に充電を行う回路である。

<5.1> 横流・サージ計測 バンク切替時の回路各部の電流波形とバンク電圧の実測波形の例を図 9 に示す。バンク電圧が大きく変化している点がバンク切替タイミングであり、この時スイッチ S_4 に流れていた電流がスイッチ S_3 、 S_5 に転流し、切替に伴うリンキングが若干発生している。しかし、スイッチの切替時に新たに並列接続されたキャパシタ間において、静電容量等のバラツキにより生じる充電電圧差に起因する大きな電流（横流）は流れないことがわかった。また、バンク電流はほぼ一定で、バンク電圧にも異常なサージ電圧は発生していないことが確認できた。

以上の結果から、今回提案した「シフト形」バンク切替方式では、方向性切替素子を使用することで、直並列切替時に横流が発生せず、また、サイリスタの転流作用により、

図 9 バンク切替時の電圧・電流波形
Fig. 9 Waveforms of voltage and current when changeover circuit moved.

自動的に並列キャパシタセル間に電流が分配され、電流が断続しないので、サージ電圧も発生しないことがわかった。

<5.2> バンク切替の電圧／電流特性 「シフト形」バンク切替試験回路の各部の電圧・電流波形を計測しながらバンク切替試験を行い、動作特性を評価した。動作試験の結果は、解析の結果と良く一致した。試験時のバンク電圧とバンクを構成するキャパシタの電流の変化の一例を図 10 に示す。これによると、バンク電圧の変動幅は 25 %にすることができた。また、キャパシタ（図 8 の C_1 と C_8 ）の電流は全直列時が 10.0 A、並列時にはその 1/2 に分流している。なお、切替時の電流の過渡的な変化は、切替時におけるキャパシタ個々の電圧差（充電状態の違い）によるものと考えられる。

<5.3> バンク直並列切替回路の損失の試算 図10に示した一連の試験結果から、バンク直並列切替回路の損失を試算した。キャパシタバンクの充電時においては、バンクの入力端子に流れ込む電流とバンク端子電圧の積（バンクへの入力電力）と、バンクを構成する各キャパシタセルに流れる電流とキャパシタセル端子電圧の積を8個分合計し

図 8 シフト形バンク切替試験回路
Fig. 8 Test circuit of shift type changeover circuit.

図 10 バンク切替時のバンク電圧とキャパシタ電流
Fig. 10 Voltage of capacitor bank and current of capacitors when changeover circuit on and off

たもの（キャパシタの充電電力）の差を計算することにより、バンク直並列切替スイッチの充電時の損失の変化を求めた。同様に、キャパシタバンクの放電時においても、バンクを構成する各キャパシタに流れる電流とキャパシタ端子電圧の積を8個分合計したもの（キャパシタの放電電力）と、バンクの出力端子から流れ出す電流とバンク端子電圧の積（バンクからの出力電力）の差を計算することにより、バンク直並列切替スイッチの放電時の損失の変化を求めた。シフト切替に伴って回路に入るスイッチ数が変化するため、1スイッチ当たりの電流負担が変化し、素子の非直線性により損失が変化するため、多少の変動はあるものの、スイッチ損失は11～22 Wであった。

今回の試験のバンク電圧は12.0 Vであるが、この結果から400 V、10.0 Aの高電圧バンクでの損失を推定した。電圧の上昇によりスイッチの逆電流や均等充電回路の漏れ電流は増加するが、電流値としては合計で1 mA以下であるので、その損失は0.4 W以下となり今回計測した切替スイッチの損失の11～22 Wに比べて十分に小さい。したがって、電圧を上げてもバンクの切替スイッチの損失は今回計測した値とほとんど変わらないと考えられ、想定したバンクの充電電力および放電電力の定格値4.0 kWに対して損失は0.3～0.6 %とわずかであることが推定できる。なお、充電・放電動作時のキャパシタの温度上昇は5 °C程度であり、キャパシタの動作許容温度上も問題のないことを併せて確認した。

また、電気二重層キャパシタ適用電力貯蔵装置の系統連系用変換装置において、バンク電圧の変化抑制のために、今回検討した5段切替の「シフト形」バンク切替回路を採用した場合とDC/DCコンバータを採用した場合について、放電時の装置各部の効率を計算した結果（双方向DC/DCコンバータと双方向交直変換器の効率の計算方法については、付録を参照）を表3に示す。変換装置の容量は20 kVA、キャリア周波数は10 kHzを想定した。双方向交直変換器の効率は両方式とも94 %前後とほとんど同程度であるが、バンク切替回路の効率が99 %以上であるのに対して、双方向DC/DCコンバータの効率は入力電圧が100 Vとなる放電終止直前には昇圧率が1:4と高くなるために、95 %程度まで低下する^{(10),(11)}。そのため、双方向交直変換器を接続した装置の総合効率も、DC/DCコンバータ方式に比べ、バンク切替方式の方が高効率となることがわかる。

表3 放電時の変換装置各部の効率

Table 3 Efficiency of each parts in converter system at discharge operation.

方式	バンク切替回路効率	双方向DC/DCコンバータ効率	双方向交直変換器効率	総合効率
バンク切替方式	99.5 %	—	93.6～94.0 %	93.1～93.5 %
DC/DCコンバータ方式	—	94.7～99.2 %	94.0 %	89.0～93.2 %

注) 交直変換器の効率には、連系変圧器とACリアクトルの効率を含む。
交直変換器、DC/DCコンバータの容量は20 kVA、キャリア周波数は10 kHz。

6. むすび

充放電に伴うキャパシタバンク電圧の変化を低減させ、変換装置の効率の向上を図る方策として、「タップ形」と「シフト形」の2種類のバンク直並列切替方式について解析を行い、「シフト形」が有利であることを明確にした。さらに試作回路を用いた動作検証試験により実証した結果、バンク切替装置の切替スイッチとして方向性半導体素子を用いれば、切替時の横流やサージの発生が防止できることを確認した。

(平成13年1月23日受付、平成13年12月17日再受付)

文 献

- (1) 岡本正史：「パワー用電気二重層コンデンサの開発」，平成9年電気学会全国大会，No. S14-4-3，S.14-21～S.14-24 (1997-3)
- (2) 米田一：「次世代コンデンサとして注目される大容量電気二重層コンデンサ」，OHM，2000年7月号，p. 79～83 (2000-7)
- (3) 岡村迪夫：「電気二重層キャパシタと蓄電システム」，日刊工業新聞社 (1999)
- (4) 新エネルギー・産業技術総合開発機構：「負荷平準化新手法実証調査 最終報告」(2000)
- (5) 岡村迪夫・大島正明・山岸政章・最上明矩：「直並列切替電源装置」，特開平11-299112 (1999)
- (6) 岡村迪夫・大島正明・山岸政章・最上明矩：「直並列切替電源装置」，特開平11-299119 (1999)
- (7) 松下電池：「シール鉛蓄電池データブック 2000」，UP-RWシリーズ、LCシリーズ (2000)
- (8) 松下電子部品：「アルミ電解コンデンサデータブック 2000」，GXBシリーズ (2000)
- (9) 杉本重幸・香田勲・小田新一・安井芳則・板橋俊則・岡村迪夫・村井由宏：「大容量電気二重層コンデンサを用いた電力貯蔵装置の試作」，電気学会論文誌B，Vol. 119-B，No. 8/9，pp. 973～981 (1999)
- (10) 山岸政章・大島正明・岡村迪夫：「新しい物理電池ECSを用いた大出力蓄電システムの研究」，信学技報，Vol. 97，No. 173，pp. 9～16 (1997)
- (11) 清水雅彦・山崎清美・岡村迪夫：「新しい物理電池ECSを用いた蓄電式エアコンの研究」，信学技報，Vol. 97，No. 173，pp. 17～24 (1997)

付 録

1. 双方向DC/DCコンバータの効率計算

双方向DC/DCコンバータの効率は、降圧コンバータ（充電時）、昇圧コンバータ（放電時）について、それぞれ付図1、付図2の基本回路を用いて計算した。

付図1 降圧チョップの基本回路

付図2 昇圧チョップの基本回路

<1.1> 降圧コンバータの効率計算

(1) 前提条件

計算の前提条件は以下の通り。

- ・一次電圧 E : 400 V(固定)
- ・二次電圧 V_c : 100~400 V
- ・負荷容量 : 20 kW
- ・出力電流 $I_o (=I_{lave})$: 20 kW / 400 V = 50 A
- ・スイッチング素子: IGBT CM200DY-12H
- ・スイッチング周波数 f_{sw} : 10 kHz
- ・リアクトル L : 100 μ H
- ・出力コンデンサ電圧 V_c および出力電流 I_o のリプルを無視した。
- ・スナバ損失は考慮しない。

(2) IGBT スイッチング損失 P_{tsw}

ターンオンスイッチング損失 P_{on} , ターンオフスイッチング損失 P_{off} , スwitching周波数 f_{sw} より次式にて算出した。

$$P_{tsw} = (P_{on} + P_{off}) \times f_{sw}$$

ただし、 P_{on} は $I_s = I_{lo}$ 時 (最小値)、 P_{off} は $I_s = I_{hi}$ 時 (最大値) の値である。

また、 I_{lo} および I_{hi} を次式にて近似した。

$$I_{lo} = I_{lave} - 1/2 \cdot (E - V_c) / L \cdot t_{on}$$

$$I_{hi} = I_{lave} + 1/2 \cdot (E - V_c) / L \cdot t_{on}$$

付図3 I_{lave} の定義

(3) IGBT オン損失 P_{ton}

IGBT のオン特性 (コレクタ電流-コレクタ・エミッタ間

飽和電圧) V_f を $V_f = r I_c + V_{f0}$

IGBT のコレクタ電流 I_c を

$$I_c = (I_{hi} - I_{lo}) / t_{on} \cdot t + I_{lo} \text{ とすると、}$$

$$P_{ton} = 1/T \int_0^{t_{on}} V_f \cdot I_c dt$$

となる。

(4) ダイオードスイッチング損失 P_{dsw}

ダイオードスイッチング損失は逆回復電荷で決まるが、非常に小さいので無視した。

(5) ダイオードオン損失 P_{don}

IGBT と同様に、ダイオードのオン特性 (エミッタ電流-エミッタ・コレクタ間電圧) V_f を

$$V_f = r I_e + V_{f0}$$

エミッタ電流 I_e を

$$I_e = (I_{hi} - I_{lo}) / t_{on} \cdot t + I_{lo} \text{ とすると、}$$

$$P_{ton} = 1/T \int_0^{t_{off}} V_f \cdot I_c dt$$

となる。ただし、 r および V_f はダイオードの特性で決まる数値である。

(6) リアクトル鉄損 P_{fe}

100 μ H リアクトルを 10 kHz で使用する場合、鉄損 P_{fe} は約 11 W となった。

(7) リアクトル銅損 P_{cu}

リアクトルの抵抗分を 2 m Ω と仮定し、 $I_L^2 R$ より算出した。

<1.2> 昇圧コンバータの効率計算

昇圧コンバータの効率計算は降圧コンバータと変換方向が逆のため、以下の点を変更して降圧コンバータと同様な計算を行った。

(1) 前提条件

- ・一次電圧 E : 100~400 V
- ・二次電圧 V_c : 400 V(固定)

(2) IGBT スイッチング損失 P_{tsw}

$$I_{lo} = I_{lave} - 1/2 \cdot E / L \cdot t_{on}$$

$$I_{hi} = I_{lave} + 1/2 \cdot E / L \cdot t_{on}$$

2. 双方向交直変換器の効率計算

双方向交直変換器効率計算は正弦波 PWM インバータに IGBT モジュールを用いた条件で損失を算出した。

<2.1> 前提条件

- ・インバータ出力 P_{inv} : 20 kW
- ・スイッチング周波数: f_{sw} : 10 kHz
- ・直流電圧 V_{dc} : 300~400 V
- ・連系電圧 (線間) V_{sl} : 180 V
- ・出力正弦波の力率 $\cos \theta$: 1.0
- ・出力電流 (正弦波) の最大値 I_{op} :

$$I_{op} = P_{inv} / (\sqrt{3} \times V_{sl}) \times \sqrt{2}$$

- ・変調率 α : $\alpha = V_{sl} / \sqrt{3} \times \sqrt{2} / (V_{dc} / 2)$

・スイッチング素子: IGBT CM200DY-12H を適用し、以下の特性データは素子固有の特性値を用いて計算した。

P_{swon} : IGBT の 1 パルス当りのターンオンスイッチング損失

P_{swoff} : IGBT の 1 パルス当りのターンオフスイッチング損失

V_{cesat} : IGBT のコレクタ・エミッタ間飽和電圧

V_{od} : フリーホイリングダイオードの順電圧降下

Q_r : フリーホイリングダイオードの逆回復電荷

・フィルタ、スナバ回路、連系トランスの損失は考慮しない。

〈2.2〉 各素子の損失計算式

(1) IGBT オン損失 (1 素子当り) P_{ont}

$$P_{ont} = I_{op} \cdot V_{cesat} \cdot \frac{1}{2\pi} \int_0^\pi \sin^2 x \cdot \frac{1 + \sin(x + \vartheta) \cdot \alpha}{2} dx$$

$$= I_{op} \cdot V_{cesat} \cdot \left(\frac{1}{8} + \frac{\alpha}{3\pi} \cos \vartheta \right)$$

(2) IGBT スwitching 損失 (1 素子当り) P_{swt}

$$P_{swt} = (E_{swon} + E_{swoff}) \cdot f_{sw} \cdot \frac{1}{2\pi} \int_0^\pi \sin x dx$$

$$= \frac{P}{E_{swon} + E_{swoff}} \cdot f_{sw} \cdot \frac{1}{\pi}$$

(3) ダイオードオン損失 (1 素子当り) P_{ond}

$$P_{ond} = I_{op} \cdot V_{od} \cdot \left(\frac{1}{8} - \frac{\alpha}{3\pi} \cos \vartheta \right)$$

(4) ダイオードスSwitching 損失 (1 素子当り) P_{swd}

$$P_{swd} = \frac{1}{6} Q_r \cdot V_{dc} \cdot f_{sw}$$

(5) 三相 (6 素子) の損失 P

$$P = (P_{ont} + P_{swt} + P_{ond} + P_{swd}) \times 6$$

(6) リアクトル損失

鉄損: 60 Hz, 0.8 T, 40 kHz, 0.02 T として、87 W

銅損: 定格電流 (80 A) 時 96 W

容量換算 96 W $\times (I/80 \text{ A})^2$ にて求める。

I : 充電時、放電時にリアクトルに流れる電流

(7) トランス損失

無負荷損: 定格 (220 V, 52.5 A) 時 181 W

負荷損: 定格 (220 V, 52.5 A) 時 216 W

容量換算 216 W $\times (I/52.5 \text{ A})^2$ にて求める。

I : 充電時、放電時にトランスに流れる電流

(8) スナバ損失

サージ電圧を直流電圧の 10 % と仮定する。

スイッチング時にスナバコンデンサ C に充電されるサージェネルギ E_{surg} は、

$$E_{surg} = \frac{1}{2} C V_{dc}^2 \cdot 0.1^2$$

となる。

よって、スナバ損失 P_{surg} は、スイッチング周波数 f_{sw} より、

$$P_{surg} = E_{surg} \times 6 \times f_{sw}$$

となる。

杉本 重幸

(正員) 1958 年 12 月 26 日生まれ。1983 年 3 月岐阜大学大学院工学研究科修士課程電気工学専攻修了。同年 4 月三菱電機 (株) 入社。1991 年 9 月中部電力 (株) 入社。現在、同社電力技術研究所に勤務。主として電力機器・電力系統へのパワーエレクトロニクス技術の適用に関する研究に従事。博士 (工学)。1998 年電気学会論文賞受賞。

小川 重明

(正員) 1946 年 3 月 29 日生まれ。1964 年 3 月四日市工業高等学校卒業。同年 4 月中部電力 (株) 入社。主として電力系統運用・系統保護計画業務に従事。2000 年 1 月に同社電力技術研究所に転属。現在、同所システムグループ・系統チームリーダー。

勝川 裕幸

(正員) 1954 年 7 月 6 日生まれ。1979 年 3 月名古屋大学大学院工学研究科修士課程電気工学専攻修了。同年 4 月日本碍子 (株) 入社。現在、同社 BIU 部長代理。主として光変成器などの光計測技術やその応用システムならびに電力貯蔵デバイスの開発研究に従事。博士 (工学)。1995 年電気学会進歩賞受賞。IEEE 会員。

水谷 浩

(非会員) 1951 年 12 月 29 日生まれ。1976 年 3 月名古屋大学大学院工学研究科修士課程情報工学専攻修了。同年 4 月大同製鋼 (株) 入社。1989 年 9 月日本碍子 (株) 入社。主としてコンピュータ応用、電子回路、電力機器の開発に従事。現在、法務部サブマネージャー。

岡村 逸夫

(正員) 1935 年 2 月 1 日生まれ。1959 年早稲田大学第一理工学部電気工学科卒業。同年 4 月日本原子力事業 (株) 入社。1964 年米国アルゴンヌ原子力研究所留学。1987 年 (株) 岡村研究所設立。主として放射線計測、電子回路、コンピュータ応用、ソフトウェア研究開発に従事。現在、同社代表取締役。北見工業大学客員教授。電気化学会、日本原子力学会会員。