

直線位相スイッチトキャパシタフィルタの一実現法*

金 台然**・岩田 彰**・浅葉 統太**・大友 博**

An Implementation of Switched-Capacitor Filters with Linear Phase*

Taikyu KIM**, Akira IWATA**, Touta ASABA** and Hiroshi OHTOMO**

1. はじめに

信号の処理・補間などにさいしては位相ひずみの無い(群遅延一定)直線位相フィルタが望まれ、周知のように、アナログおよびデジタルの両系にわたってさまざまな工夫がなされている。そして低域通過型の帯域制限を受けた時間連続信号の離散値系列から、もとの連続信号を復元するためのラグランジュB-フィルタは正確な直線位相特性を備えている^{1),2)}。さらに、低次系による速い信号処理と高次系の急峻な遮断特性とを有する直線位相フィルタ系を得るためにB-フィルタを並列合成した構成手法が示されている¹⁾。また、サンプリング技術を用いたアナログ回路であるスイッチトキャパシタ回路は集積化に好都合であるから、信号処理・計測・制御・情報伝送などのシステムに応用されていることはよく知られている。

ここでは集積化に便利な直線位相アナログフィルタの実回路による形成を意図し、スイッチトキャパシタ回路を使用してB-フィルタの並列合成手法に基づいた低域通過フィルタを試作し、応答例を示している。

2. 直線位相フィルタの並列合成^{1),2)}

音声の場合などのように、低域通過型の帯域制限を受けた連続時間信号が一定時間間隔の離散時間信号系列として与えられているとき、この信号系列から、もとの連続時間信号を復元するためのラグランジュB-フィルタ^{1),2)}は、零次サンプルホールド要素、積分要素および線形加算要素からなる系として構成できる。入力離散時間信号系列の周期が T のとき、 m 次B-フィルタのインパルス応答 $b_m(t)$ は時間 $t=(m+1)T/2$ における最大値の

両側で単調に推移し、 $t \geq (m+1)T$ では消滅する非負偶関数対称波形である。 m 次B-フィルタの周波数応答 $B_m(jf)$ (f :周波数)の位相特性は $-(m+1)\pi fT$ であり f に関して直線である。また、直線位相特性を保持しながら、継続時間の小さい低次系の $b_m(t)$ による信号処理時間の短縮と高次系の $B_m(jf)$ の振幅特性 $B_m(f)$ の急峻な側帯域減衰特性とを併せ備えた系を得るために、 m 次B-フィルタに同次のB-フィルタ系を並列に付加した合成フィルタ系がある¹⁾。

Fig. 1は1次B-フィルタによる合成フィルタ系の一例であり上、中および下の各段は次のようである。

上段は1次ラグランジュB-フィルタで、そのインパルス応答 $b_1(t)$ は最大値が1、継続時間が $2T$ の三角状偶関数対称波形である²⁾。中および下段では $b_1(t)$ の継続時間 $2T$ を $1/k$ ($k=3$ および 5)に圧縮し、これを k 個連結した継続時間が $2T$ の偶関数対称波形(k 連波) $b_{1k}(t)$ をインパルス応答とする系を形成している。これらの線形結合 $l_{1k}(t)=b_1(t)+b_{1k}(t)$ は継続時間が $2T$ の偶関数対称波形であり、その周波数応答 $L_{1k}(jf)=B_1(jf)+B_{1k}(jf)$ の位相特性は直線を保持している。 $b_{1k}(t)$ の周波数応答 $B_{1k}(jf)$ の振幅特性 $B_{1k}(f)$ により $B_1(f)$ の主帯域に隣接した側帯域スペクトル成分を相殺し、 $B_1(f)$ と比べて急峻な遮断特性を有する $L_{1k}(jf)$ の振幅特性 $L_{1k}(f)$ を得ることができる¹⁾。

さらに、B-フィルタに基づく直線位相巡回型デジタルフィルタ系があり、これは遅延・加算・係数乗算の各要素を用いて構成できる²⁾。また、スイッチトキャパシタ回路では周知のように一つの回路に遅延・加算・係数乗算の機能を組み合わせることができる。

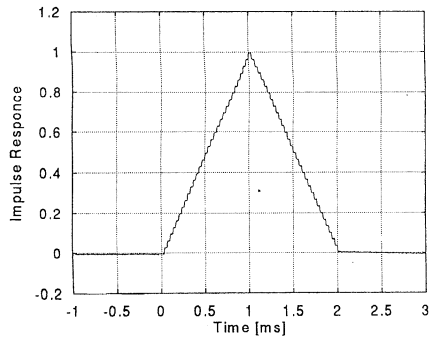
3. 試作フィルタの構成および応答例

集積化に適した直線位相アナログフィルタを実現するために、Fig. 1の並列合成フィルタ系とB-フィルタによる巡回型デジタルフィルタ系との両構成手法を併用して、直線位相スイッチトキャパシタフィルタ系の実回路

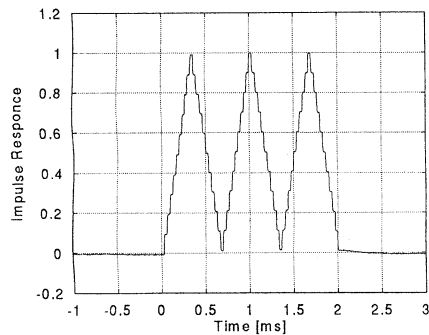
* 原稿受付 1997年7月2日

** 青山学院大学 理工学部 College of Science and Engineering, Aoyama Gakuin University; 6-16-1 Chitosedai, Setagaya-ku, Tokyo 157-0071, JAPAN

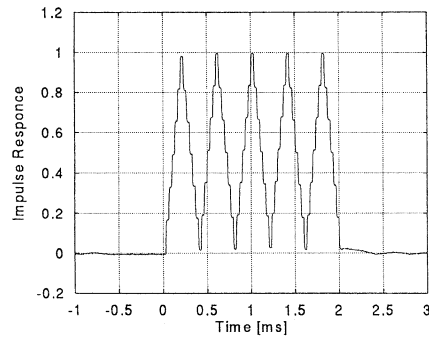
Key Words: discrete signal, reconstruction, linear phase filter, signal processing, interpolation.



(a) First order B-filter



(b) Three-waves-system

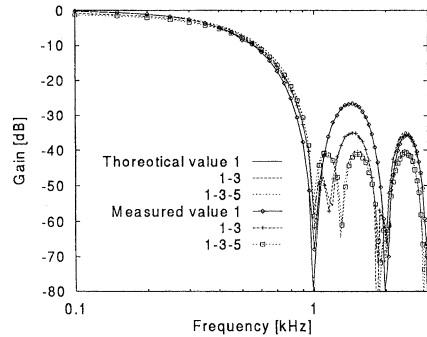


(c) Five-waves-system

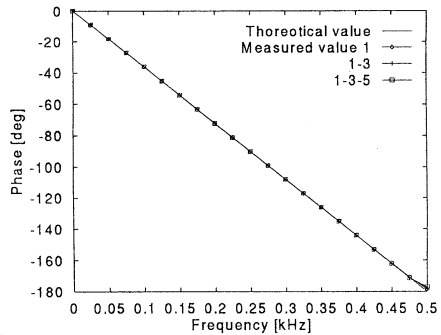
Fig. 3 Impulse responses of the implemented filters

4. おわりに

キャパシタとスイッチから成るので集積化に適していると思われる遅延回路を新たに導入している. すなわち, フィルタにサンプル値が入力されるごとに, それを同時に複数のキャパシタに蓄えた後, 各キャパシタの電荷をそれぞれ一定間隔で遅延したタイミングで取り出している. このような遅延回路を用いた直線位相スイッチト



(a) Frequency spectra



(b) Linearity of phase characteristics

Fig. 4 Frequency responses of the implemented filters

キャパシタフィルタの構成手順と試作した合成フィルタ系の応答例を示した. 応答例のそれぞれは理論値とよく合致している.

参考文献

- 1) 金, 前田, 小野, 藤田: ラグランジュB-フィルタに基づく直線位相フィルタの一実現法; システム制御情報学会論文誌, Vol. 7, No. 5, pp. 153-159 (1994)
- 2) 金, 小野寺, 浅野, 須田: 直列積分演算要素のデジタル化に関する新手法と直線位相巡回型デジタルフィルタ実現への応用; 計測自動制御学会論文集, Vol. 31, No. 8, pp. 963-972 (1995)
- 3) G. Di Cataldo, G. Palmisano and G. Palumbo: Gain-compensated sample-and-hold circuit for high frequency application; *Electronics Letters*, Vol. 29, No. 15, pp. 1347-1348 (1993)
- 4) K. Nagaraj and R. E. Turner: Precision switched-capacitor attenuator; *IEEE Trans.*, Vol. CAS34, No. 4, pp. 446-447 (1987)
- 5) K. Haug, F. Maloberti and G. C. Temes: Switched capacitor integrators with low finite-gain sensitivity; *Electronics Letters*, Vol. 21, No. 24, pp. 1156-1157 (1985)

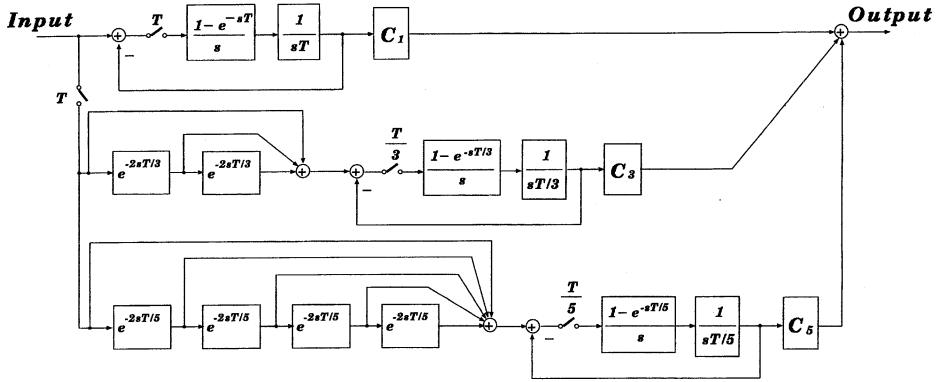
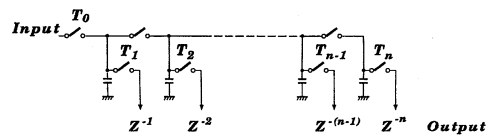


Fig. 1 Block diagram of the parallel synthesis

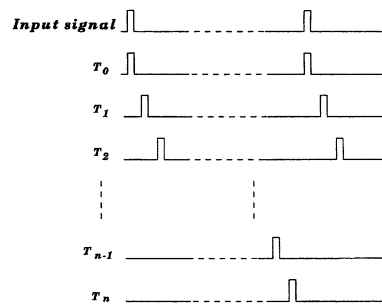
化を試みた. Fig. 1 内の線形加算, 零次サンプルホールド, 積分および係数の各要素の実現には在来のスイッチトキャパシタ回路³⁾⁻⁵⁾によっている. Fig. 1 の中および下段に在る各遅延要素 $e^{-2sT/k} = z^{-1}$ には Fig. 2 のような遅延回路を用いている. これにより, 周期 T の入力離散信号系列に対し, それぞれ $2iT/k, i=1, 2, \dots, n$, 遅延した n 個のサンプル値を得ている. なお, k 連波を得るために $2T/k$ はスイッチトキャパシタ回路のクロック周期 T/n の整数倍である. Fig. 2(b) において, 入力信号系列と同期した周期 T のパルス列 T_0 と, これを遅延したパルス列 $T_1 \sim T_n$ により, 同図 (a) のスイッチを開閉する. まず入力信号系列をパルス列 T_0 によりサンプルした値をすべてのキャパシタに蓄える. そしてパルス列 $T_1 \sim T_n$ により該当するスイッチを閉じると, 入力を遅延 $z^{-1} \sim z^{-n}$ した値が得られる. このようなスイッチ動作を組み合わせて Fig. 1 の各遅延要素を実現している. 新たに導入したこの遅延回路はキャパシタとスイッチから成るので集積化に適していると思われる.

計測装置 (R9211C) の特性を勘案し, 入力離散信号系列の周期は $T=1[\text{ms}]$, T 区間におけるスイッチトキャパシタ回路の積分演算回数が 30 のときの測定例が Fig. 3 および 4 である. Fig. 1 で $C_1=C_3=C_5=1$ としたときインパルス入力に対する同図各段の応答が Fig. 3 である. Fig. 3(a) はスイッチトキャパシタ 1 次 B-フィルタのインパルス応答例であり, 各積分演算開始時点の値は理論値²⁾と一致しており $T=1[\text{ms}]$ 区間における積分演算回数は 30 であることも観測できる. また, Fig. 3(b) および (c) はそれぞれ 3 および 5 連波になっている.

Fig. 1 において $C_1=1$ として側帯域スペクトルの最大値を最小にするための C_3 および C_5 の値¹⁾に関する周波数応答例が Fig. 4 である. Fig. 4(a) で, 1 次 B-フィルタのみ ($C_1=1, C_3=C_5=0:1$ 系), 3 連波付加



(a) Circuit



(b) Pulse train for switching operation

Fig. 2 Delay circuit

($C_1=1, C_3=-0.071, C_5=0:1-3$ 系) および 3 と 5 の両連波付加 ($C_1=1, C_3=-0.089, C_5=-0.019:1-3-5$ 系) のそれぞれのゲイン [dB] は理論値¹⁾と合致している. たとえば 1-3-5 系の側帯域スペクトルの最大ゲインは $-39.8[\text{dB}]$ である. これはインパルス応答の継続時間が $2T$ の 1 次による合成系により, 継続時間が $3T$ の 2 次 B-フィルタと同等の値^{1), 2)}になっている. Fig. 4(b) の位相特性は直線である. なお, 参考文献 1) では, m 次 B-フィルタの窓関数などへの応用などを考慮し, そのインパルス応答の継続時間 $(m+1)T$ (ここでの $2T$) で時間軸を正規化しているので, これに対応して Fig. 4 との間で周波数軸の尺度も異なっている.