128×128画素を有する画像モーメントセンサの開発

Development of a 128×128 Pixel Image-Moment Sensor

岩下 貴司[†], 小室 孝[†], 石川 正俊[†]

Atsushi Iwashita[†], Takashi Komuro[†] and Masatoshi Ishikawa[†]

Abstract We developed a smart image-sensor especially for extracting statistical values that contain areas, positions, orientations and shapes of the objects in an image. These values are called moments. The sensor has a small processing circuit in each pixel in order to achieve high resolution, but it outputs various information at real-time. We describe the implementation and performance evaluation of a 128 × 128 pixel image-moment sensor.

キーワード：スマートイメージセンサ ビジョンチップ リアルタイムビジョン 可変長パイプライン

1. ま え が き

近年、機器の自動制御において視覚情報が重要になりつつある。

これまでの、画像をリアルタイムに分析し、機器制御に利用できる情報を取得するには、イメージセンサと強力なプロセッサを用いた画像処理システムの利用が一般的であった。この手法は手軽で柔軟な処理を実現できる反面、機器が大型で高価になるという欠点がある。

一方で、単一のチップにイメージセンサと画像処理回路を搭載した、スマートイメージセンサの研究開発も行われている。これらは小型・安価で使いやすいが、抽出できる情報が限られていたり¹⁾、処理回路が占める割合が高く、画素数や開口率が限られるという問題があった²⁾。

そこで、画像の統計量であるモーメントの抽出に特化したスマートイメージセンサを開発した。画像モーメント M_{pq} は、2 値化した画像を $I(x, y)$ とすると、次の式で表される。

$$M_{pq} = \sum_{x=0}^{X-1} \sum_{y=0}^{Y-1} x^p y^q I(x, y) \quad (1)$$

例えば、対象の面積は M_{00} であり、重心は $(\frac{M_{10}}{M_{00}}, \frac{M_{01}}{M_{00}})$ である。2 次モーメントからは傾きが、高次モーメントからは拡大縮小・回転・アフィン変換に対する不変量が算出できる。モーメントに関する基礎的な研究は古くから行われており、物体識別や機械制御などにも利用されている³⁾。

本報告では、画像モーメントセンサの基本概念と計算方法、技術的な特徴を述べる。また、チップを試作して動作確認を行い、考察を述べる。

2. 画像モーメントセンサの設計

画像モーメントセンサのアーキテクチャを図 1 に示す。

基本単位である画素回路は、光検出器と 2 値化器、列選択器と加算器から構成される。

光検出器によって撮像した画像は 2 値化され、列選択器は 2 値化した画像 $I(x, y)$ と列選択信号 $col(x)$ との論理積を出力する。2 値化の閾値 V_{ref} を変えることで、多値での撮像も可能である。

図 1 画像モーメントセンサのアーキテクチャ
Architecture of the image-moment sensor.

2006 年 12 月 1 日受付, 2006 年 12 月 29 日採録

[†] 東京大学 大学院 情報理工学系研究科

(〒 113-8656 文京区本郷 7-3-1, TEL 03-5841-6937)

[†] Graduate School of Information Science and Technology, The University of Tokyo

(Hongo 7-3-1, Bunkyo-ku, Tokyo 113-8656, TEL 03-5841-6937)

図 2 矩形領域のモーメント
Moment of the rectangle region.

加算器はビットシリアル演算により、列選択器と前段の画素の和を出力する。このような加算器を 2 次元アレイ状に配置すると、 Y 個の X 方向総和回路が形成される。さらに、 X 方向総和回路の出力 $sum(y)$ と行選択信号 $row(y)$ との論理積を Y 方向総和回路に入力すると、モーメント出力 $moment$ が得られる。

この章では、以上に示したアーキテクチャにおけるモーメントの計算方法を示した後で、設計した回路の詳細について述べる。

2.1 モーメントの特性

モーメント出力 $moment$ は画像全体の総和である。しかし、図 2 に示すように、画像内の矩形領域のモーメントを計算することもできる。

まず、領域マスク R_r を以下のように定義する。

$$R_r = R_{r_0 r_1}(r) = \begin{cases} 1 & (r_0 \leq r \leq r_1) \\ 0 & (r < r_0, r_1 < r) \end{cases} \quad (2)$$

X 方向と Y 方向の領域マスクを R_x, R_y 、座標重みを x^p, y^q とすると、矩形領域のモーメント $\widetilde{M}_{pq}$ は、以下の式で表される。

$$\begin{aligned} \widetilde{M}_{pq} &= \sum_{x=X_0}^{X_1-X_0} \sum_{y=Y_0}^{Y_1-Y_0} x^p y^q I(x, y) \\ &= \sum_{x=0}^{X-1} \sum_{y=0}^{Y-1} R_x x^p R_y y^q I(x, y) \end{aligned}$$

このような領域選択によって、複数の矩形領域のモーメントの取得が可能となる。また、複雑な形状の領域のモーメントは、複数の矩形領域のモーメントをセンサの外部で足し合わせることで取得できる。同様に、多値画像のモーメントも、閾値を変えた複数の 2 値画像のモーメントを足すことで求められる。さらに点滅照明を用いると、点灯時のモーメントから消灯時のモーメントを引くことで、照明が当たっている部分のモーメントを求めることもできる。

2.2 ビットシリアル演算によるモーメントの計算方法

通常の計算機でアレイ規模 N のモーメントを計算するには、 $O(N^2)$ のオーダーの計算量が必要である。一方、図 1 のアーキテクチャでは、これを $O(\log N)$ で実行できる。以下に、本センサにおける矩形領域のモーメントの詳細な計算原理を示す。

ビットシリアル加算器は、二つのシリアル値 $a(k)$ と $b(k)$ の和を、シリアル値 $s(k)$ で出力する。

$$\sum_{k=0}^{K-1} 2^k s(k) = \sum_{k=0}^{K-1} 2^k \{a(k) + b(k)\} \quad (3)$$

よって、これを N 個直列に接続すると、最終段の出力 $s(N-1)$ は N 個の入力 $a(n)$ の総和となる。

$$\sum_{k=0}^{K-1} 2^k s(N-1, k) = \sum_{n=0}^{N-1} \sum_{k=0}^{K-1} 2^k a(n, k) \quad (4)$$

また、ビットシリアル演算では、入力するシリアル値の一方が一定 ($c(k) = c$) ならば、もう一方のシリアル値 $d(k)$ との算術積を、論理積を用いて計算することができる。

$$\sum_{k=0}^{K-1} 2^k c(k) \cap d(k) = c \sum_{k=0}^{K-1} 2^k d(k) \quad (5)$$

以上から、モーメント出力 $moment$ をパラレル変換した値 M は、以下の式で表される。

$$\begin{aligned} M &= \sum_{i=0}^{I-1} \sum_{j=0}^{J-1} 2^{i+j} moment(i, j) \\ &= \sum_{i=0}^{I-1} 2^i \sum_{y=0}^{Y-1} \sum_{j=0}^{J-1} 2^j row(y, j) \cap sum(y, i) \\ &= \sum_{i=0}^{I-1} 2^i \sum_{y=0}^{Y-1} \sum_{j=0}^{J-1} 2^j row(y, j) sum(y, i) \\ &= \sum_{y=0}^{Y-1} \sum_{j=0}^{J-1} 2^j row(y) \sum_{i=0}^{I-1} 2^i col(x, i) \cap I(x, y) \\ &= \sum_{x=0}^{X-1} \sum_{y=0}^{Y-1} \sum_{i=0}^{I-1} 2^i col(x, i) \sum_{j=0}^{J-1} 2^j row(y, j) I(x, y) \end{aligned}$$

ここで、センサの列と行の選択信号 $col(x), row(y)$ に、領域と座標重みの積をシリアル値に変換して与える。

$$\begin{aligned} \sum_{i=0}^{I-1} 2^i col(x, i) &= R_x x^p \\ \sum_{j=0}^{J-1} 2^j row(y, j) &= R_y y^q \end{aligned} \quad (6)$$

すると、モーメント出力をパラレル変換した値 M は、矩形領域のモーメントとなる。

$$M = \sum_{x=0}^{X-1} \sum_{y=0}^{Y-1} R_x x^p R_y y^q I(x, y) = \widetilde{M}_{pq} \quad (7)$$

このようにして、 $O(\log N)$ のオーダーで矩形領域のモーメントを計算することができる。

図3 画素のレイアウトと回路図
Layout and Schematic of the pixels.

2.3 画素回路の構造

以上に述べた計算原理を実装した画素回路のレイアウトと回路図を、図3に示す。

画素回路は、光検出器 (PD) とモーメント演算器 (PE) で構成される。四つの PD で一つの PE を共有するため、個別に求めた四つのモーメントを外部で足し合わせる必要が生じる。よって、演算に要する時間は4倍になるが、 $0.35\mu\text{m}$ プロセスでの画素サイズは $18\mu\text{m}$ 角、開口率は28%、画素当りのトランジスタ数は23.5個と、画素回路の大幅な小型化を図ることができる。

PD は、電子シャット機能と、負帰還によるオフセットキャンセル機能を有する。PE は、2値化回路・列選択回路・全加算器・記憶素子に加えて、4つの PD からの入力 V_o を切り替えるスイッチと、2値化画像 I を出力するためのスイッチによって構成されている。記憶素子は、回路面積を削減するためにトランスペアレントラッチで構成した。マスタラッチとスレーブラッチを制御するために、クロック P_m, P_s を入力している。

図4(a)に示すように、 P_m が High のときマスタラッチはスルー状態になり、全加算器の出力が更新される。 P_s とスレーブラッチに関しても同様である。 P_m と P_s の High の期間が重なり合わなければ、クロックが一对通過した時点で、1クロック分のビットシリアル演算が実行される。

2.4 可変長パイプライン構造

センサアレイにおいてビットシリアルにモーメントを計算する手法⁴⁾はすでに提案されているが、この方法では、多数の全加算器が直列に接続されるため、回路のクリティカルパスが非常に長くなってしまふ。そこで、図4(c)に示すような、1段当たり $t_d[s]$ の遅延を伴ったクロック $P_m(x), P_s(x)$ を発生させる回路 (遅延クロック発生器) と、列選択信号をクロックと同期して出力する回路 (マスクメモリ) を用いて、加算器をパイプライン動作させる構成をとる。

図4 (a) 画素内のラッチの状態, (b) 画素アレイの状態, (c) 制御用の遅延クロック

(a)States of the latches in the pixel, (b)State of the pixel array, (c)Delayed clocks for the control.

図4(b)は、遅延クロックを入力したときの画素アレイ内のラッチの状態分布 $state(x, y)$ である。時間経過に伴って状態分布がスライドしていくが、この幅は遅延クロック発生器の動作周波数と1段当たりの遅延量に依存している。すなわち、1段のパイプラインを構成する演算器数が、動作周波数に応じて動的に変化する。このような回路構造を、可変長パイプラインと呼ぶ。この構造により、画素回路の均一性を保ったまま、アレイの規模に依存しない周波数で、モーメントの計算が実行できる。

2.5 チップの試作

以上の回路を実装したチップの試作を行った。 $0.35\mu\text{m}$ センサプロセスを用い、画素数は 128×128 、チップ面積は $3.28\text{mm} \times 3.48\text{mm}$ となった。顕微鏡写真を図5に示す。

センサアレイに加えて遅延クロック発生器とマスクメモリ、入出力回路を集積し、X方向総和と2値画像の両方が出力可能である。行選択回路とY方向総和回路は外付けのFPGAで実現する構成とした。

3. 動作確認と性能評価

FPGAを搭載した評価ボードを用いて、試作したチップの動作確認を行った。図6は、黒色の単純図形を蛍光灯照明の下で撮像したときの、画像出力から得た2値画像と、総和出力から得た対象の大きさおよび位置を表示したものである。

図形間の干渉をなくすために、画像を16等分してそれぞれの領域のモーメントを手動選択して足し合わせた。画像出力とX方向総和出力から計算したモーメントの誤差は、約1%であった。この僅かな誤差は、画像と総和の出力タイミングの違いによって生じたものである。

図 5 チップの顕微鏡写真
Photomicrograph of the chip.

図 6 撮像例
Example of the image.

動作確認の結果、1,000[fps]での撮像と、500k[bps]でのモーメント演算が可能であることを確認した。また、遅延クロック発生器の1段当たりの遅延 t_d は、1.60[ns]から7.65[ns]の間で調整可能であった。このときの消費電力は29.7[mW]となった。

撮像のフレームレートを f_r [fps]、センサアレイの規模を N とすると、 $s(=p+q)$ 次までのモーメントを求めるために必要な計算量 B_s [bps]は、以下の式で表される。

$$B_s = f_r \frac{(s+1)(s+2)(s+3)}{3} \log_2 N \quad (8)$$

$N = 128$ としたとき、ロボット制御⁵⁾や微生物のトラッキング⁶⁾など、1,000[fps]で2次までのモーメントを利用する用途では140k[bps]、物体識別など30[fps]で10次までのモーメントを利用する用途では120k[bps]の計算量が要求される。よって、試作した画像モーメントセンサは、これらの用途には十分な性能であると言える。

現状では、FPGAによりモーメント演算回路の動作周波数が8[MHz]に制限されているが、シミュレーション上では100[MHz]での動作が可能であった。このときの演算性能は6,250k[bps]となるため、多対象の追跡や高速な物体識別など、通常の画像処理システムでは困難なアプリケーションの実現も期待できる。

4. む す び

我々は、新しいスマートイメージセンサである、画像モーメントセンサの開発を行った。4画素で一つの演算器を共有することで画素回路の大幅な小型化を図るとともに、可変長パイプライン構造によって演算の高速化を図った。

また、チップの試作を行い、FPGAを搭載した評価ボード上での動作確認を行った。その結果、撮像およびモーメントの計算が可能であることを確認した。

今後、チップを搭載した小型のセンサシステムを構築し、詳細な性能評価を行う予定である。また、今回の試作経験を踏まえて、より画素数の高い画像モーメントセンサの開発も並行して行う予定である。

〔文 献〕

- 1) D.L.Standley, B.K.Horn, "An Object Position and Orientation IC with Embedded Imager", ISSCC Digest of Technical Papers, pp.38-39 (1991)
- 2) P.Dudek, S.J.Carey, "A General-Purpose 128x128 SIMD Processor Array with Integrated Image Sensor", Electronics Letters, **42**, 12, pp.678-679 (2006)
- 3) J.Flusser, T.Suk, "A moment-based approach to registration of images with affine geometric distortion", IEEE Transactions on Geoscience and Remote Sensing, **32**, 2, pp.382-387 (1998)
- 4) 小室 孝, 石井 抱, 中坊 嘉宏, 石川 正俊, "デジタルビジョンチップのためのモーメント抽出アーキテクチャ", 電気情報通信学会技術研究報告, PRMU99-51, pp.17-22 (1999)
- 5) N.Furukawa, A.Namiki, T.Senoo, M.Ishikawa, "Dynamic Regrasping Using a High-speed Multifingered Hand and a High-speed Vision System" ICRA Proceedings, pp.181-187 (2006)
- 6) 奥 寛雅, 尾川 順子, 橋本 浩一, 石川 正俊, "イメージインテンシファイア付高速視覚による微生物トラッキングシステム" 計測自動制御学会計測部門大会第20回センシングフォーラム, pp. 331-334 (2003)

いわた あつし
岩下 貴司 2005年、電気通信大学大学院知能機械工学専攻修士課程修了。同年、東京大学大学院情報理工学系研究科システム情報学専攻博士課程入学。触覚センサ、ビジョンチップに関する研究に従事。

こむろ たかし
小室 孝 1996年、東京大学工学部計数工学科卒業。2001年、同大学院博士課程修了。2005年、同大学院情報理工学系研究科システム情報学専攻講師。ビジョンチップ、並列プロセッサに関する研究に従事。博士(工学)

いしかわ まさとし
石川 正俊 1977年、東京大学工学部計数工学科卒業。1979年、同大学院修士課程修了。同年、通産省工業技術院製品科学研究所に入所。1999年、東京大学工学部計数工学科教授。2001年、同大学院情報理工学系研究科システム情報学専攻教授。超並列・超高速ビジョン、光コンピューティング、センサフュージョン等の研究に従事。博士(工学)