イメージセンサチップ実装時の反り低減技術

Warpage Reduction Technology for Image Sensor Chips

菊地 広[†], 中里典生^{††}, 田中直敬^{††}, 野瀬藤明[†], 望月千裕[†]
Hiroshi Kikuchi[†], Norio Nakazato^{††}, Naotaka Tanaka^{††}, Fujiaki Nose[†] and Chihiro Mochizuki[†]

Abstract We have developed a technique to reduce the chip warpage that results when a large sensor chip is bonded to a board. We performed a structure simulation that included the use of die-bond resins. We improved the die-bonding process, produced a prototype, and tested it. Results showed that it is possible to keep the warpage below 20 μ m even when a chip over 20 mm long is bonded to a printed circuit board with thermoset die-bond resins. We used our warp control technique to bend a sensor chip in the direction of the field curvature of a photographic lens. With the aim of deploying large sensors in the future, we performed a basic verification test of the tiling technique used to align multiple chips in a plane, developed a chip connection technique, and identified potential problems that could hamper the practical use of both.

キーワード：パッケージ, 実装, センサ, 平坦度, 反り

1. ま え が き

半導体チップの反りは、半導体チップ実装時の電極の信頼性、ダイボンド部の接着信頼性、パッケージの熱伝導率確保の観点で、従来から主要な管理項目とされてきた¹⁾。しかし、情報・通信機器で一般的に使用される半導体チップの大きさは、一般的には□数mm～□10mm程度である。高性能システム用途に使用される半導体チップでも、□20mmを超えるものは数が少ない。これは、半導体チップの製造コストを抑えるために、できる限りチップを小型に設計するためである。

また、半導体用パッケージの動向としては、複数のチップを一つのパッケージに実装するSIP (System in Package) 技術が多く使われている²⁾。さらに、半導体チップを積層する研究開発も進んでいる³⁾。

一方で、イメージセンサは民生のカメラ用途だけではなく、医療、通信、セキュリティ、車両等、多方面のシステムへ活用されていることは周知のことである。このような製品の中には、センサチップが大型であることにシステム上の必要性がある用途があり、従来の半導体チップの実装技術とは異なる目標仕様が存在する。良質な画像を得るた

めには、センサチップが光学系の設計と合致した形状で組立てられていることが必要である。

そこで本研究では、大型のセンサチップを低い反りでダイボンディング (Die Bonding: チップを基板に接着すること) するために、設計技術、材料技術およびプロセス技術を駆使して、その解決を図った。以降の章で、そのアプローチの詳細を述べる。

2. 大型チップのプリント基板への搭載検討

2.1 検討内容

センサチップの平坦度確保のためには、センサチップの裏面を基板に取り付けるときの樹脂 (ダイボンド材) を柔軟な材料にするか、または熱硬化によらない樹脂 (例えば、紫外線硬化型等) を採用することが解決の近道である。しかし、大型のセンサチップを不透光性の基板に接着する場合は、紫外線硬化型樹脂での接着が困難で、熱硬化型の接着剤を用いた方が、相対的により高い信頼度が得られる。同様の理由で、半導体用のパッケージでは、熱硬化型のダイボンド材を用いる例が多い⁴⁾。

本研究では、信頼性を優先し、熱硬化型のダイボンド材を用いて、大型チップを低い反りで基板に搭載する検討を行った。大型のセンサチップ (例えば、一辺の長さが20mm以上) の取り扱いには、①設計技術 (構造シミュレーション技術)、②組立プロセス技術、③品質の安定した部品材料、④大型チップをハンドリングする設備、等が必要である。

また、カスタム性の高い実装技術の場合、生産開始して数量が増える過程でプロセスや部品の品質変動による組立歩留の低下が発生する場合が多い。この場合、マージンを

2009年2月12日受付, 2009年4月20日再受付, 2009年5月29日採録

[†] 株式会社日立製作所 マイクロデバイス事業部

(〒198-8512 青梅市新町6-16-3, TEL 0428-33-2222)

^{††} 株式会社日立製作所 機械研究所

(〒312-0034 茨城県ひたちなか市堀口832-2, TEL 029-353-3111)

[†] Micro Device Division, Hitachi, Ltd.

(6-16-3, Shinmachi Ome-shi, Tokyo, 198-8512, Japan)

^{††} Mechanical Engineering Research Laboratory, Hitachi, Ltd.

(832-2 Horiguchi, Hitachinaka-shi, Ibaraki, 312-0034, Japan)

図1 センサの実装説明図
Schematic of the sensor module.

図2 センサの組立プロセス説明図
Schematic of the sensor assembly process.

持った品質確立とQC方法の確立が重要である。

本論文ではこの中で、設計とプロセス技術の検討結果を中心に説明を行う。

2.2 サンプル構造

図1は、センサ実装評価用のサンプルの説明図である。

センサチップは、約40mm×25mmの外形である。センサチップにはワイヤボンディング用PADが形成されている。センサチップを搭載する基板は、電子部品実装用として最も一般的な材料であるガラスエポキシ製 (FR-4) とした。センサチップ (熱膨張率約3ppm/deg) とガラスエポキシ基板 (熱膨張率約14ppm/deg) は熱膨張率が異なるため、相互の接着に熱硬化型樹脂を用いると反りが発生する。本研究では、センサチップ表面の反りを20 μ m以下にすることを目標にした。このため、基板を介したチップ反対面にチップとほぼ同じ熱膨張率の裏打ち板を貼り、センサチップの反り低減を図った。

また、ダイボンド材には、硬化温度約150℃の熱硬化型樹脂を使用した。

2.3 試作品組立プロセス検討

図2は、センサモジュールの組立プロセスの説明図である。

基板のチップ搭載面にダイボンド材を印刷後、センサチップをマウンタで搭載する。その後、硬化バークを行う。センサチップと基板間には金ワイヤで結線する。ワイヤボンディング部は液状の熱硬化型樹脂で封止する。その後、チップと反対面にダイボンド材を印刷し、裏打ち板を取り付け硬化する。

2.4 構造シミュレーション

センサチップの反りを制御するために、最初に構造シミュレーションを行って、裏打ち板の適正形状を設計した。

図3は、ダイボンド材の硬化する温度 (150℃) でセンサチップの接着が行われたと仮定し、それを常温 (25℃) まで降温させたときのセンサチップ反り量のシミュレーション結果である。

基板を介したチップ反対面に反り矯正用の裏打ち板がある場合とない場合で比較を行った。また、裏打ち板材質がセンサチップと同じ形 (約40×25mm)、同じ厚さ (t0.4mm) のシリコン板の場合と、厚さが1mmのAlN (窒化アルミニ

図3 チップ表面反り量のシミュレーション結果
Simulation result of chip warpage.

ウム) 板の場合で比較した。予想通り、裏打ち板がない場合、センサチップは大きく反ることがわかった。また、センサチップと同じ形状のチップを裏打ち板とした場合、反りは発生しない。厚さ1mmのAlN板を貼り付けた場合は、17 μ mの逆反りとなることがわかった。以上の結果から、センサチップ反りを裏打ち板の形状でコントロールできると考え、検証実験を開始した。

2.5 検証実験

図4は、センサチップと熱膨張率の同じシリコン板を裏打ち板として使用した場合の、チップ表面反り量測定結果である。裏打ち板を付けた場合、シミュレーションでは反

図4 チップ表面反り量測定結果
Measurement result of chip warp.

図5 超音波顕微鏡観察例
SAT (Scanning Acoustic Tomograph) image.

り量が $0\mu\text{m}$ になるところが、実測では $5\sim 80\mu\text{m}$ の範囲で反りがばらついてしまった。

図5は、裏打ち板付きのサンプルの超音波顕微鏡観察写真である。反りが小さいサンプルは、チップ全面で接着ができているが、反りの大きいサンプルは、接着が不充分であることがわかった。この接着不具合の原因を調べるため、組立のプロセスを見直したところ次のことがわかった。

図6 変更後の組立プロセス説明図
Illustration of the assembly process after the change.

図7 チップ反りと裏打ち板厚さの関係
Relationship between chip warpage and backplate thickness.

図2に示したプロセス②で、チップと基板の熱膨張率の差から反りが発生する。このため、図2⑤の裏打ち板用のダイボンダ材印刷工程では、反りのある基板面に印刷をしていた。大型チップのダイボンディングでは、被着面に均一に接着剤を塗布することが重要で、初期の工法では印刷ばらつきを発生させる要因があり、このことが原因で大きな反りを発生させたと考えた。

2.6 組立プロセスの改善検討

図6は、改善した組立プロセスの説明図である。

基板の両面にダイボンダ材を印刷後、センサチップと裏打ち板を専用のマウンタで搭載する。その後、両面を同時に硬化バークする。この工法では基板の両面を同時に硬化バークするため、途中工程で反りが発生することがほとんどない。変更後のプロセスを検証する目的で、裏打ち板の厚さを変えた場合の構造シミュレーションと、実サンプルによるチップ反り測定検証を実施した。

図7は、構造シミュレーション結果と実サンプルの反り測定結果である。図中のIマークは実測結果、○印はシミュレーション結果を示す。なお、裏打ち板にはAlN板を使用した。実測とシミュレーションが非常に近い値を示したことから、改善プロセスは設計値を再現できる適切なプロセスであることが証明された。なお、上記の結果から、センサチップ反りを最小にする裏打ち板の厚さは約 0.3mm であることがわかった。

3. 民生用センサチップの高平坦度実装検討

3.1 実装技術への目標

民生用イメージセンサのダイボンディングに対する主な要求事項は、①センサ面がレンズの結像面位置にあること、

表1 材料物性表

Material constants.

Material	E (MPa)	CTE (1/K)
Alumina	323600	7.20E-06
AlN	322000	3.70E-06
glass	42000	7.80E-06
silicone	1	2.00E-04
epoxy1	470	1.50E-05
epoxy2	4430	2.50E-05
Si	190000	3.00E-06

CTE:Coefficient of thermal expansion

E:Young's modulus

表2 構造シミュレーション結果

Structure simulation results.

(1) Chip:t 0.695mm (PKG : package)

PKG material \ Die-bond resin	silicone		epoxy1		epoxy2
	t60μm	t20μm	t60μm	t20μm	t60μm
AlN t0.9mm	-0.45μm				
Alumina t0.9	0.51μm	1.11μm	27μm	32μm	34μm
Alumina t2.0	0.46μm				

(2) Alumina back plate: t0.9mm, Die-bond resin(Silicone) :t60μm

Chip t300μm	0.50μm
Chip t695μm	0.51μm
Chip t725μm	0.51μm

(3) Alumina back plate: t0.9mm, Die-bond resin:t20μm/t60μm, Chip:t0.695mm

Resin supplies \ Die-bond resin	silicone		epoxy1		epoxy2
	t60μm	t20μm	t60μm	t20μm	t60μm
5points	0.35μm	—	—	—	27μm
Full court	0.53μm	—	—	—	34μm

②センサ面中心が光軸中心にあること、③センサ面とレンズ取り付け面の平行度(煽り)が小さいこと、である。このために、高精度な組立が必要で、特に「チップ反り」「チップ搭載精度」「チップの煽り」の管理が極めて重要である。さらに、高画質化と長時間使用の要求に答えていくためには、センサチップの放熱性確保も重要である。

本研究では、約25mm×20mmのセンサチップを、平坦度10μm以下で実装する方法を検討した。さらに、センサチップの放熱性確保のために、パッケージおよびダイボンダ材に熱伝導性の材料を適用することを検討した。

チップをダイボンディングするパッケージには、民生用イメージセンサ用途として一般的なアルミナをベースにし、さらに低熱膨張率のAlN(窒化アルミ)の検討を行うことにした。また、ダイボンダ材には、熱硬化型のエポキシ樹脂(硬化温度約150℃)と熱硬化型のシリコン樹脂(硬化温度約150℃)を検討した。

表1に、評価に使用した材料の代表的な物性値を示す。

3.2 構造シミュレーション

表2に構造シミュレーションの結果を示す。

表2(1)は、センサチップ厚みを固定し、センサチップを接着するダイボンダ材とパッケージ材料を変えてチップ反りを調べた結果である。表2(2)は、パッケージ材料はアルミナに固定し、センサチップの厚さを変えてチップ反りを調べた結果である。また、表2(3)は、パッケージ材料とセンサチップ厚さは固定し、ダイボンダ材とダイボンダ材の

図8 チップ反り測定結果

Chip warpage result.

塗布方法を変えてチップ反りを調べた結果である。

このシミュレーション結果から、次のことがわかった。

- (1) ダイボンダ材はエポキシ樹脂に比べて柔軟なシリコン樹脂を使用した場合の方が、センサチップ反りが小さい。
- (2) シリコン樹脂厚さはt20μmよりt60μmの方がセンサチップ反りは小さい。
- (3) パッケージ材料がアルミナの場合とAlNの場合で、センサチップ反り量の差は少ない。
- (4) シリコン樹脂の塗布は、全面塗布でも5ポイント塗布でもセンサチップ反り量は充分小さい。
- (5) シリコン樹脂を用いた場合、アルミナ基板の厚さの違いやセンサチップの厚さの違いによるセンサチップの反り量の変化は小さい。

これらの結果から、汎用的なアルミナ製のパッケージに熱硬化型のシリコン樹脂を全面塗布する組合せが最適と判断した。また、シリコン樹脂厚さは、熱抵抗低減の観点でt20μmとした。センサチップ厚さは0.695mm、アルミナ基板厚さは0.9mmとした。

本論文では詳細を述べないが、材料開発として1.8W/mK以上の熱伝導率を持つAgフィラー入りのシリコン樹脂を開発し、試作品で高い信頼度と熱伝導の効果を確認している。

3.3 実測結果

図8に、最適条件で試作したサンプルのチップ反り実測結果を示す。熱硬化型の樹脂を使ったにもかかわらず、5μm以下の反りとなっている。さらにそのばらつきも小さい。このことから、実測とシミュレーションをチューニングすることでさらに高い平坦度が期待できると考える。

図9に、熱シミュレーション例を参考に示す。モデルは1/4サイズで、チップ外周部を中心に発熱部を配置した。熱シミュレーションの結果、高熱伝導ペーストを使うことで、リファレンス(熱伝導用フィラーなし)と比べてチップ温度を低くすることができ、かつ、チップ内の温度ばらつきを低減する効果が得られた。

3.4 チップ反り制御の発展形

ここまでで、センサチップの反り低減に関して述べてきたが、その目的は良好な画質を得ることである。

一方で、センサチップ前面にはレンズが存在し、レンズ

図9 熱シミュレーション結果
Thermal simulation results.

には原理上「像面湾曲」が存在する⁵⁾⁶⁾。像面湾曲は、イメージセンサが凹方向に湾曲した方向に存在する。このことから、理想のイメージセンサ反りは「平坦度ゼロ」ではなく、若干、凹方向にへこんだ形である⁷⁾⁸⁾。カメラ用レンズでは、像面湾曲などの収差を改善するために、複数のレンズを組合せた構成をとっている。しかし、画素エリア周辺で数十 μm 程度の像面湾曲が残ると言われており、センサチップを像面湾曲方向に反らすことが可能になれば、画質の改善とともに、光学系の簡素化が可能となる。

一方で、シリコンチップは脆性材料であり、また、シリコンウエハを薄く削ってからチップ単体に切出す半導体の製造過程上、チップ単独で湾曲面を作ることは困難である。シリコンチップをきれいに凹形状にするためには、シリコンチップ、貼り合わせ材料およびプロセスの工夫がポイントとなる⁹⁾。例えば、外形が $24.8 \times 17.6\text{mm}$ 、厚さ 0.725mm のセンサチップを、理想的な湾曲面で反らせるために、次に示す設計上の工夫を行った。

- (1) センサチップ外周に熱硬化型樹脂を塗布する。
- (2) センサチップを貼り付ける基板には、センサチップと近い熱膨張係を持ち、かつ薄板でも強度を確保できる基板(図10の例では、厚さ 0.3mm の窒化ケイ素基板)を用いる。
- (3) 熱硬化型樹脂の塗布形状を構造シミュレーションで設計し、最適な形状にする(図10の例では、長方形のセンサチップを綺麗な湾曲形状に反らせるため、短辺側に塗布する樹脂形状を、突起のあるパターンにした)。

図10に、チップ反りの測定例を示す。上記の工夫の結果、チップ中央部をチップ外周部に対して約 $23\mu\text{m}$ の湾曲形状

図10 湾曲面をしたチップの反り測定例
Measured chip warpage.

に反らせることに成功した。今後、センサチップや貼り合わせ材料の薄型化を図ることで、さらに大きな反りを得ることが可能と考える。

なお、このセンサチップ湾曲実装方法は、センサチップを熱膨張率が近い基板に貼り付け、さらに、センサチップと熱硬化型樹脂の熱膨張率差から発生する応力を、全体を湾曲させることで減少させている。このため、センサチップに加わる応力は、湾曲させない実装方法に比較して少なくなっている。このセンサチップ実装技術は、カメラの光学系の簡素化や小型化に貢献できると考えている。

4. センサチップのタイリング技術の基礎検討

4.1 目標

センサの高画素化は主に素子の微細化によって進められてきた。しかし、産業用途や医療用途では、被測定対象の大きさに合わせた大型センサの需要がある。

一辺が 5cm を越える大型のセンサチップをシリコンで製造することは、従来の半導体実装技術と大きく異なるアプローチが必要である。例えば、 5cm のセンサチップを製造する際、1枚のシリコンウエハから大型チップを切出すという選択が考えられる。しかし、半導体プロセスでは、単位面積当たりの欠陥率がほぼ同一である場合、シリコンチップが大型になると、歩留が大きく低下する。このため、半導体チップはできるだけ小さくしたい。この矛盾を解決するために、チップのタイリング技術(整列技術)の基礎検討を行った。目標は次のように設定した。

- (1) センサチップ表面に機械的に触れることなく、かつ、センサチップとセンサチップをできるだけ狭く配列すること。
- (2) 実装後にセンサチップとセンサチップの表面が平坦であること。
- (3) センサチップ間の結線ができること。

これらを完全に達成する技術は、これまでの半導体実装技術では存在せず、困難な課題である。

なぜかという、半導体チップはシリコンウエハから作られるが、最後にバックグラインドというプロセスを通る。この工程で、ウエハ製造段階でウエハ裏面に付いた各種の薄膜を研磨し、シリコン面を出す。バックグラインド工程

図11 センサチップ配列のイメージ図
Sensor chip array.

図12 センサチップ配列のイメージ図
Sensor chips assembly process.

でウエハは高精度に研磨されるため、1枚のウエハ内での厚さばらつきはきわめて小さい。しかし、ウエハ間の厚さは、通常、数十 μm のばらつきが許容されている。

さらに、バックグラインドが終わったウエハは、チップを個片にするためのダイシング工程を通るが、ダイシング後のチップ辺部は微視的に凸凹があり、平滑面とはなっていない。これらの現実の半導体組立プロセスを念頭に、前述の(1)～(3)を達成するために、従来のダイボンディングプロセスと異なるアプローチを行った。すなわち、装置精度によらず、表面張力現象でチップ整列を行う方法である。

4.2 ダイボンディングプロセス

図11は、センサ配列イメージである。複数のチップを整列し、大きさが5cm程度のセンサを作ること为目标にした。

この構造を実現するために開発した方法を図12に示す。

まず、平坦な容器に水系の溶液を入れる。溶液には常温で自然硬化(ジェル化)する材料をあらかじめ添加する。この状態で、溶液の表面にセンサチップ表面を溶液側にして順番に設置していく。この際、わずかに容器に振動を加えると、水面が動き、センサチップの整列がスムーズに進行する。溶液が硬化後、センサチップ裏面に接着剤を塗布し、

図13 整列実験の観察例
Alignment test.

図14 サンプル形状の説明図
Illustration of sample.

基板に貼り付ける。接着剤が硬化後、基板を引き上げて、その後、センサチップ表面に残った水溶性の残渣を洗浄する。このプロセスは、溶液表面にセンサチップが浮いているために、チップ自体に厚さばらつきがあっても、ほぼ同一に平坦化される。また、チップ間の隙間も安定する。

図13に、チップ整列を行った実験の写真を示す。実験では、約 15mm のチップを用いた。寄り集まったチップの集合体に個々のチップを近づけて、軽い振動を加えることで、チップ同士がセルフアライメントする。

実験では16枚のチップを使用した。さらに多くのチップを使用した場合でも容易にチップを整列することが可能である。今後、生産技術の基礎検討を進めていくことで、大型センサチップの整列方法として実用化が可能と考えている。

4.3 チップ間結線技術の基礎検討

センサチップを整列できても、その中央部のチップから外部に信号を取出せないと意味がない。半導体の実装技術的には、信号をチップ内で貫通させ、さらにフリップチップ技術を利用することで、これは実現可能である。しかし、本研究では、できるだけコストをかけずに容易に技術を達成することを目的に、チップ間を導電性樹脂で結線する基礎検討を行った。

図14に、サンプルの形状の説明図を示す。シリコンチップと熱膨張率の近い窒化ケイ素基板上にチップを整列した。チップ間には、非導電性の樹脂を充填し、チップコー

図15 断面観察例
Cross-sectional view.

ナ部にも非導電性の樹脂でコートを行った。その後、チップ端子間に導電性樹脂により配線を形成した。導電性樹脂の配線数は18本/サンプル、配線ピッチは500 μm とした。

なお、本研究で用いた導電性樹脂は、抵抗率約3.5 $\mu\Omega\cdot\text{cm}$ 、導電フィラーの平均粒径約5nmである。導電性樹脂の抵抗率は、配線材として多く用いられている銅(抵抗率1.55 $\mu\Omega\cdot\text{cm}$)やアルミニウム(抵抗率2.5 $\mu\Omega\cdot\text{cm}$)には及ばないが、電極のはんだ付け材料として用いられる錫(抵抗率11.5 $\mu\Omega\cdot\text{cm}$)や鉛(抵抗率19.2 $\mu\Omega\cdot\text{cm}$)に比べると低い値であり、センサチップ電極間をつなぐ短い配線(長さ数百 μm)用途には、実使用上の問題はないと考えている。さらに、材料メーカーから抵抗率3 $\mu\Omega\cdot\text{cm}$ を切る材料の発表もあることから、今後さらに低抵抗の電極間結線が可能になっていくと予想している。

図15は、0℃～100℃の温度サイクル試験20サイクル後の結線部断面観察例である。チップ高さは、製造時のばらつきを考慮し、故意に約20 μm の段差をつけてある。チップ間には、非導電性の樹脂が、表面張力で下部から這い上がり、理想的な放物線を描いている。チップエッジには、非導電性の樹脂が塗布され、その上に導電性樹脂による配線が弓形に形成されている。この形状の試作サンプルを使って0℃～100℃の温度サイクル試験を実施した結果、2000サイクルまで断線がなかった。また、各部の剥がれ等の欠陥も発生していなかった。今後、プロセスおよび材料の改善を進めることで、実用化に結びつけることが可能と考える。

なお、本研究で用いたサンプルの配線ピッチは500 μm であるが、さらに高精度な印刷技術を用いることにより、今後100 μm 以下のピッチの配線形成も可能になっていくと考えている。

5. む す び

センサチップの高画質化に貢献する、高精度ダイボンディング技術の各種研究を進め、以下の結論を得た。

- (1) 構造シミュレーションと実測の合わせ込みをし、さらに適切なダイボンディングプロセスと材料を使うことで、プリント基板上に大型チップを熱硬化型のダイボンディング材で実装した場合でも、チップ反りを低くコントロールできることを実証した。

- (2) 熱伝導性シリコンをダイボンディング材として使用し、さらにパッケージ構造と組立プロセスをチューニングすることで、低熱抵抗で信頼度の高いダイボンディングが可能であることを実証した。
- (3) これらの技術を応用することで、レンズの像面湾曲方向にチップ反り形状を制御できることを実証した。
- (4) センサチップのタイリングを実現するために必要な要素技術であるチップ整列法の考案とチップ間結線の試作検証を行い、その実現性を明らかにした。

〔文 献〕

- 1) 土居博昭, 初田俊雄, 河野賢哉, 菊地広: “電子部品の微細はんだ接続強度に及ぼす垂直応力の影響”, 日本機械学会論集, A編, 68, 667, pp434-441 (Mar. 2002)
- 2) 佐藤俊彦: “SiP実装技術: <特集>SiP実装における最新技術と将来像”, エレクトロニクス実装学誌, 7, 2, pp.111-115 (Mar. 2004)
- 3) 田中直敬, 吉村保廣, 川下道宏, 内藤孝洋, 植松俊英, 宮崎忠一, 當麻展久, 花田賢次, 中西正樹, 菊池 隆文, 赤沢隆: “常温接続によるシリコン貫通電極チップ3次元化技術(先端電子デバイスパッケージと高密度実装プロセス技術の最新動向論文特集)”, 信学論C, 91, 11, pp.542-551 (Nov. 2008)
- 4) 福原政則, 菊地広, 野瀬藤明, 安藤英子, 田中直敬, 久保貴: “高信頼度マルチチップパッケージの開発”, 第12回マイクロエレクトロニクスシンポジウム論文集, p.39 (2002)
- 5) 吉田正太郎: “望遠鏡光学”, 誠文堂新光社, 東京 (1978)
- 6) 橋村淳司, 野口一能: “ホログラフィックメモリー用対物レンズの開発”, Konica Minolta Technology Report, 4, pp.73-77 (Jan. 2007)
- 7) 太田淳: “高機能イメージセンサ: ロボットビジョンから人工視覚まで”, 応用物理学誌, 76, 12, pp.1362-1368 (Dec. 2007)
- 8) 武田宗久: “湾曲実装撮像素子”, 日本光学会第105回微小光学研究会資料, pp.27-32 (July 2007)
- 9) 望月千裕, 野瀬藤明, 菊地広: “イメージセンサチップの反り制御方法”, 第21回エレクトロニクス実装学会講演大会講演論文集, 21, pp.83-85 (Mar. 2007)

菊地 広 1986年, 東海大学工学部卒業。同年, (株)日立製作所デバイス開発センタ(現マイクロデバイス事業部)に入所。一貫して半導体の実装技術に関する研究開発業務に従事。

中里 典生 1986年, 早稲田大学大学院理工学研究科博士前期課程修了。同年, (株)日立製作所デバイス開発センタに入所。1993年, 同社機械研究所に異動。電子部品および半導体の伝送線設計, 熱設計およびこれらの検証技術の研究開発に従事。

田中 直敬 1991年, 東京工業大学大学院総合理工学研究科修士課程了。同年, (株)日立製作所機械研究所に入所。半導体パッケージ, 実装構造における応力設計, 構造信頼性評価の研究に従事。工学博士。

野瀬 藤明 1983年, (株)日立製作所デバイス開発センタ(現マイクロデバイス事業部)に入社。一貫して半導体の実装技術に関する研究開発業務に従事。

望月 千裕 2004年, 山梨大学大学院工学研究科博士前期課程修了。同年, (株)日立製作所マイクロデバイス事業部に入所。センサチップ実装を中心とした半導体の実装技術に関する研究開発業務に従事。