映像情報メディア年報

～2008年4月から2010年3月の進展～

今回の特集は、2008年4月から2010年3月までの2年間の年報として、研究会の発表を基に、研究開発状況や製品化状況を、各研究委員会、および時限研究委員会の委員長を中心に、担当分野ごとにまとめていただきました。また、この2年間に起きた主な事象、トピックをピックアップして、上記にまとめました。映像情報メディアにかかわるきわめて多岐にわたる分野において、互いに関連しながら技術がめまぐるしく進展していることを感じ取っていただけるのではないかと思います。

また、この内容は、すべて当会ホームページhttp://ite.or.jp/ronbun/backnumber_index.htmlにて、用語・文献リンク付きで、オンラインジャーナルとしてもご覧いただけるようになります。

なお、本特集は、相澤清晴前編集長のもと、関編集理事と私を中心に、2009年度企画委員会メンバ全員で担当いたしました。

Special issue

60th ANNIVERSARY

特集 映像情報メディア年報 ～2008年4月から2010年3月の進展～

Special issue

1. 画像エレクトロニクス

1-1. 情報センシング

1節, 5節 太田 淳^{†1}, 2.1節 高柳 功^{†2}, 2.2節 角 博文^{†3}, 2.3節 須川 成利^{†4},
2.4節 大島 宗之^{†5}, 2.5節 川人 祥二^{†6}, 2.6節 小室 孝^{†7}, 2.7節 浜本 隆之^{†8},
3.1節 大竹 浩^{†9}, 3.2節 武藤 信彦^{†10}, 4.1節 上野 雅史^{†11}, 4.2節 小野田 篤^{†12}

1. ま え が き

本稿では、情報センシング関係のここ2年間の進展をまとめる。以下イメージセンサ、カメラ、そして特殊撮像に大別し、各々に対してトピックスとなる項目ごとに進展を述べる。

(太田)

2. イメージセンサ

2.1 画素の微細化と高精細化

コンパクトデジタルスチルカメラ、携帯電話カメラを中心として、画素サイズの縮小傾向は2008年以降も続いている。携帯電向けCMOSイメージセンサの画素（以下CMOS画素と略す）サイズは $1.75\mu\text{m}$ から $1.4\mu\text{m}$ に移行しており、2008年度が $2.2\mu\text{m}$ から $1.75\mu\text{m}$ への移行時期であったことを考えると、この2年間に1画素当たりの面積は約36%縮小されたことになる。各社の発表動向からすると、今後も携帯電話向けセンサでは画素サイズ縮小は進み、2011年から2012年にかけて $1.1\mu\text{m}$ 画素が導入されると予想される¹⁾²⁾。また、

コンパクトデジタルカメラ向けでは3値の基板電圧コントロールを行うことで、従来の $1.75\mu\text{m}$ 画素よりも飽和出力電圧特性を向上した12Mpix、 $1.55\mu\text{m}$ 画素のCCDが発表された³⁾。

このような状況のもと、2009年6月にノルウェーで開催された2009 IISW (International Image Sensor Workshop) では、画素縮小に関するセッションが設けられ、 $1.4\mu\text{m}$ からサブミクロン画素に関する研究が多数発表されている。2009 IISWの解説記事として本誌2010年3月号に報告されている⁴⁾。

画素サイズ縮小には、有効画素数一定としたときのカメラの小型化および低価格化、光学サイズ一定と考えたときの有効画素数の増加、という二つの側面がある。

前者の場合は一画素あたりの S/N の許容限界と、光学系の解像限界から微細化時に要求される画素特性が議論できる。画素の S/N を評価する指標として、SNR10というパラメータが使われるようになった。SNR10とは、ホワイトバランス処理後の最低被写体照度の指標で、NokiaがMobileカメラの感度比較のために提唱した⁵⁾。オリジナルの定義は3200K光源、被写体の反射率18%、F2.8、透過率0.8のレンズを想定したとき $\text{SNR} = 10$ となる被写体照度である。ちなみにSNR10にはダイナミックレンジの概念がないため、実際の素子評価では飽和信号数も考慮する必要がある。実用的なカメラとして100 lx前後のSNR10を確保できることが望ましいとされており⁶⁾、微細化した場合においてもこの程度のカメラ感度が得られることが重要になる。

もう一つの画素微細化条件は、低F値レンズに対応することである。例えば、 $1.4\mu\text{m}$ 画素でレンズMTFを40%以上確保するには、レンズの回折効果による解像度劣化を抑えるため $F/1.4$ 以下でなくてはならず、斜め入射光に対する安定性を確保できることも微細化の条件となる。

一方、画素サイズに寄らず画角が一定の場合を考えると、同じ画像の表示サイズ下では画像の空間解像度は高いほど鮮明性が向上することは自明である。つまり画素の量子効率、すなわち、フォトン利用効率を維持できる限り画素サイズ縮小には意味がある。

画素サイズが $1.4\mu\text{m}$ 以下と可視光の波長に近づくにつれ、光の波動的性質を重視した画素レイアウトやプロセス

†1 奈良先端科学技術大学院大学

†2 アプティナジャパン

†3 ソニー株式会社 CPDG半導体事業本部 IS事業部

†4 東北大学 大学院工学研究科

†5 富士フイルム株式会社 R&D統括本部 電子映像商品開発センター

†6 静岡大学 電子工学研究所

†7 東京大学

†8 東京理科大学

†9 NHK 放送技術研究所

†10 パナソニック株式会社 セミコンダクター社

†11 三菱電機株式会社 先端技術総合研究所

†12 浜松ホトニクス株式会社

"Image Electronics; Information Sensing" by Jun Ohta (Graduate School of Materials Science, Nara Institute of Science and Technology, Nara), Isao Takayanagi (Design Center, Aptina Japan, LLC, Tokyo), Hirofumi Sumi (Image Sensor Business Div., Semiconductor Business Group, Sony Corporation, Kanagawa), Shigetoshi Sugawa (Graduate School of Engineering, Tohoku University, Miyagi), Hiroyuki Oshima (Electronic Imaging Products Development Center, Research & Development Management Headquarters, Fujifilm Corporation, Miyagi), Shoji Kawahito (Research Institute of Electronics, Shizuoka University, Shizuoka), Takashi Komuro (The University of Tokyo, Tokyo), Takayuki Hamamoto (Tokyo University of Science, Tokyo), Hiroshi Ohtake (NHK Science & Technical Research Laboratories, Tokyo), Nobuhiko Mutoh (Semiconductor Company, Panasonic Corporation, Kyoto), Masashi Ueno (Advanced Technology R&D Center, Mitsubishi Electric Corporation, Hyogo) and Atsushi Onoda (Hamamatsu Photonics K.K., Shizuoka)

開発が重要になった。画素設計手法として、Si表面に形成される回折パターンを考慮して、配線層厚みや開口サイズを設計するという、定光回折スケーリング画素設計手法が提案された⁷⁾。回折パターンの第一暗環内の光がすべてPD表面に入ることとなるというモデルである。このモデルをベースに解析すると、 $1.4\mu\text{m}$ 表面照射型(FSI: Front Side Illumination)画素では、マイクロレンズ曲率よりもメタル配線部の開口がより影響すること、 $1.1\mu\text{m}$ 画素では、メタル開口サイズや金属配線領域の薄膜化のため、 32nm のCu配線プロセスが必要になることなどが指摘された。

画素微細化における量子効率の改善と入射角度依存性の劣化を抑えるため、 $1.4\mu\text{m}$ 画素では、裏面照射(BSI: Back Side Illumination)技術が導入されている^{1) 8) ~10)}。BSI画素では、Si基板を薄膜化し、裏面からフォトダイオードに光を入射する。入射面側に配線やトランジスタがないため、フォトダイオードの開口を大きく取れ、高い量子効率を実現できる。また、光入射面からSi面までを短距離化できるため、光入射角依存性を改善できる。その一方で斜め入射光に対して画素間クロストークが発生しやすくなるが、フォトダイオード間のアイソレーション領域の形成やメタル遮光グリッドの導入により対策されている¹⁰⁾。

BSIではフォトダイオード受光部の平坦性の確保や表面ダメージを抑えるためSOI基板を用いるのが一般的であるが、コストダウンのため非SOIプロセスでBSIの量産化を実現した例も発表されている¹¹⁾。

また、光導波路技術を採用したFSI $1.4\mu\text{m}$ 画素も発表されている²⁾。カラーフィルタからSi表面までに高誘電体を充填した光導波路領域を設けることで、フォトダイオード部の集光効率が向上する。また斜め入射光に対しても、ライトパイプ部で角度が矯正され、Si表面に垂直入射されるというメリットも報告された。フォトダイオード構造の改善と合わせて、従来構造に対して量子効率が50%向上している。

今後さらなる画素の微細化を考えると、BSIの画素間クロストークの問題はさらに顕在化する。また、光導波路型FSI画素ではフォトダイオードの開口率そのものに限界がある。今後は表面マイクロレンズ、光導波路、BSIという三つの基本技術が融合されていくものと考えられる。また、微細画素の画素S/N低下を抑えるため、WRGBや補色フィルタも今後見直される可能性がある。透明画素と原色フィルタを組合せたFSI型 $1.4\mu\text{m}$ 画素WRGBイメージセンサでは、 $\text{SNR}_{10}=70\text{lx}$ が報告されている¹²⁾。

次に、ビデオアプリケーションから見た高解像度センサの動向について述べる。NHKは 32Mpixel 単板カラー、スーパーハイビジョンカメラを開発した¹³⁾。光学系を簡素化できるだけでなく、低価格のフィルム用レンズを使えるため、単板カラーセンサの開発が重要であると説明している。

次世代ビデオ仕様を意識した 8M ビデオセンサの開発も進んでいる。HDTVハイビジョン用 2Mpixel CCDセンサと同レベルの特性を実現した 60fps CMOSビデオイメージセンサ¹⁴⁾や、 1.1e^- の低ノイズを実現した $1/3.2$ インチ光学系 30fps CMOSイメージセンサ¹⁵⁾、Gプレーンの蓄積時間をR/Bプレーンの4倍とすることで高感度化する $2.2/3$ インチ光学系 24fps CMOSイメージセンサ¹⁶⁾などが発表されており、技術的にはほぼ固まってきた。

研究レベルではあるが、単板、多眼式カメラを用いた奥行き情報の検出やマルチスペクトル画像の取得^{17) 18)}が研究されている。センサの受光部を分割し、それぞれに焦点距離やスペクトラルレスポンスの異なったレンズアレイで結像させることにより、一つのセンサで奥行き情報やマルチスペクトル画像が同時取得できる。仮に $2/3$ インチ、 $1.0\mu\text{m}$ 画素のセンサが実現されると、総有効画素数は $8,000 \times 6,000$ 画素となり、サブ画像領域を $2,000 \times 1,000$ としても24枚のパターンを同時投影できることになる。画素の微細化、低コスト化が進むと将来的にはこのような用途が普及する可能性も考えられる。

(高柳)

2.2 高感度・低ノイズ化

CMOSイメージセンサの画素サイズの縮小化は、すでにCCDイメージセンサの最小画素サイズを抜き、一辺が $0.9\mu\text{m}$ 画素サイズも開発されている⁷⁾。CMOSイメージセンサは、多層配線技術を用いているので、光が入射する開口上部から光電変換を行うSi半導体基板表面までの距離は数 μm 有する。フォトダイオードへ入射できる光は、この多層配線層を有した層間膜厚や、遮光金属膜厚(フォトダイオード以外へ余分な光が入射できないようにするための膜)にも大きく依存する。そのために、フォトダイオードに入射する光量を最大にするための設計手法も提案され、微細画素設計での高感度化技術として開発されている⁷⁾。

画素サイズの縮小化に伴い、微細画素化と多画素化の設計が必要であるが、従来のCMOSイメージセンサでは、感度の面でCCDを凌駕することができなかった。最近では、裏面にフォトダイオード領域を形成させ、表面に各種トランジスタ回路を搭載させる裏面照射型のCMOSイメージセンサが開発されている。特に、CMOSイメージセンサの低ノイズ化と高集光率化が可能となり、CCDの感度を凌駕した高性能CMOSイメージセンサが開発された^{10) 19)}。その結果、従来のCCDイメージセンサしか用いられなかった領域である、高級コンパクトDSC(Digital Still Camera)にもCMOSイメージセンサが搭載された。画素サイズ、 $1.65\mu\text{m}$ 、 10.3 百万画素を有する、裏面照射型のCMOSイメージセンサは、全画素でのフレームレートは 50fps 、飽和信号 $9,130\text{e}^-$ 、暗時ランダムノイズ $1.7\text{e}^- \text{rms}$ 、感度は $9,890\text{e}^-/\text{lx.s}$ の高画質化を達成している。カラム回路は、全画素フルフレームで10ビットの精度を有する、シングルスロープ型AD変換(ADC)を搭載し、アナログ信号とデジタル信号それぞれでノイ

ズ除去を行うDual CDS (Correlated double sampling)でノイズの低減化を実現している¹⁰⁾。低ノイズ撮像のためのカラム読出し回路として、カラム部にADCを搭載させた各種技術も開発されている。2.25 μm 画素サイズで、カラム部に $\Delta\Sigma$ 方式のADCを搭載したイメージセンサが開発された。これは、2.1百万画素数で120fps、カラム部でのマルチサンプリングとデシメンジョンフィルタによるノイズシェーピングでランダムノイズを $1.9e^-$ まで低減化を達成している²⁰⁾。その他、逐次比較型カラムADCが開発されている。画素サイズは4.2 μm 、8.9百万画素数のCMOSイメージセンサに搭載された。50fps動作時には14ビット精度、60fpsでは12ビット精度の出力が可能となっている。また、ランダムノイズは、 $2.8e^-$ の低ノイズ化も達成できている¹⁴⁾。

デバイスから発生するノイズを抑制させる方法として、ゲート酸化膜とSi界面で発生する暗信号を抑制する技術はCCDイメージセンサで広く用いられているが、CMOSイメージセンサにおけるトランスファergeートに負バイアスを印加した状態における解析も報告された。ゲートを負バイアスに印加することで、Si-SiO₂界面に正孔が充填することで、界面でのキャリア生成が抑制できる。その結果、蓄積された信号電荷に影響を及ぼす、ゲート界面準位の影響が抑制できると考えた。しかし、印加する負電圧を大きくし過ぎると、Gate Induced Leak (GIL)により、電界も強くなり、逆に暗信号が増加する状況も見られる。低ノイズ化には最適な負バイアス印加が必要である²¹⁾。

また、CMOSイメージセンサの低照度領域でのS/Nを向上させるためには、アクティブトランジスタのチャネル部で発生する1/fノイズや、RTSノイズを抑制させることが不可欠であるが、CMOSイメージセンサのソースフォロアで用いているトランジスタのゲート酸化膜とSi界面の準位等に原因を有して発生する1/fノイズとRTSノイズに関する評価、メカニズム考察を行う手法も報告されている。RTSノイズは、一つ程度の準位に影響を受け発生するため、実験的にその振る舞いを考察することは大変困難であった。これに対して、プロセス要因の分析として、ゲートPoly Siのコンタクトが素子分離上およびアクティブ領域上にあるトランジスタからなるアレイテスト回路が提案されている。また、実際に発生するノイズは連続する50画素分の状態からノイズの測定も行い、それぞれのノイズの振る舞いが測定できた。低ノイズ化のための最適なプロセス条件等の評価に用いることができる²²⁾。

CMOSイメージセンサの動作は、そのほとんどがローリングシャッタであるため、動きの速い画像を電子シャッタだけで撮影すると画像歪みが発生する。これに対して、2段電荷転送型低雑音電子シャッタを搭載したCMOSイメージセンサが開発された。これは、フォトダイオード部で蓄積された信号電荷を、一旦、すべての画素の信号を、その隣の埋め込みダイオードキャパシタに転送、保持させる。

その後、順次読みだして行く方式である。電荷を保持するキャパシタもフォトダイオードと同じ埋め込みキャパシタで形成してあるので、1フレーム期間保持しても、発生するノイズ量は小さい。ランダム雑音は $2.7e^-$ の低雑音状態で、完全グローバルシャッタが可能となっている²³⁾。(角)

2.3 広ダイナミックレンジ化

広ダイナミックレンジ (DR) イメージセンサの開発が継続的に行われている。低照度側への撮像範囲の拡大、すなわち高感度・低ノイズ化については前項に述べられているので、本項では、この2年間で主に進展のあった、高照度側への撮像範囲の拡大に関する報告を紹介する。

画素サイズの縮小に伴い、一般的には飽和信号量も低下してしまうが、画素サイズが1 μm 角台のCCD、CMOSイメージセンサにおいて、飽和信号量を確保しようとする提案があった。

メカニカルシャッタを使用するDSC用IT-CCDイメージセンサでは、シャッタが閉じた後の待機期間に、フォトダイオード (PD) に蓄積していた電子の一部が熱的ホッピングにより垂直オーバーフロー (VOF) 障壁を越えて基板に流出し、飽和信号が低下するという現象が生じる。これを防ぐために基板電位を、リセット電圧、VOF電圧に加え3値で制御し、シャッタが閉じた後に基板電圧を露光期間よりも低下させる動作を導入する方法が報告された²⁴⁾。待機期間の基板電圧を露光期間よりも約1V低下させることにより、飽和電子の流出をほぼ防げることが明らかにされている。この基板電圧3値制御により、画素サイズ1.55 μm 角、画素数4,000×3,000のIT-CCDイメージセンサにおいて、従来の2値制御の1.75 μm 角画素に比べ14%高い飽和出力を実現している。

CMOSイメージセンサにおいては、フローティングディフュージョン (FD) リセット動作後にFD電位を昇圧して、飽和信号量を確保する方法がある。従来から実施されていた方法は、FDリセット時に垂直信号線を低電位にしておき、リセット終了後に垂直信号線を高電位にして、画素ソースフォロア (SF) トランジスタのソースゲート容量を利用して、FD電圧を上昇させるもの (片側FD昇圧) であった。今回新たに報告があったのは、FDをリセットする際に垂直信号線と同時に画素SFトランジスタ電源も低電位にし、リセット終了後に垂直信号線とSF電源を高電位にして、効率よくFD電圧を上昇させる方法 (両側FD昇圧) である²⁵⁾。2画素共用、画素サイズ1.75 μm 角、画素数3,280×2,464のCMOSイメージセンサにおいて、印加電圧 (Digital/Analog) 1.8V/2.8Vで、両側FD昇圧により飽和電荷量 $7.7ke^-$ 、暗時RN 2.6e⁻、DR 69dBを達成している。

一方、片側FD昇圧においても改善がみられ、4画素共用、画素サイズ1.65 μm 角、画素数3720×2780の裏面照射型CMOSイメージセンサにおいて、印加電圧1.8V/2.7Vで飽和電荷量 $9.13ke^-$ 、暗時RN 1.7e⁻ (×16ゲイン時)、DR

71dBが達成されている¹⁰⁾。

また、DRが90dBを越えるいわゆる広DRイメージセンサにおいては、次のような進展がみられた。

画素内に横型オーバーフロー容量(LOFIC)をもつCMOSイメージセンサは、単一露光時間・線型応答・高感度・低ノイズの特徴を持ちながら、DRを拡大しようとするものである。この2年間では、

- (1) マイクロレンズ上に無機膜を形成し、マイクロレンズとカラーフィルタの酸化熱分解を抑制して、耐熱性能を向上させた画素サイズ $4.5\mu\text{m}$ 角、画素数 800×600 のLOFIC CMOSイメージセンサにおいて、飽和電荷量 154ke^- 、暗時RN 2.3e^- 、DR 96.5dBを達成²⁶⁾。
- (2) 上記と同一フォーマットの画素アレイを用い、熱雑音を抑制したゲイン $\times 1$ 倍の列アンプ回路を導入して、読出し回路系RNを 0.5e^- (光電変換ゲイン $100\mu\text{V/e}^-$)に低減²⁷⁾。
- (3) 画素毎にLOFICを独立に設計できる特徴を活かして、飽和露光量を画素間でほぼ均一にしたDR約100dB(W画素)の斜め 45° 画素配置、実効画素ピッチ $4.2\mu\text{m}$ 、画素数 1280×480 のWRGB LOFIC CMOSイメージセンサを開発²⁸⁾。
- (4) 高照度光照射時にPDからあふれるオーバーフロー電子を直接LOFICに導くためのトランジスタを設置した、画素サイズ $3\mu\text{m}$ 、画素数 1280×960 の2画素共用LOFIC CMOSイメージセンサを作成し、飽和信号量 69ke^- 、暗時RN 2.4e^- 、DR約90dBを達成²⁹⁾。

などの報告がなされている。

一方、画素サイズ $3.75\mu\text{m}$ 角、画素数 1280×960 の2画素共用型CMOSイメージセンサにおいて、FD部にスイッチと容量を付加した画素回路構成とし、FD容量のみで電荷電圧変換する高光電変換ゲインモード、FD容量と付加容量を接続して電荷電圧変換する低光電変換ゲインモード、および、3回の露光動作を組合せる動作を行うものが報告されている³⁰⁾。2回の露光動作で得られた信号は、周辺部に設けられたラインメモリーに保持し、3回目の露光動作と同期をとっている。高、低の光電変換ゲイン $147\mu\text{V/e}^-$ 、 $37\mu\text{V/e}^-$ 時にそれぞれ読出しRN $<2\text{e}^-$ 、 $<7\text{e}^-$ を達成し、露光切替え点のSNRを20dB以上とした条件で、3回露光で最大112dBのDRを実現している。

また、列回路に高低二つのゲインをもつアンプとそれぞれに接続したAD変換器を設置して、同一の水平ブランキング期間に高ゲイン信号($\times 30$)と低ゲイン信号($\times 1$)を得るCMOSイメージセンサが報告されている³¹⁾。画素サイズ $6.5\mu\text{m}$ 角のグローバルシャッター機能を有する5T画素構成で、画素数 320×240 、1回露光動作で、高ゲイン/低ゲイン信号切替え点のSNR段差 -0.2dB 、暗時RN 1.1e^- 、飽和電荷量 42ke^- 、DR 92dBを達成している。

高感度・低ノイズ・高飽和性能はイメージセンサが備え

るべき重要な基本性能であり、今後ともさらなる性能改善が期待される。(須川)

2.4 新材料・新構造

撮像素子の更なる高性能化に向けた有望技術として、有機撮像素子の開発が進められている。有機撮像素子は、特定の波長域のみを吸収し、信号電荷を生成する有機光導電膜と、信号電荷を取出す読出し回路によって構成される。

有機光導電膜は吸収した波長域以外は透過されるので、多層構造が可能になり、色分解プリズムが必要な3板式と同等の色再現性、解像度、感度を確保しつつ、カメラを小型化できる。また、有機光導電膜は受光部が信号読出し回路の上方に設けられているため、開口率拡大が容易となり、高感度化、画素微細化に有利である。

多層構造については、NHK瀬尾らがRGB各色に対応した有機光導電膜の材料開発に成功し、光透過率に優れたZnO TFT回路と有機光導電膜の積層構造を用いた有機撮像素子を原理試作した³³⁾。各色の有機光導電膜はいずれも正孔輸送性の材料であるため、電子輸送性の材料と組合せて連続成膜することで、有機光導電膜で生成された電子と正孔のどちらも効率よく取出せるようになっている。

また、高感度化、画素微細化については、富士フイルム竹内らが、CMOS信号読出し回路上に薄膜パシフィック有機光導電膜を受光部として設けた、画素サイズ $3\mu\text{m}$ の有機撮像素子を発表³²⁾。パシフィック有機光導電膜は、可視光全域において高い量子効率を有しており、吸収係数はSiと比較して1桁以上高いため、薄膜化しても十分に光が吸収できる。試作した撮像素子では、パシフィック有機光導電膜の膜厚 $0.5\mu\text{m}$ 、マイクロレンズなしで65%という高い外部量子効率が得られていた。また、単板有機撮像素子としては、初めてのフルカラー撮像を実現している点においても、エポックメイキングな発表であった。

今後有機撮像素子を実用化するにあたっては、有機膜の量子効率の一層の向上と印加電圧の低減、さらには信頼性や耐久性の向上が不可欠であり、そのためには材料開発はもとより製造プロセスの発展も求められている。(大島)

2.5 回路技術(A/D変換等)

イメージセンサの回路技術としては、特にカラムに集積化するA/D変換回路等の技術の進展が著しい。カラムに集積化するA/D変換回路としては、シングルスロープ型、逐次比較型、サイクリック型が実用化されているが、2010年のISSCCにおいて、実用性の高い $\Delta\Sigma$ 変調方式のA/D変換器が発表された²⁰⁾。2次の $\Delta\Sigma$ 変調器と二重積分回路をデジタルフィルタに用いるもので、1.9電子のノイズレベルと13ビット相当の分解能、2.1M画素において120fpsの高フレームレートを実現している。インバータをアンプに用いて1.2Vの低電圧で動作させることで、1チャンネルあたり $50\mu\text{W}$ 以下の低電力を実現している。シングルスロープ型については、技術的な大きな進展は見られないが、高性能

CMOSイメージセンサでの実用化が着実に進んでいる¹⁰⁾。逐次比較型は、複数の参照電源を用いることでキャパシタ数を削減し、14ビット精度が実現されている¹⁴⁾。またプリアンプと組合せることで、ランダムノイズも充分低く抑えられている。サイクリック型は、シングルエンド回路を用いることで、プリアンプなしでランダムノイズを低減し、無補正で13ビットの分解能と広いダイナミックレンジ、高速変換を実現されている³⁴⁾。これらの最近の高性能カラムA/D変換に共通する技術として、ディジタルCDSが用いられており、これによっていずれの方式においても、0.5電子以下の極めて高い縦筋FPNキャンセル精度を得ている。

カラムでのアナログ処理、特に高ゲインでの増幅や多重サンプリング積分を用いて、低ノイズとダイナミックレンジの両立を図る方式が報告されてきている。各画素出力に対して32倍と1倍のゲインで増幅し、選択する方式では、ヒストグラムのメジアンで0.8電子のノイズレベルと、92dBの線形ダイナミックレンジが実現されている³¹⁾。また多重サンプリング積分を用いたランダムノイズ低減効果が報告されており、1M画素のセンサでは、16回のサンプリングで1.8電子が得られている³⁵⁾。シングルスロープのカラムA/D変換により、擬似多重サンプリング(サンプリング回数を増やすにしたがってA/D変換の分解能を下げる)を行う8M画素のセンサでは、16回のサンプリングを用いて、12ビット分解能、読出しノイズ1.1電子を6fpsのフレームレートにおいて得ている³⁶⁾。

(川人)

2.6 特殊性能・機能(超高速、レンジ画像、バイオ計測)

高速撮像が可能なイメージセンサは、カラムA/D変換などの高速読出し技術により、メガピクセル画像を1,000fpsオーダで出力できるようになった。2010年のISSCCでは、高速撮像のフォーラムが開催され、高速低ノイズ撮像のためのカラム読出し技術に関する講演³⁷⁾や、高速画像処理応用に関する講演³⁸⁾が行われた。

高速に動く被写体の撮影において、画像を歪みなく撮影できるグローバル電子シャッタは必要不可欠である。従来は5T型画素構造が主流であったが、リセットノイズが除去できないという問題があった。それに対し、二つの異なる電位を持つ埋め込みダイオードを利用し、2段に電荷転送を行うことで、リセットノイズを除去できる2段転送型グローバル電子シャッタが提案された³⁹⁾。埋め込み型のダイオードを利用することで、低暗電流化を図ることができる。0.18 μm 標準CMOSプロセスを用いて、画素数1024×1024、画素ピッチ7.5 μm のチップが試作されており、カラムA/D変換により1000fps以上での画像出力が可能である。さらにデュアルシャッタにより、広ダイナミックレンジなどの高機能化が可能なイメージセンサも開発された⁴⁰⁾。

対象の3次元情報を距離画像として取得する方法には、対象に光を照射するアクティブ法と照射しないパッシブ法があるが、アクティブ法のほうが正確な距離計測が行える

ため、産業応用においては主流となっている。

アクティブ法による距離画像取得には、大きく分けて光切断法とTime-of-flight (TOF) 法の二つの手法がある。光切断法はスキャンミラーを用いてシート光を物体に当て、反射光を撮影する方法で、高精度の3次元画像計測が可能であるが、距離画像の取得に時間がかかるという問題があった。それに対し、センサチップ内で行並列読出しと行並列位置検出を行うイメージセンサが従来より提案されていたが、さらにこれを列方向にも並列化し、二進木により探索を行う高速3次元距離画像計測用イメージセンサが開発された⁴¹⁾。画素数256×256でフレームレート3,673k、毎秒14.3k枚の距離画像が生成できる。

TOF法によるイメージセンサは、光源から放たれた光が対象物で反射して戻ってくるまでの時間を画素毎に測定するものである。しかし、直射日光のような強い周囲光下においては、電荷が飽和し距離の検出が困難になるという問題があった。そこで、画素上にフローティングディフュージョン(FD)部を配置し、周囲光の強度に応じてFD部の電位を変化させることで、周囲光による電荷を除去する周囲光電荷消去型3Dイメージセンサが開発された⁴²⁾。太陽光照射10万lx下において、距離0.8～5mの範囲で±4%以下の精度の距離測定が実現されている。

TOF距離画像センサにおいて高い精度を実現しようとした場合、高速な電荷転送が必要となる。このため、従来は受光素子にフォトゲートを用いたものが多く見られたが、暗電流が大きいことや画素サイズの縮小が困難であるといった問題があった。それに対し、埋め込みフォトダイオード(PD)の内部に一定電界を発生させることで、高速電荷転送を行う距離画像センサが提案された⁴³⁾。試作チップを用いてLEDパルスの照射タイミングと出力信号の関係を測定し、提案する等電界構造PDのほうが矩形構造PDよりも高速に電荷転送されていることが確認された。

バイオ・医療関係では、さまざまな機能を持つイメージセンサの開発が行われている。

脳神経の活動状態を調べる方法の一つに、光計測による脳機能イメージングがある。脳表面の内因性信号の計測を目的に、近赤外光を測定対象に照射し、光の吸収・散乱を分析するための光学的脳神経活動計測用CMOSイメージセンサが試作された⁴⁴⁾。センサ上に画素アレイと光源用LEDを搭載している。また、マウス脳深部の神経活動を蛍光と電位変化により計測することを目的とした、マルチファンクショナルCMOSイメージセンサが開発された⁴⁵⁾。麻酔下マウスを用いてin vivo実験を行い、マウス脳深部での正常動作が確認された。

蛍光物質を強度ではなく、その寿命(励起されてから基底状態に戻るまでの時間)で画像化する蛍光寿命イメージング顕微鏡法(FLIM)は、細胞内部の状態を測定する強力なツールである。従来の装置はフレームレートや画素数に

制約があったが、ビデオレートでの出力と高画素化・低ノイズ化を目指して、埋め込みフォトダイオードによる2段転送を用いた蛍光寿命イメージセンサが開発された⁴⁶⁾。0.18 μm CMOSプロセス、256×256画素を有しており、250ps刻みでの測定が可能である。(小室)

2.7 高機能化

ダイナミックレンジ (DR) の拡大、CMOSイメージセンサへのグローバルシャッタの導入等といった基本性能の向上以外にも、さまざまな応用に向けた機能を集積したイメージセンサの検討が行われている。抵抗回路網によりラプラシアン・ガウシアン型空間フィルタ演算を行うイメージセンサは、蓄積容量変調による対数型応答の導入により広DR化が図られ⁴⁷⁾、照明変化に対しロバストな特徴抽出が可能となった。動きの検出機能を集積したイメージセンサは、蓄積時間を適応制御することで動きボケの少ない広DR画像を取得する、動きベクトルをマシンビジョンや画像認識に利用することができる⁴⁸⁾。フォーカス情報も利用して、動物体の3次元の位置を追跡することが検討されている。

高度な交通システムを実現するために、車車間で光通信するためのイメージセンサが検討されている⁴⁹⁾。屋外70mの通信距離に対して10Mbpsの通信速度と通信源を探索する機能を実現している。視覚再生のために眼球に埋め込む人工視覚デバイスについて検討が進んでいる⁵⁰⁾。多数のマイクロチップをフレキシブル基板上に配置し、眼球に沿った形状を実現する。マイクロチップには、光強度により電気刺激を制御する機能等が集積されている。その他、画素内のフォトダイオードの位置を擬似的に不規則に配置することで、斜め線のエッジ部分のジャギーを解消するイメージセンサが検討されている。

機能を集積したイメージセンサの応用システムの研究・開発が行われている。汎用のデジタルプロセッシングエレメントを画素並列・列並列に集積したイメージセンサについて引き続き検討され、画素面積の縮小や高速化が図られた。ジェスチャ認識、3次元形状計測、高速動作する対象を顕微鏡で安定撮像、バッテイングロボット、等への応用を実現している³⁸⁾。多チャネルの光信号を同時受信する機能を集積したイメージセンサを用いた、屋内光無線LANシステムの開発が行われている⁵¹⁾。アップリンクでは空間分割多重を、ダウンリンクでは波長多重の技術を用いた通信を行う。

高度な信号処理により、単眼イメージセンサの異なる時刻の画像を統合する、あるいは多眼イメージセンサの同一時刻の画像を統合することで、解像度の改善やマルチスペクトル情報の獲得を行う研究が行われている。例えば、高フレームレートで単眼撮像した画像から高精度で動きベクトルを検出し⁵²⁾、空間解像度の改善を図る検討がされている。緑色は高空間・低時間解像度で、赤色と青色は低空

間・高時間解像度で撮像し、信号間で時空間拘束条件を設けて合成することで、高空間・高時間解像度の画像を得ることが検討されている⁵³⁾。その他にも、複数のレンズを持つカメラで、レンズ毎に異なるカラーフィルタで撮像した画像から、4色以上の色情報を得ることが検討されている。

近年、コンピューショナルフォトグラフィと呼ばれる、後段での演算を前提とした撮像方式が注目されている。このような撮像と処理の融合は、今後も検討が進むものと思われる。(浜本)

3. カメラ

3.1 放送用カメラ・高精細カメラ

デジタル放送への完全移行まで残すところ後1年となり、ハイビジョンテレビの普及とともに、高画質なハイビジョン映像がより広く家庭にも浸透してきた。また、国際的にも放送のデジタル化は急速に広がりを見せており、低価格で高性能なハイビジョン機器や、ハイビジョンを超える解像度の機器の開発が進められている。放送局内の映像システムは、映像素材・コンテンツの管理や製作、送出などの業務フローを効率的に行い、広く普及したネットワークを有効に活用して行くために、従来のテープベースからファイルベース⁵⁴⁾への移行が始まっており、放送用カメラにおいても、高画質・高圧縮技術の進展と、半導体メモリーや記録メディアの大容量化により、テーブルスカメラが主流となりつつある⁵⁵⁾。カメラの出力は多様なフォーマット (HD: 1080/59.94i, 29.97p, 23.98p, 50i, 25p; SD: 480/59.94i, 29.97p, 23.98p, 576/50i, 25p) へ対応するとともに、映画製作用途に向けてフィルムライクなガンマ特性を選択できるなど、一層の高機能化が進んでいる。

放送用カメラに用いられている撮像デバイスは、ハイエンドカメラには従来からの耐スミア特性に優れ、感度も高い2/3型220万画素FIT-CCDが用いられており、スミア-135dB、感度2,000 lx F10 (S/N 54dB) が標準的な性能となっている⁵⁶⁾。しかし近年、IT-CCDの高性能化も進んでおり、FIT-CCDを超えるスミアレベルや感度2,000 lx F10 (S/N 60dB) のカメラも市販されている⁵⁷⁾。また、プログレッシブIT-CCDと14ビットA/Dコンバータ、専用ASICの開発により、60p映像からプログレッシブ/インタレース変換を行い、感度2,000 lx F11、最大+74dBものゲインアップが可能な、高感度なカメラも開発されている⁵⁸⁾。ニュース、報道用途として、約156万画素1/2型IT-CCDを搭載したカメラや、フル解像度の1/2型CMOS撮像デバイスを用いることにより、低消費電力で高感度なカメラも開発された。また、業務用小型カメラでは、従来の1/3型CCDやCMOS撮像デバイスに加え、さらに小型の1/4型CCDを搭載したカメラ、1/4.1型305万画素CMOS撮像デバイスを採用し、1,060万画素の静止画の撮影機能を持ったカメラ⁵⁹⁾も開発されるなど、より一層の小型・低価格化、高画質・高機能・

高性能化が進められている。

多様なコンテンツ製作に対応するために、フルハイビジョンで2,000fpsに対応したハイスピードカメラ⁶⁰⁾が開発され、スポーツ番組等で多用されている。

ハイビジョンを超える超高精細映像や、3Dなど新しい映像システムの開発も活発化しており、それらのコンテンツ製作やイベント用に4Kカメラや3Dカメラなどが開発された。例えば、4Kカメラでは、水平3,840×垂直2,160画素(829万画素)を60fpsで出力する単板カメラが開発され、皆既日食の超高精細映像を奄美大島から関西などの会場に伝送し、遠隔地にいながら皆既日食を体験する超高精細全天映像ライブ伝送上映に成功した⁶¹⁾。また、1.25型890万画素CMOS撮像デバイス¹⁴⁾を用いた放送用単板カラーカメラが開発され、放送用3板カメラと同等以上の性能が実現されている⁶²⁾。4Kを超える解像度の映像システムとして、スーパーハイビジョンシステムの開発が進められており、3,300万画素のフル解像度CMOS撮像デバイスを用いた3板式カラーカメラが開発された⁶³⁾。2007年に発売された比較的低価格の4Kカメラはその後広く普及し、映画製作や素材の撮影に使われている⁶⁴⁾。特に、ハイビジョンカメラで撮影して編集された映像よりも、4Kカメラで撮影し編集をした映像をダウンコンバートした方が、高品質な映像が得られることや、収録した映像が高精細な静止画としての利用も可能なことから、新しいコンテンツ製作のワークフローになりつつある。また、民生用のデジタルスチルカメラにハイビジョン動画撮影モードを持ったものが市販されており、それを用いて番組製作を行う試みも行われた⁶⁵⁾。

今後とも、高精細カメラの高性能化、低価格化は進み、放送分野への活用も進むと思われ、高精細撮像デバイスの小型化、高感度化、高フレームレート化等一層の性能の向上が期待される。

(大竹)

3.2 携帯電話用カメラ、デジタルカメラ、ビデオカメラ

これらの民生用機器では、商品価値向上のため、基本性能の改善や高機能化が進んだ。また、CMOSセンサの搭載率が高まり、2008年の撮像素子の出荷数の87%以上のシェアを占めるに至ったとの調査結果もある⁶⁶⁾。また、いずれの機器においても動画と静止画が撮像できることが常識となり、スチルカメラとビデオカメラの境界、あるいは静止画用センサと動画用センサの区別が明確ではなくなっている。

3.2.1 携帯電話用カメラ

上述の市場調査⁶⁶⁾によれば、携帯電話用カメラが2008年の撮像素子の出荷数の約81%を占める。平均画素数は、2008年で150万画素、2009年で210万画素、2013年には570万画素(予測)に達し、携帯電話用カメラがローエンドのデジタルスチルカメラ(DSC)市場に食い込むとの調査結果もある⁶⁷⁾。ボリュームゾーンでの多画素化が着実に進んでいることに加え、カメラ機能の特徴とする機種では、コン

パクトDSCと同等の1/2.3型クラスの1,000万画素や1,200万画素の撮像素子を搭載した機種や、光学3倍ズームでHDムービー(720/30P)が撮影可能な機種⁶⁸⁾も実用化された。

一方で、携帯電話用カメラは携帯電話の付加機能であるがゆえに、コンパクトDSC以上の小型化、低消費電力化、およびローコスト化への強い要求があり、この要求がモジュールの小型化等の大きな牽引力となっている。半導体と同様にウェハプロセスでカメラレンズを量産するWLO(Wafer Level Optics)⁶⁹⁾や、撮像素子とカメラレンズを接着する工程まで、ウェハプロセスで行うWLC(Wafer Level Camera)⁷⁰⁾と呼ばれる技術が報告された。

機能面では、(機械的な)オートフォーカス機能が一般的となったが、さらに、オートフォーカス機構を不要とするべく、信号処理により被写界深度を高め、解像度を向上するEDOF(Extended Depth of Field)の開発が進展した^{71) 72)}。

3.2.2 デジタルカメラ

コンパクトDSCの光学サイズは1/2.3型クラスが主流であり、2009年春には1,200万画素クラス(画素サイズ1.5 μ m相当)、2010年春には1,400万画素クラス(画素サイズ1.4 μ m相当)の機種が商品化され、依然として多画素化が進んでいる。また、HD動画が撮像できる機種が多く実用化された。

CCDセンサを搭載したコンパクトDSCでは、一般に、フォトダイオードの電荷を基板シャッタ機能で掃き出した後、レンズシャッタを閉じることにより露光時間を制御する。なお、コンパクトDSCではCCDセンサが主流である⁶⁶⁾が、この露光制御を容易に実現できることが理由の一つである。この露光制御において、レンズシャッタを閉じた後、基板電圧を下げることでフォトダイオードに蓄積している信号電荷の減少を防止し、飽和信号量を確保する技術が報告された⁷³⁾。

MOSセンサを搭載したコンパクトDSCは、高速連写⁷⁴⁾や容易にパノラマ撮像が可能な機種⁷⁵⁾等が実用化され、徐々に機種数を伸ばしている。

デジタル一眼の分野では、新たにマイクロフォーサーズ規格が提案され⁷⁶⁾、準拠した製品も実用化された⁷⁷⁾。

この規格の特徴は、システム全体の薄型化・小型化のために、ファインダから実像を見るためのミラーボックスを設けないことを前提に、フランジバックの長さを従来のフォーサーズの約50%に短縮したことにある。また、マイクロフォーサーズ以外にも、ミラーボックスを設けない、いわゆるミラーレス化の動きが活発となっている⁷⁸⁾。

3.2.3 ビデオカメラ

ビデオカメラのフルHD化が進み、裏面照射CMOSセンサの搭載により高感度を実現した機種が実用化される⁷⁹⁾等、CMOSセンサ化が加速した。また、画像処理技術の進歩により、各シーンに応じたオート撮影機能や、コンパクトDSCで一般的となった顔検出・顔認識機能、動く被写体の追尾機能等が搭載されるようになった。

ハイエンドの機種では、静止画の解像度向上のため、多画素化やズームレンズの高倍率化が進む一方で、動画共有サイト等に簡単に動画を投稿する目的の小型ビデオカメラが登場した⁸⁰⁾。(武藤)

④. 不可視光撮像技術(特殊撮像技術)

4.1 赤外線

赤外線固体イメージセンサは、赤外線エネルギーによる検知部の温度変化を検出する熱型(非冷却型)と、入射フォトンエネルギーにより励起されたキャリアを信号として検出する量子型(冷却型)に大別される。熱型は、マイクロマシニング技術の進歩に伴い、感度向上に不可欠な微細高断熱構造が形成可能になり、一般的な監視、温度計測用途向けには十分な感度が達成されている。

熱型における近年の技術開発動向は、画素縮小多画素化開発と環境温度変化による出力ドリフトを抑制するためのTEC(Thermo-Electric Cooler, ペルチェ)を不要化するTECレス化開発である。画素縮小多画素化開発としては、これまで $25\mu\text{m}$ ピッチ 640×480 画素が最大であったものが、仏国ULISおよび、米国L-3 Communicationsそれぞれから、アモルファスシリコンボロメータ方式による $17\mu\text{m}$ ピッチ $1,024\times 768$ 画素センサを発表した^{81) 82)}。熱型センサも近い将来メガピクセルセンサの時代をむかえとみられる。TECレス化開発としては、三菱電機がTECレス動作を実現する新規読出し回路アーキテクチャを発表した⁸³⁾。SOI(Silicon on Insulator)ダイオード方式の良好な画素間感度均一性にあわせ、環境温度を読出し回路にフィードバックする新規回路技術により、TECレス動作を実現し、 320×240 画素センサに適用し試作実証した。上記二つの方式に比べ感度は劣るが、原理的にTECが不要なサーモパイル方式がある。この方式を用いて周辺CMOS回路をオンチップ化した画素サイズ $167\mu\text{m}$ 16×16 画素および 8×8 画素センサを、セイコーNPCが発表した⁸⁴⁾。TO-5パッケージに大気実装した状態で $146\sim 195\text{V/W}$ の感度を実現し、エアコンや電子レンジというような家庭用電化製品への展開が示された。熱型のもう一つの方式として焦電型がある。この方式は感度に優れるが、読出し回路との集積化が困難であるのが最大の課題であった。集積化への取組みとして、豊橋技術科学大学が、Si基板上にエピタキシャル成長した $\gamma\text{-Al}_2\text{O}_3$ 膜を有する基板を用いて読出し回路と焦電薄膜となるPZT(チタン酸ジルコン酸鉛)を形成した 32×32 画素センサを発表した⁸⁵⁾。

量子型センサについては、欧米のメーカ、研究機関において、GaSb/InAs系Type II超格子型の研究開発が近年盛んである。従来からのMCT(水銀カドミウムテルル)に対し、III-V化合物半導体技術が流用できるとともに、比較的高温の動作温度で、広い波長範囲においてMCTに近い量子効率の実

現可能性がある検知方式⁸⁶⁾として注目されている。(上野)

4.2 X線

X線イメージングは、胸部レントゲン撮像などの医療診断や、空港等の手荷物検査、製造部署等の非破壊検査に用いられ、かなり普及してきている。X線イメージング性能は、X線源とX線検出器によって決められ、拡大した高精細の画像を得るには、X線源の焦点をいかに小さくできるかが重要である。

X線源には、真空封止切りタイプの密封型と、真空ポンプ内蔵の開放型がある。X線源の最小焦点の寸法は $1\mu\text{m}$ 以下となっており、非破壊検査、X線CT、インラインX線検査等に使用されている。

X線検出器には、直接変換型と間接変換型に大別され、直接変換型は半導体材料を用いた、単結晶検出器、化合物検出器、非晶質検出器等のTFT、CMOSアレイ上に画素毎に電荷を蓄積するコンデセンサを配列し、a-Se、CdTe、PbI₂、HgI₂等の膜を積層し、X線を直接電気信号に変換し検出するものである。解像度に関しては、光散乱による空間分解能の低下などを考慮すると、直接変換型にメリットがある。

間接変換型は、X線情報をシンチレータによって可視光に変換した後、フォトダイオードで光を電気信号に変換するもので、CCDやCMOSとシンチレータをファイバプレートで結合し画像を取得している。以前はガドリニウム系蛍光体シンチレータ(GOS)が主流であったが、近年ではヨウ化セシウム系シンチレータ(CsI)が多く用いられている。GOSが紛体構造であるのに対し、CsIは柱状構造を持つために光の広がりが少なく高解像度が得られる。20keV以上の硬X線では、シンチレータとの組合せによる間接変換型が用いられる場合が多い。用途としては、口腔内歯科検査用、マンモグラフィー、胸部診断撮像等に用いられる。

間接変換型の検出器の中でX線イメージインテンシファイアは、高感度で高精細リアルタイムX線イメージングに最適なX線検出器である。構造は、X線を光に変換するCsIシンチレータ、光を電子に変換する光電面、さらに電子を再度光に変換する蛍光面を有する電子管(真空管)となっている。この変換の過程で、輝度増倍を得ていることになる。

その他のX線イメージセンサとして、CdTeを用いてエネルギー弁別機能を持ったX線ラインセンサが開発されている。エネルギーしきい値設定により入射する放射線の弁別が可能となり、出力画像の擬似カラー化でエネルギー弁別画像が取得できるようになった。(小野田)

⑤. む す び

情報センシング分野におけるここ2年間の進展を述べた。コンシューマから産業用まで幅広い分野での進展があり、今後の発展も期待できる。(太田)

(2010年5月31日受付)

【文 献】

- 1) H. Rodes, et al: "The Mass Production of BSI CMOS Image Sensors", 2009 Int'l Image Sensor Workshop
- 2) G. Agronovほか: "CMOSイメージセンサの画素サイズ縮小と特性比較", ITE Tech. Report 33, 38, pp.9-12 (2009)
- 3) 武田ほか: "1/2.3インチ1.55 μ m pixel 12M画素インタライントランスファ型CCDの開発", ITE Tech. Report 33, 38, pp.25-28 (2009)
- 4) 寺西 ほか: "2009 IISWレビュー", 映情学誌, 64, 3, pp.274-276 (2010)
- 5) J. Alakarhu: "Image Sensors and Image Quality in Mobile Phones", 2007 Int'l Image Sensor Workshop, p.1 (2007)
- 6) J. Ahn, et al: "Advanced image sensor technology for pixel scaling down toward 1.0 μ m", IEDM (2008)
- 7) K. Itonaga, et al: "0.9 μ m pitch pixel CMOS image sensor design methodology", IEDM 2009, session 22.8 (2009)
- 8) Y. Kohyama, et al: "A 1.4 μ m pixel backside illumination CMOS image sensor with 300mm wafer based on 65 nm Logic Technology", 2009 INT'L IMAGE SENSOR WORKSHOP
- 9) J. Prima et al: "Improved Colour Separation for a Backside Illuminated Image Sensor with 1.4 μ m Pixel Pitch", 2009 Int'l Image Sensor Workshop
- 10) H. Wakabayashi, et al: "A 1/2.3-inch 10.3Mpixel 50frames/s Back Illuminated CMOS Image Sensor", ISSCC 2010, pp.410-411 (2010)
- 11) S. Wu, et al: "A Manufacturable Back-Side Illumination Technology Using Bulk-Si Substrate for Advanced CMOS Image Sensor", 2009 Int'l Image Sensor Workshop
- 12) R. McGrath: "A 1.4 μ m Pixel Front-side-illuminated Image Sensor for Mobile Phones", 2009 Int'l Image Sensor Workshop
- 13) 船津ほか: "3,300万画素CMOS撮像素子を用いたスーパーハイビジョン単板カラー撮像実験", ITE Tech Report 34, 16 pp.43-46 (2010)
- 14) S. Matsuo, et al: "8.9-Megapixel Video Image Sensor with 14-b Column-parallel SA-ADC", IEEE Trans. Electron Dev., 56, 11, pp.2380-2389 (2009)
- 15) Y. Lim, et al: "A 1.1 Temporal Noise 1/3.2-inch 8Mpixel CMOS Image Sensor Using Pseudo-multiple Sampling", ISSCC 2010, pp.396-397 (2010)
- 16) T. Azuma, et al: "A 2.2/3-inch 4K2K CMOS Image Sensor Based on Dual Resolution and Exposure Technique", ISSCC 2010, pp.408-409 (2010)
- 17) 香川ほか: "複眼カメラTOMBOによる高速マルチスペクトル3次元イメージングの提案", ITE Tech. Report 34, 16, pp.1-4 (2010)
- 18) D. Lee, et al: "Optical and Synthetic Focusing Using Liquid Lens Array", 映情学誌, 64, 4, pp.585-593 (2010)
- 19) T. Suzuki; "Challenges of Image Sensor Development" IEEE Int'l Solid-State Circuits Conference 2010 Tech. Dig., 1, pp.27-30 (Feb. 2010)
- 20) Y. Chae, et al: "A 2.1Mpixel 120frame/s CMOS Image Sensor with Column-Parallel $\Delta \Sigma$ ADC Architecture", ISSCC Dig. Tech.Dig., 1, pp.394-395 (Feb. 2010)
- 21) H. Yamashita et al: "Analysis of Dark Current in 4-transistor CMOS Image Pixel with Negative Transfer-gate Bias Operation", Int'l Image Sensor Workshop 2009 session04
- 22) T. Yamagishi, et al.: "Noise Measurement of Pixel Transistor in CMOS Image Sensor", ITE Technical Report 33, 30, pp5-8 (July 2009)
- 23) K. Yasutomi, et al: "A 2.7e⁻ Temporal Noise 99.7% Shutter Efficiency 92dB Dynamic Range CMOS Image Sensor with Dual Global Shutter Pixels", ISSCC Dig. Tech. Dig. 1, pp.398-399 (Feb. 2010)
- 24) T. Takeda et al: "High-saturation Output 1.55 μ m-square Pixel IT-CCD with Metal Wiring Line Structure in a Pixel", Proc. 2009 Int'l Image Sensor Workshop, pp.206-209 (2009)
- 25) N. Tanaka et al: "A 1/2.5-inch 8Mpixel CMOS Image Sensor with a Staggered Shared-Pixel Architecture and an FD-Boost Operation", 2009 IEEE Int'l Solid-State Circuits Conference, Digest of Technical Papers, pp.44-45 (2009)
- 26) K. Mizobuchi et al: "4.5 μ m Pixel Pitch 154ke⁻ Full Well Capacity CMOS Image Sensor" Proc. 2009 Int'l Image Sensor Workshop, pp.235-238 (2009)
- 27) T. Kohara et al: "A CMOS Image Sensor with 2.5e⁻ Random Noise and 110ke⁻ Full Well Capacity Using Column Source Follower Readout Circuits", 2009 Symposium on VLSI Circuits, Digest of Technical Papers, pp.182-183 (2009)
- 28) S. Kawada et al: "A Color-Independent Saturation, Linear Response, Wide Dynamic Range CMOS Image Sensor with Retinal Rod- and Cone-like Color Pixels", 2009 Symposium on VLSI Circuits, Digest of Technical Papers, pp.180-181 (2009)
- 29) S. Sakai et al: "A Pixel-Shared CMOS Image Sensor Using Lateral Overflow Gate", Proc. European Solid-State Circuits Conference, pp.240-243 (2009)
- 30) J. Solhusvik et al: "A 1280 $\times$ 960 3.75 μ m Pixel CMOS Imager with Triple Exposure HDR", Proc. 2009 Int'l Image Sensor Workshop, pp.344-347 (2009)
- 31) B. Fowler et al: "Wide Dynamic Range Low Light Level CMOS Image Sensor", Proc. 2009 Int'l Image Sensor Workshop, pp.340-343 (2009)
- 32) 竹内ほか: "画素サイズの微細化に適した薄膜バンク感光性有機光導電膜積層型CMOSイメージセンサ", 映情学技報, 33, 30, pp.9-12 (2009)
- 33) 瀬尾ほか: "有機光導電膜とZnO TFT回路の積層構造を用いた有機撮像デバイスの原理実証実験", 映情学誌, 64, 3, pp.365-371 (2009)
- 34) J.H. Park et al: "A High-Speed Low-Noise CMOS Image Sensor with 13-b Column-Parallel Single-Ended Cyclic ADCs", Dig. Tech. Papers, ISSCC, pp.2414-2422 (Nov. 2009)
- 35) S. Kawahito et al: "Noise Reduction Effect of Column-parallel Correlated Multiple Sampling and Source Follower Driving Current Switching for CMOS Image Sensors", Proc. Int. Image Sensor Workshop, pp.320-323 (June 2009)
- 36) Y. Lim et al: "A 1.1e⁻ Temporal Noise 1/3.2-inch 8Mpixel CMOS Image Sensor Using Pseudo-Multiple Sampling", Dig. Tech. Papers, ISSCC, pp.396-397 (Feb. 2009)
- 37) 川人: "高速低ノイズ撮像のためのカラム読出し回路の設計技術", 映情学技法, 34, 16, pp.29-34 (2010)
- 38) 石川: "ビジョンチップとその応用 ～ヒューマンインタフェース, 検査, 医療・バイオ, ロボット～", 映情学技法, 34, 16, pp.15-20 (2010)
- 39) 安富ほか: "埋め込みダイオードを用いた2段電荷転送型低雑音電子シャッタ", 映情学技法, 33, 30, pp.13-16 (2009)
- 40) 安富ほか: "デュアルシャッタ機能を備えた2段電荷転送型低雑音電子シャッタ", 映情学技法, 34, 16, pp.25-28 (2010)
- 41) 萬代ほか: "行並列二分木探索回路による高速3次元距離計測イメージセンサ", 映情学技法, 34, 16, pp.5-8 (2010)
- 42) 橋本: "周囲光電荷消去型3Dイメージセンサ", 映情学誌, 64, 3, pp.284-288 (2010)
- 43) 竹下ほか: "埋め込み型高速電荷転送フォトダイオードを用いたTOF距離画像センサの試作", 映情学技法, 33, 39, pp.23-28 (2009)
- 44) 小黑ほか: "光学的脳神経活動計測用CMOSイメージセンサの試作", 映情学技法, 33, 39, pp.35-38 (2009)
- 45) 田川ほか: "マウス脳深部神経活動in vivo計測用マルチファンクショナルCMOSイメージセンサの開発", 映情学技法, 33, 39, pp.39-43 (2009)
- 46) 李ほか: "埋め込みダイオードによる2段転送を用いた蛍光寿命イメージセンサ", 映情学技法, 33, 39, pp.29-34 (2009)
- 47) 下ノ村ほか: "容量蓄積変調による広ダイナミックレンジシリコン網膜", 映情学誌, 64, 3, pp.358-364 (2010)
- 48) 浜本: "動き検出機能を有するイメージセンサ", 映情学誌, 63, 3, pp.270-273 (2009)
- 49) 伊藤ほか: "屋外70m/伝送速度10Mbpsを有する空間光通信用CMOSイメージセンサ", 映情学技報, 34, 16, pp.21-24 (2010)
- 50) 太田: "人工視覚デバイス", 映情学誌, 62, 6, pp.827-831 (2008)
- 51) 香川ほか: "多点光信号受信機能をもつイメージセンサを用いた空間・波長多重自由空間光通信システムの検討", 映情学技報, 33, 23, pp.61-64 (2009)

- 52) 松崎ほか：“高フレームレート画像を用いた高精度動き推定とフレーム補間への応用”，画像符号化シンポジウム予稿集，P5-10，pp.95-96 (2009)
- 53) 今川ほか：“高解像度高フレームレート化と露光量確保のための時空間解像度が色ごとに異なるカラー画像からの動画生成”，信学論，J92-D, 8, pp.1229-1239 (2009)
- 54) 例えば “特集 ファイルベースワークフローの最新動向”，放送技術，63, 4, pp.60-97 (2010)
- 55) 石田武久：“InterBEE2009に見る映像技術動向”，放送技術，63, 1, pp.65-73 (2010)
- 56) 例えば，http://www.sony.jp/pro/products/HDW-F900R/feature_1.html#L2_100
- 57) 例えば，http://www.ikegami.co.jp/products/broadcast/camera_system/detail.html?product_id=1
- 58) 例えば，<http://panasonic.biz/sav/camera/aj-hdx400a/aj-hdx400a.html>
- 59) 例えば，<http://panasonic.biz/sav/avccam/ag-hmc45/ag-hmc45.html>
- 60) 例えば，<http://www.seika-di.com/>，<http://www.photron.co.jp/products/digital/broadcast/product/bc/index.html>
- 61) <http://www.jvc-victor.co.jp/press/2009/4k2k.html>
- 62) 島本ほか：“890万画素撮像素子を用いた放送用単板ハイビジョンカメラの開発”，映情学技報，IST2008-40, 32, 39, pp.17-20 (2008)
- 63) 山下ほか：“3,300万画素CMOSイメージセンサを用いた3板式フル解像度スーパーハイビジョンカラー撮像実験”，映情学技報，IST2008-77, 32, 50, pp.13-16 (2008)
- 64) <http://www.seika-di.com/>
- 65) <http://web.canon.jp/pressrelease/2009/p2009sep18j.html>
- 66) "Image Sensors 2009: Camera Phones Continue to Dominate Shipments Worldwide", <http://www.dri.co.jp/auto/report/instat/in0904458mi.htm>
- 67) <http://www.isuppli.com/News/Pages/Cell-Phones-Pressure-Low-end-Digital-Still-Camera-Market.aspx>
- 68) http://www.au.kddi.com/seihin/ichiran/kishu/hv_wooo/
- 69) http://www.eyesquad.com/technologies/imagingandoptics/Documents/AOE_WLC_07%202008.pdf
- 70) M. Zoberbier, et al.: "Wafer Level Cameras – Novel Fabrication and Packaging Technology", Int'l Image Sensor Workshop (2009)
- 71) <http://www.st-japan.co.jp/data/press/p2366h.html>
- 72) http://www.samsung.com/global/business/semiconductor/newsView.do?news_id=1143
- 73) 武田ほか：“1/2.3インチ1.55 μ m pixel 12M画素インタラントランスファー型CCDの開発”，映情学技報，33, 38, pp.25-28 (2009)
- 74) http://dc.casio.jp/products/ex_fl/
- 75) <http://www.sony.jp/CorporateCruise/Press/200903/09-0325/>
- 76) "マイクロフォーサーズ規格説明 (ホワイトペーパー)"，<http://www.four-thirds.org/jp/microft/whitepaper.html>
- 77) <http://www.four-thirds.org/jp/microft/body.html>
- 78) “さらば，一眼レフ「ミラーレス機」の時代へ”，日経エレクトロニクス，222号，pp.67-76 (2010)
- 79) <http://www.sony.jp/CorporateCruise/Press/200901/09-0115/>
- 80) <http://www.jvc-victor.co.jp/press/2009/gc-fm1.html>
- 81) C. Trouilleau, et al.: "High-performance Uncooled Amorphous Silicon TEC Less XGA IRFPA with 17 μ m Pixel-pitch", Proc. SPIE, 7298, pp.72980Q-1- 72980Q-6 (2009)
- 82) T. Schimert, et al.: "Advances in Small Pixel, Large Format α -Si Bolometer Arrays", Proc. SPIE, 7298, pp.72980T-1- 72980T-5 (2009)
- 83) T. Ohnakado, et al.: "Novel Readout Circuit Architecture Realizing TEC-less Operation for SOI Diode Uncooled IRFPA", Proc. SPIE, 7298, pp.72980V-1- 72980V-10 (2009)
- 84) 河西ほか：“64/256素子アンブ一体型サーモパイル赤外線センサ”，映情学技報，32, 19, pp.39-42 (2008)
- 85) 赤井ほか：“シリコン基板上へのエピタキシャル強誘電体薄膜と焦電型赤外線センサアレイへの応用”，映情学技報，33, 7, pp.31-34 (2009)
- 86) M. Tidrow, et al.: "Recent Success on SLS FPAs and MDA's New Direction for Development", Proc. SPIE, 7298, pp.72981O-1- 72981O-11 (2009)