これすぼんでんす

デジタルアッテネーター

朝日放送株式会社

甲 田 与 志 雄

1. ま え が き

各種電圧の記憶などには、(1)コンデンサのチャージによる直流電位のメモリー、(2)デジタルコントロール方式、などがある。これらは通常直流電位を考えているが、種々の波形の振幅、たとえば映像信号などを扱う場合、簡単に制御できることが望ましい。そこで後者のデジタルコントロール方式を採用して、直接デジタル情報に従って可変する素子、すなわちデジタルアッテネーターを開発したので、以下その基本回路、性能、問題点等について概要を紹介する。

2. 基 本 回 路

基本回路は、MIT 形の DA 変換で、図 1 に示す。いま S_1 が入力信号側に倒れるか、信号グラウンド側に接続されるかによって出力信号は大幅に変化し、 S_2 のそれは S_1 の $1/2$ の影響となり、出力信号として現われる。 S_3 はさらに S_2 の $1/2$ の影響をもたらす。

S_4 が入力信号側にあるか、信号グラウンド側にあるかの寄与は、D 点における出力インピーダンスと、減衰抵抗 R と、A 点の出力インピーダンスの関係によりきまり、本回路では S_1 の $1/8$ の寄与となるように R を定めている。したがって図 1 は 6 ビット、64 段階のアッテネーターを形成している。

ビット数を増加すれば、微小な制御が可能であるが、

図 1 デジタルアッテネーターの基本回路

"Digital Attenuator" by Yoshio Koda (Asahi Broadcasting Corp., Osaka)

図 2 2^3 通りの電圧を得る方法

図 3 図 2 の A 点から左を見た等価回路

素子を構成する抵抗の精度が要求されることになる。たとえば 7 ビットでは、A 点の抵抗の精度は、少なくとも $1/128 \times 5$ を要求される。以上を勘案して 6 ビットを製作した。

減衰抵抗 R についての算出は、いろいろ考え方が異なり、書物によっては負荷抵抗を指定して回路解析しているのがある。この点について、われわれの考え方を述べる。

- (1) 図 2 において S_1, S_2, S_3 の ON, OFF の組合せで、A 点に 2^3 通りの電圧を得る。
- (2) スイッチがどちらに倒れていても、インピーダンスは ($2R$ に対して) ゼロと見なせる。
- (3) A 点より左を見た内部インピーダンスは、スイッチの組合せに対して不変であり、A 点から左を見た回路は、可変電圧と一定インピーダンスの直列回路と等価である (図 3 参照)。したがって負荷 R_L の影響は、開放電圧に対して一定の減衰率 ($R_L/r + R_L$) を掛けるだけで、 S の組合せに関係しないから負荷 $R_L = \infty$ として考察してさしつかえない。
- (4) E_1, E_2, E_3 はそれぞれ重畳 (かさね、ともいう) の理が成立するので、まず E_1 の A 点への寄与を考える。B 点で S_2 に至る $2R$ を含めて左を見たインピーダンスは R であるから、 E_1 に対して図 4 (a) の等価回路となり、これはさらに図 4 (b) の等価回路となる。
- (5) E_2 の A 点への寄与を考えると図 5 (a) となり、さらに整理すると、図 5 (b) を経て図 5 (c) を得る。

図 4 E_1 に対する等価回路

図 5 E_2 に対する等価回路

図 6 R_u を介して D, E, F, の電圧を結合

- よって E_1 の位置に $E_2/2$ が重畳されたことになる。
- (6) 同様に E_3 は $1/4$ となって E_1 の位置に重畳される。
- (7) 結局、この回路は A 点で R の内部抵抗を示し E_1 が $E_1/2$, E_2 が $E_1/4$, E_3 が $E_1/8$ として現われる。
- (8) 図 6 の構成で D 点から R_u を介して $1/2^3$ の減衰で D, E, F を結合するには、

$$\frac{R}{R+R_u+R} = \frac{1}{8} \cdot \frac{R_u+R}{R+R_u+R}$$

$$R_u = 7R$$

- (9) $R_u = 7R$ を接続した状態では出力インピーダンスは $8R/9$ となる。
- (10) $S_1 \sim S_6$ が入力信号側に倒れていて $E_1 \sim E_6$ が E の場合、出力電圧は、

$$\left(\frac{1}{64} E + \frac{1}{32} E + \frac{1}{16} E + \frac{1}{8} E + \frac{1}{4} E + \frac{1}{2} E \right) \cdot \frac{8}{9} = \frac{7}{8} E$$

となる。

- (11) $S_1 \sim S_6$ が信号グラウンド側に倒れている場合はもちろん出力電圧はゼロである。以上の事由により減衰抵抗 R を算出している。

図 1 の切換スイッチ $S_1 \sim S_6$ は、それぞれ図 7 に示すように、2 個のコンプリメンタリ構成のトランジスタスイッチャー 2 組で形成されている。A, B はデジタル信号の入力で、論理 IC の出力を直結して制御する関係上、A 点が $+4V$, B 点が $0V$ のとき TR_3, TR_4 が導通し、 TR_1, TR_2 は開放となる。これを“1”とする。A 点が $0V$, B 点が $+4V$ のときは TR_1, TR_2 が導通し、 TR_3, TR_4 は開放となる。これを“0”とする。ただし、 $TR_1 \sim TR_4$ のエミッタの直流電位は入力信号の電位にあ

図 7 トランジスタスイッチャー

るので、信号グラウンドは、上記制御電圧の midpoint $+2V$ に設定されている。“0”のときは図 1 の S_1 が信号グラウンドに接続され、“1”のときは S_1 が入力信号側に接続されたことになる。

減衰器を構成する抵抗の値については、周波数特性を望むなら、低くすることになるが、一方、スイッチング素子は TR で形成されているので、その飽和抵抗が精度に影響しない程度に止める必要がある。また $S_1 \sim S_6$ の組合せによって入力信号の入力インピーダンスが大幅に変化する。これに対して充分低いインピーダンスで駆動する必要上、低い抵抗値はさなければならない。

3. 性 能

(1) DG-DP

入力レベル	A P L		
	10%	50%	90%
1.0 V	DG	2%	2%
	DP	1*	0.5*

(2) 入力インピーダンス

$S_1 \sim S_6$ すべて ON……88Ω (min)

$S_1 \sim S_6$ すべて OFF……9kΩ (max)

(3) アイソレーション

入力に 1V 加えたときの出力レベル ($S_1 \sim S_6$ OFF)

3.58MHz……—34.0dB

10MHz……—26.0dB

(4) 遅延時間

図 8 デジタルアッテネーター単体の周波数特性

写真 1 6 ビットアッテネーターと制御用スイッチ

3.58MHz..... $20^\circ \pm 0.015\mu\text{s}$

(5) 利 得

入力1V のとき.....-1.4dB

(6) 周波数特性(単体) (図8参照)

4. む す び

性能で触れたように、今回満足すべき性能が得られなかったが、いろいろ問題点のある中で、特に DG, DP は

将来改良すべき大きなポイントである。製作上注意すべき点として、抵抗の精度、シールド、トランジスタ等がある。この素子を使用して3P カラーカメラを制御した例があり、各部の電圧、ビデオゲイン、振幅等の制御を行なっている。この場合、もう少しビット数の大きなものが要求されている。

この素子を制御するのに便利なスイッチ（コード化されている）があり、手動制御は簡単にできる。

以上、デジタルアッテネーターの一考察について述べたが、何らかの参考になれば幸いである。

なお、本素子の開発にあたり、上司ならびに、日本コンデンサー工業(株)、芝電気(株)の各位に感謝します。

(昭和46年1月7日受付)

〔参 考 文 献〕

- 1) 今井：トランジスタDA・AD変換器，電子科学シリーズ(22)，産報，1967
- 2) 川又，川島，佐座，大島：デジタル回路，オーム社，1963
- 3) 甲田，高下，甘利，横江：デジタルアッテネーター，テレビ学会方式回路委員会資料，21-2 (1970)

テレビジョン学会雑誌綴込ファイル（1カ年用）

学会雑誌の整理合本に便利な1カ年用学会雑誌綴込ファイルをご利用下さい。お申込みは下記にお願いします。

定価 1部 250円（郵送料共 昭和46年4月から改正となります）

申込先 東京都港区芝公園21号地 機械振興会館内
テレビジョン学会 振替口座 東京 174482 番