CCD によるテレビジョン信号処理

NHK 総合技術研究所 沢 村 英 治
NHK 技術本部 池 田 弘 明

CCD にはアナログ信号電荷の蓄積・記憶機能，転送機能，また光電変換で得られた信号電荷の処理機能などがある。テレビ信号処理ではこのような機能を使い，アナログ信号の遅延，時間軸圧縮／伸長等を行っている。さらにフィルターやイメージング等にも利用されている。デジタル信号用には画像メモリーや演算回路などの用途がある。

1. ま え が き

1970 年に BTL から発表された CCD にはすでに 8 年の歴史があり，関連技術の進歩はきわめて顕著である。この CCD にはつぎのような基本的機能が備えられている。

- (1) 信号電荷の蓄積・記憶機能
- (2) 信号電荷の転送機能
- (3) 光電変換で得られた信号電荷の処理機能

このような基本的機能を使って，従来困難であったテレビ信号処理が容易に行えるようになってきた。

ここでは，最初にアナログ信号処理機能の基本的事項，得失，具体的応用等を紹介し，つづいて CCD イメージセンサーへの応用に関し，動作と具体例も簡単に述べておく。最後に画像技術との関連を念頭におきながら，デジタル応用を紹介する。

2. アナログ信号処理

アナログ信号を時間軸上，あるいは時間-周波数領域で取扱う信号処理システムの発展は，CCD に負うところが大きい。CCD を使ったアナログ信号処理システムの代表的なものとして，遅延回路，フィルター，イメージングなどをあげることができよう。

2.1 アナログ信号処理における要件

(1) CCD の基本特性

CCD は典型的な遅延素子である。表 1 は従来形式の遅延線と CCD 遅延素子との得失を比較したものである¹⁾。CCD には幾多の特長がみられるが，反面，周波

表 1 CCD 遅延素子の得失

比較される 従来部品	CCD 遅延素子の得失	
	特 長	欠 点
LC 遅延素子	小型軽量， 遅延量可変* 遅延量設定容易	クロック信号が必要， 振幅制限あり（ダイナ ミックレンジが狭い）， S/N に限界あり（スプ イク等），電源が必要
遅延ケーブル	小型，軽量，遅延量 設定容易，入出力回 路の整合容易，遅延 量可変*	同 上
ガラス遅延素子	搬送波が不要，小型 軽量，回路が簡易， 遅延量可変，コスト 低廉，遅延時間確度 が高い	クロック信号が必要

* 可変 C を使った LC 遅延素子もあるが，特殊である。

数特性（クロックに依存），直線性，SN 比（偽信号も存在），消費電力など，性能を制限する要素もある。

(a) 周波数特性 クロック周波数に依存するほか，入力ゲート開口幅，出力ゲートのサンプルホールド幅など入出力信号のサンプリング状態にも依存する。また，CCD 自身の転送損失 ε も，応答 $R(f)$ に依存する。転送段数を n ，信号周波数を f_s ，クロック周波数を f_c とすれば²⁾，

$$R(f) = \exp\{-n\varepsilon[1 - \cos(2\pi f_s/f_c)]\} \quad (1)$$

ナイキスト周波数での転送損失を 2 dB 以下に押えるには $n\varepsilon \leq 0.1$ とする必要がある。

(b) 直線性 微分利得や微分位相は CCD の入出力部分の構造に依存するが，とくに入力部分の構造によって決定される。電位平衡法 (Potential equilibration method) と呼ばれる直線性改善法を採用した CCD を使用し，適切な信号レベルに設定することが必要である。

(c) SN 比 熱雑音，トラップノイズなどの内部

"Television Signal Processing with Charge-Coupled Devices" by Eiji Sawamura (NHK Technical Research Laboratories, Tokyo) and Hiroaki Ikeda (NHK, Tokyo)

雑音のほか、リセットパルス、駆動パルス、電源やアースからのノイズなどが混入する。パルスのうちフィルターで除去できない成分や、電源ノイズなどが主として SN 比を決定する。

(d) 偽信号 ナイキスト周波数以上の周波数帯域をもつ信号、および CCD 駆動部や電源からのノイズなどによって、帯域内に偽信号が生ずる。

CCD には駆動回路が必要であるが、駆動回路を外付けすると SN 比の低下や偽信号の増加を招くので、オンチップ化して一体構造にするのが望ましい。最近では、CCD と PMOS³⁾、NMOS⁴⁾、CMOS⁵⁾、バイポーラ⁶⁾などによる駆動回路と組合せて一体化したものが試作されている。

(2) CCD 遅延素子の基本構成

図 1 に CCD 遅延素子の基本構成を示す⁷⁾。(a)は最も基本的な構成、(b)は時分割転送方式を採用した構成、(c)は直線性やノイズ特性を改善するための構成、(d)はシリアル転送とパラレル転送とを組合せたビット数の大

き場合の構成法(イメージセンサー等に使用)である。

2.2 信号の遅延

遅延時間はクロック周波数によって決定されるので、クロック周波数を固定しておけば遅延時間は変わらない。しかし、クロック周波数を変化させれば遅延時間は変化する。

前者の応用例としてカラーコーダー⁸⁾、PAL/SECAM 色復調器⁹⁾、フィールド遅延実験¹⁰⁾などをあげることができる。このフィールド遅延実験では図 1 (d)の構成法が採用されている。入力信号はまず上側のシリアルレジスターに読みまれ、ついで下方に向って並列に転送される。下側のシリアルレジスターでは、転送されてきた信号を右側に転送して読出す(通常、SPS 構成といわれる)。

後者の応用例としてコンバーゼンス補正回路¹¹⁾、ゴースト信号除去回路¹²⁾、VTR ジッター補正回路¹³⁾などをあげることができる。

2.3 時間軸圧縮および伸長

信号を CCD に読込んだ後、クロックを一時停止し、再び異なったクロック周波数で信号を読み出せば、信号の時間軸を変えることができる。これによって、信号時間軸の圧縮、伸長、あるいは信号周波数帯域の変換を行うことができる。

この原理は多チャンネル VTR 用信号変換器¹⁴⁾¹⁵⁾、テレビ電話用周波数帯域圧縮装置¹⁶⁾、フレームレート変換装置¹⁷⁾などに利用されている。

図 2 はチャンネル分割による広帯域信号用狭帯域記録装置の系統図である¹⁴⁾。この方式によって、映像信号を 300~400 kHz の帯域幅をもった記録媒体に記録することが可能になった。

標準テレビ信号のフレームレートを下げた狭帯域伝送するためには、フレームレート変換装置を使用すればよい。撮像用 CCD を SPS 構成の 1 フィールドアナログメモリーとして利用し、5 フレーム/秒に低減する実験の報告もある¹⁷⁾。

2.4 フィルター

アクティブフィルターを除いて、従来形式のフィルターには受動素子が使用されていた。しかし、CCD を使用するとフィルターは容易に構成できる。

(1) 基本構成

図 1 CCD 遅延線の基本回路構成

(a) チャンネル分割による記録システム

(b) TBC の系統図

図 2 チャンネル分割による広帯域信号の狭帯域記録法

図 3 タップ付遅延線方式のトランスバーサルフィルタ

図 4 タップ付遅延線路差動増幅方式のトランスバーサルフィルタ

トランスバーサルフィルタは CCD 遅延線と演算増幅器とを組合せて構成されている。トランスバーサルフィルタには、

- (i) タップ付遅延線路方式 (図 3)
- (ii) タップ付遅延線路差動増幅方式 (図 4)
- (iii) 分割電極方式 (図 5)

などがある。図 3 の方式では、出力電圧 V_{out} は、

$$V_{out} = \sum k_k V_k \quad (2)$$

図 4 の方式では、出力電圧 V_{out} は、

$$V_{out} = \sum (a_m - \bar{a}_m) V_m \quad (3)$$

で与えられる¹⁸⁾。図 5 は分割電極方式の一例であり、入力信号電荷は左側から順次右側に転送される。信号取出電極は途中で分割されているので、入力信号電荷は電極幅に応じて上と下に分割されて取出される。信号取出電極は差動増幅器の差動入力端子に接続されているので、両チャンネルには電極幅に比例した電流が流れる。出力電圧 V_{out} は、

(a) 構造 (例)

(b) 構成 (例)

図 5 分割電極方式のトランスバーサルフィルタ

$$V_{out} = \left[\sum \frac{1}{2} (1+h_k) V_k - \sum \frac{1}{2} (1-h_k) V_k \right] \quad (4)$$

で与えられる。ここで、 h_k の値は電極分割状態によって決定される。

(2) 応用

CCD フィルターはゴースト信号除去

回路¹⁹、輝度・カラー搬送波分離用くし

形フィルター²⁰、垂直輪郭補正回路²¹、CCD 遅延素子用帯域制限フィルター²²などに利用されている。トランスバーサルフィルターの特性を任意に、リアルタイム制御できれば広範囲な信号処理を行ううえで好都合である。この事例にプログラマブルトランスバーサルフィルターがある²³⁾²⁴⁾。図6はこのフィルターの構成例である²³⁾。

2.5 その他のアナログ処理

1系統の入力信号を2系統の転送チャンネルに分割するにも CCD が使用される²⁵⁾。これは分割電極方式トランスバーサルフィルターの電荷分割部で実現される。また、SPS 構造の一部を利用すれば、S-P 変換や P-S 変換を行うこともできる。これらのほかに、信号の積分²⁶⁾、90°位相分割²⁷⁾、CZT 変換²⁸⁾、コリレータ²⁹⁾などに使用することもできる。

3. イメージングにおける映像信号処理

イメージセンサーは、ラインセンサーとフレームセンサーとに大別される。

ラインセンサーはファクシミリ、OCR、計測などに応用を期待され、種々の形式のものが試作されている^{30)~35)}。従来の機械的1次元走査にはとくに問題があったが、CCD 化によって走査器は小型・高信頼化されている。

図6 電子的にプログラム可能なトランスバーサルフィルター

図7 可変コマ数連続走行フィルム送像装置の基本系統構成

また、高速度走査や低速度走査が任意にできるなどの特長があり、応用上の自由度が大きい。ラインセンサーを応用した装置には、フライングスポットスキャナー (FSS) における可変コマ数連続走行フィルム送像装置³⁶⁾、カラー図形読取装置³⁷⁾、赤外線像 TDI (Time delay and integration) 処理装置³⁸⁾などがある。

一例として FSS における可変コマ数連続走行フィルム送像装置の系統図を図7に示す³⁶⁾。フィルムの走行速度に対応して FSS の垂直偏向振幅とラスタ位置を制御することは、フィルム送像装置では特に重要である。CCD ラインセンサーを使ってフィルムのパーフォレーションを検出し、フィルム位置および速度を演算して求め、垂直偏向振幅とラスタ位置を制御している。

エリアセンサーは主として撮像装置、すなわちカメラとして使用している。他に画像処理、計測、特殊高感度撮像などの応用分野も開拓されているが、用途の拡大は将来に期待される。代表的なエリアセンサーには RCA 製 512×320 素子、Fairchild 製 488×380 素子、TI 製 500×500 素子などをあげることができよう。一方、わが国でも最近絵素数の大きいエリアセンサーが発表されている³⁹⁾⁴⁰⁾。

松下から発表されたものは 512×486 素子³⁹⁾、東芝から発表されたものは 512×340 素子である⁴⁰⁾。いずれも

転送電極にはポリシリコン2層構造を採用し、撮像板構成はフレーム転送方式によっている。

エリアセンサーを使ったカメラは RCA、Fairchild、NHK-日電、ソニー、東芝、松下などから発表されている。

ソニーから発表されたカラーカメラでは、空間絵素ざらし法と呼ばれる新しい方法を採用し、CCD の画素数から期待される解像度のほぼ2倍を得ている。CCD にはインターライン転送方式、埋込チャンネル、ネサ透明電極等を採用している。また、CCD は画素数 492×226 を有し、結晶

欠陥によるきずを ROM 式補償回路で補償している⁴¹⁾。

一方、東芝から発表されたカラーカメラは 2 個の CCD エリアセンサーを使っている⁴²⁾。一方の CCD から G チャンネル出力、他方の CCD から R および B チャンネル出力を得ている。

単板式カラーカメラは Kodak Lab.⁴³⁾ から発表されている。試作された装置では色フィルターを使ってカラー画像を得ている。

特殊なエリアセンサーとしては、イメージインテンシファイアを有する低照度用電子衝撃型アレイ、赤外線像検出用アレイ、ホログラム記録用高速度走査アレイ、超音波映像用アレイなどの検討が行われている⁴⁴⁾。

4. デジタル信号の処理

CCD はデジタルメモリとして特に注目されているが、新しい分野に論理・演算回路への応用が開拓されている。

4.1 デジタル CCD の主な得失

CCD はクロック駆動型デバイスであり、つぎのような特長がある。

- (1) データはすべてクロック信号によって制御されるため、クロック信号で決定されるタイミングをもっている。
- (2) 信号遅延量はクロックパルス周期で決定される。
- (3) アナログ遅延素子の機能もあるので、ビットあたりの情報量が多い (多値記憶方式の実現性)。
また、CCD には構造上つぎのような特長もある。
- (4) RAM の 3～4 倍の実装密度を有する。
- (5) RAM より容易に大容量化できる。
しかし、つぎのような欠点もある。
- (i) クロック信号のもれによって出力信号にかぶりが存在する。
- (ii) 数十～数百 pF の容量性負荷となる CCD を、数 MHz～十数 MHz のクロックレートで駆動した場合、消費電力が数百 mW に及ぶことがある。
- (iii) クロック駆動回路を CCD-ID へ外付けすると、速度が充分あがらない。
- (iv) シーケンシャルメモリであるので、RAM 構成を実現するのに特殊な工夫が必要であり、アクセス時間が μ s オーダーにも及ぶことがある。

4.2 デジタルメモリ

(1) 位置づけ

一般に CCD メモリーは RAM の約 4 倍の容量をもっているといわれている。大容量 CCD メモリーは磁性メモリと RAM とのアクセスギャップを埋めるものと

して注目されている⁴⁵⁾。

一方、消費電力の大きさはメモリーの性能を支配する要因である。RAM ではデコーダーロジックに大半の電力が消費されるのに対して、CCD ではクロック駆動回路に大半の電力が消費される。しかし、大容量 CCD メモリーでは、アナログメモリーの項で触れた SPS 構造を採用することができる。SPS 構造ではクロック駆動回路が簡易化され、クロックレートも下がるので、消費電力はそれほど多くない。

(2) メモリーシステムアーキテクチャー

CCD メモリーシステムは構成法に応じてつぎのように分類される⁴⁶⁾。

- (1) 蛇状構造 (Serpentine)
- (2) ドラム構造
- (3) SPS 構造
- (4) LARAM (Line addressable random access memory)

蛇状構造はいわゆる直列構造で、データはクロックに応じて順次一定方向に転送される。ドラム構造では、各 CCD アレイをあらかじめ環状接続しておき、この CCD 環をさらに並列接続したものである。CCD 環はデータアドレスセクターを介して選択され、入出力端子に接続される。SPS 構造では、アナログ用 SPS の場合と同様にデータが転送、記憶される。LARAM は多数の直列構造 CCD アレイを並列に並べたものである。各 CCD アレイをアドレスとして、アドレスされたアレイにデータの書込みを行う。読出しは書込みと同様に行うことができる。

各メモリーシステムの得失を比較して表 2 に示す。

(3) 集積度とコスト推移

CCD メモリーの集積度は年とともに増加し、現状ではチップあたり 64k ビットのレベルにある。集積度はさらに増加し、1980 年にはチップあたり 256k ビットのレベルに至るであろうといわれている。

CCD メモリーのコストは年とともに低下している。集積度の増加とコストの低下にともない、CCD メモリーの応用範囲は著しく拡大すると期待されている。

表 2 CCD メモリー各方式の得失

形 式	特 長	欠 点	アクセス 時 間
蛇 状	単 純	ランダムアクセス不可	
ドラム (パラレルループ)	比 較 的 高 速	ループが比較的短い	50～200 μ s
SPS	I/O 回路が小さくて良い	最低動作周波数が高い	200 μ s～数 ms
LARAM	高 速 可	リフレッシュ時間大	50 μ s 以下

(4) 多値記憶方式による容量の増加

これまで述べてきた CCD デジタルメモリーでは、信号電荷の有無を状態“1”と“0”に対応させていた。しかし、CCD はアナログ信号を蓄積、転送できるため、 n ビット分をひとまとめにし、 2^n の多値 (MLS: Multi-level storage) 方式で高密度、大容量のメモリーを構成することができる⁴⁵⁾。

2 ビット分をひとまとめにし、4 値を 1 つの CCD セルに割当て、128 k ビットの CCD メモリーが試作されている⁴⁷⁾。

(5) 応 用

CCD デジタルメモリーの応用分野はなんといっても電子計算機が多い。テレビ信号処理ではシーケンシャル信号が多く取扱われるので、CCD メモリーの特長ともよく合致する。このため、意欲的に応用が開拓されつつある。

CCD デジタルメモリーの応用例には、静止画受信

機用画像メモリー⁴⁸⁾、ノイズリデューサー⁴⁹⁾、文字放送受信機用文字メモリー⁵⁰⁾などがあげられる。

静止画放送を受信するには、画像フレームを記録して次の画像がくるまで保持しておくために、フレームメモリーが必要である。16 k ビットの CCD メモリー IC を 112 個使用したフレームメモリーが試作されている⁴⁸⁾。このメモリーでは、映像信号サンプリング周波数をカラー副搬送波周波数の 2 倍に選び、ラインごとに位相反転するサブナイキストサンプリング PCM 方式を採用している。このメモリーでは、量子化ビット数を 8 ビットに選び、解像度は 230 本である。このメモリーの系統図を図 8 に示す。

テレビ信号の垂直帰線期間の一部へ各種の文字情報を挿入し、多重伝送する文字放送システムが検討されている。この文字放送用受信機が CCD メモリーを用いて試作されている⁵⁰⁾。文字メモリーには 16 k ビット CCD-IC を 4 個使用している。

図 8 デジタル 1 フレームメモリー部の構成

図 9 デジタル電荷結合ロジック (DCCL)

図 10 デジタル CCD 演算チップの系統図

4.3 論理・演算機能⁵¹⁾

論理・演算機能をもった CCD 素子は DCCL (Digital charge-coupled logic) と呼ばれている。図 9 は論理・演算機能の基本構成を示したものである。同図で、(a) は OR ゲートを示す。入力 A, B の信号電荷は共通の蓄積電極の下に転送される。(b) は AND ゲート、(c) は EX-OR ゲートである。(d) は EX-OR を使用したハーフアダプター、(e) はフルアダプターの構成である、(f) は AND ゲートの構造と動作を説明する図である。このような基本的論理・演算機能を組合せれば、マッチドフィルタリング回路、コリレータ、たたみ込み (Convolution) 回路、フーリエ変換回路、アダマール変換回路、ヒルベルト変換回路などを構成できる。

一方、デジタル CCD を使って演算チップを構成することもできる⁵²⁾。図 10 は演算チップの系統図である。演算チップは制御チップと接続して使用される。この演算チップは、加減算回路、乗算回路、スケール回路などから成立つ。

5. む す び

CCD を使った信号処理回路の概要をひととおり述べた。CCD の応用分野は今後とも拡大すると考えられるので、種々の処理機能が CCD を使って実現できるようになるであろう。このような信号処理技術の発展は、CCD 製造技術の進歩に負うところが大きく、今後の LSI 技術の進展は CCD の改善に役立つものと期待される。

(昭和 53 年 10 月 17 日受付)

(参 考 文 献)

- 1) 吉川ほか：CCD とその放送技術への応用，NHK 月報，20，3 (1970) 94-97
- 2) M. F. Tomsett: Charge Transfer Devices, J. Vacuum Sci. Technol., 9 (1977) 1166-1181
- 3) たとえば，N. Weste, et al: An MOS Amplifier for CCD Applications, CCD '76 (Sept. 1976) 326-338
- 4) たとえば大場ほか：差動形パルス回路を内蔵した 64 段 BCD，テレビ全大，2-8 (1976) 31-32

- 5) たとえば坂上ほか：駆動回路を内蔵した CCD 遅延線，テレビ全大，2-7 (1976) 29-30
- 6) たとえば，J. M. Wilkinson, et al: Bipolar Peripheral Circuitry for CCD's, CCD '76 (Sept. 1976) 339-347
- 7) Fairchild 社：CCD 技術資料 (1977 Mar./Apr.)
- 8) 沢村ほか：コイル部品を使用しない新しいカラーコーダーの構成法，テレビ全大，6-9 (1977) 143-144
- 9) 鷺島ほか：電荷転送素子を用いた PAL/SECAM 色復調方式，テレビ全大，8-17 (1978) 223-224
- 10) M. F. Tompsett, E. J. Zimany Jr.: Use of Charge-Coupled Devices for Delaying Analog Signals, IEEE J., SC-8, 2 (Apr. 1973) 151-157
- 11) 笠原ほか：CCD を用いたコンバーゼンズ簡易化の一方式，テレビ学会電子装置研資料，195 (1974)
- 12) H. W. Hanneman and B. Visser: An Experimental TV Ghost Cancellation with Automatic Gain Control, CCD '76 (Sept. 1976) 371-379
- 13) 今村：CCD によるジッター補正器，テレビ全大，5-11 (1976) 97-98
- 14) 高橋ほか：ウォルシュ・アダマール変換を用いたチャンネル分割記録，信学会磁気記録研資料，MR 76-22 (1976. 11)
- 15) 三田ほか：電荷移送素子を用いた輝度色度時分割多重信号の特性，テレビ全大，2-9 (1976) 33-34
- 16) B. H. J. Cornelissen, et al: Applications of Charge Transfer Devices in Television, CCD '76 (Sept. 1976) 348-363
- 17) S. P. Buchanan & P. R. Clark: A CCD Analog memory System for slow-scan conversation of standard TV video, CCD '76 (Sept. 1976) 364-370
- 18) D. D. Bus, et al: Transversal Filtering Using Charge-Transfer Devices, IEEE J., SC-8, 2 (Apr. 1973) 138-146
- 19) 伊達ほか：ゴースト・キラーの自動化方式について，テレビ全大，9-7 (1977) 197-198
- 20) Steve Barton: A Practical Charge-Coupled Device Filter for the Separation of Luminance and Chrominance Signals in a Television Receiver, IEEE Trans., CE-23, 3 (Aug. 1977) 342-357
- 21) 岩沢ほか：周波数分離方式単管カラーカメラの画質改善実験，信学会電子装置研資料，ED 75-15 (1975. 7)
- 22) Jean-Luc Berger and Jean-Louis Coutures: Cancellation of Aliasing in CCD Low-Pass Filters, IEEE J., SC-12, 6 (Dec. 1977) 617-625
- 23) D. R. Lampe, et al: An Electrically-Reprogrammable Analog Transversal Filter, ISSCC '74 (Feb. 1974) 156-157
- 24) D. D. Bus & W. H. Bailey: Application of Charge Transfer Devices to Analog Signal Processing, IEEE Intercon. Tech. Papers, Session 9, Paper 9/1
- 25) C. H. Sequin, et al: A Symmetrical Balanced Linear Differential Charge-Splitting Input for Charge-Coupled Devices, IEEE Trans., ED-24, 6 (June, 1977) 746-750
- 26) J. B. G. Roberts & M. Chesswas: Video Integration with CCD Delay Lines, CCD '74 (1974) 214-220
- 27) A. Chowanec and G. S. Hobson: A Wide-Band Quadrature Phasing System Using Charge Transfer Devices, Solid-State Electronics, 19 (1976) 201-207
- 28) D. D. Bus, et al: Spectral Analysis Using CCDs, CCD '76 (Sept. 1976) 208-218
- 29) I. Lagnado, et al: A CCD Analog and Digital Correlator, CCD '76 (Sept. 1976) 238-258

- 30) 織田ほか：1024素子単相駆動 CCD イメージセンサ，信学会半導体トランジスタ研資料，SSD 77-4 (1977.4)
- 31) 鈴木ほか：1024 画素 CCD リニアセンサ，テレビ学会電子装置研資料，307 (1976.12)
- 32) 清ほか：CCD イメージセンサとシグナルプロセッサ，信学会電子デバイス研資料，ED 77-2 (1977.4)
- 33) 織田ほか：高感度 CCD 一次元イメージセンサ，信学会電子デバイス研資料，ED 77-70 (1977.11)
- 34) 鈴木ほか：高感度 CCD リニアイメージセンサー，テレビ学会電子装置研資料，367 (1978.3)
- 35) 石原ほか：2048素子 CCD 一次元センサー，信学会半導体トランジスタ研資料，SSD 76-17 (1976.6)
- 36) NHK 研究紹介資料：連続走行 FSS 方式フィルム送像装置 (1968.6)
- 37) 川崎ほか：一次元固体センサーの応用について，テレビ全大，2-1 (1976) 17-18
- 38) L. L. Thompson, et al: Time-Delay-and-Integration Charge-Coupled Devices Using Tin Oxide Gate Technology, IEEE J., **SC-13**, 1 (Feb. 1978) 58-60
- 39) 堀居ほか：512×486 CCD イメージセンサー，テレビ学会電子装置研資料，ED-394 (1978.9) 9-14
- 40) 原田ほか：512×340 画素 CCD イメージセンサ，テレビ学会電子装置研資料，ED-396 (1978.9) 21-26
- 41) ソニー技術資料：CCD カラービデオカメラ技術開発，(昭 53.3.9)
- 42) 大井ほか：2 板式カラーカメラの実験，テレビ全大，3-21 (1978) 87-88
- 43) P. L. P. Dillon, et al: Color Imaging System Using a Single CCD Area Array, IEEE J., **SC-13**, 1 (Feb. 1978) 28-30
- 44) 吉田興夫：撮像デバイス，テレビ誌，**32**, 7 (1978) 611-614
- 45) Séquin Tompsett: Charge Transfer Devices, Academic Press (1975)
- 46) G. F. Amelio: Device Design for CCD Digital Memory, CCD '76 (Sept. 1976) 159-178
- 47) M. Yamada, et al: A New Multi-Level Storage Structure for High Density CCD Memory, The 9th Conf. on Solid-State Devices Tokyo, A-7-2
- 48) 吉野ほか：静止画受信機用小形デジタルフレーム画像メモリの試作，テレビ全大，12-3 (1978) 315-316
- 49) マイクロタイム社カタログ
- 50) 甲斐ほか：CCD メモリを用いた文字放送用受信機，テレビ学会画像伝送研資料，IT 21-3 (昭 51.8)
- 51) T. A. Zimmerman, et al: Digital Charge-Coupled Logic (DCCL), IEEE J., **SC-12**, 5 (Oct. 1977) 473-485
- 52) D. F. Barbe, et al: Signal Processing with Charge-Coupled Devices, IEEE J., **SC-13**, 1 (Feb. 1978) 34-51

テレビジョン学会誌 1 月号「PCM 録音」小特集予定目次

- 【ふぉーかす】 テレビの技術革新……………NHK 坂本朝一
- 【小 特 集】 PCM 録音
1. PCM 録音技術……………早大 山崎芳男
 2. レコード録音現場への PCM 録音技術の導入……………コロムビア 穴沢健明
 3. PCM 磁気録音機……………ソニー 土井利忠
 4. PCM オーディオディスクプレーヤー……………三菱電機 境 国昭・中田正矩・佐藤隆晴
 5. 座談会「PCM 録音とその将来」……………司会：早大 伊藤 毅
出席者：岡 俊雄，コロムビア 高須昭彦，ソニー 中島平太郎，日立 林 謙二
- 【技術の話題】 ドラマにおける疑似夜景……………NHK 門 弘
- 【論文・資料】 計測用特殊撮像方式における SN 比の検討……………浜松テレビ 鈴木義二
2 次元再帰型デジタル回転フィルターの構成法
……………東大 宮川 洋，原島 博，渡辺廣次・新谷洋一・佐野幸男
- 【講 座】 テレビ・ラジオ技術者のためのマイクロコンピュータ；応用編
8. マイクロコンピュータ応用システムの開発 (II)……………NHK 村上敬之助・榎並和雅・大関健二
- 【現場だより】 三菱電機画像機器開発グループ……………三菱電機 中原昭次郎
- 【国際会議レポート】 第 7 回光電映像装置シンポジウム……………農工大 木内雄二