III. 応用編

5. マイクロコンピュータへのデータ入力制御 (III)

NHK 総合技術研究所 村 上 敬 之 助
榎 並 和 雅
大 関 健 二

3. 物理量の入力

3.1 A/D 変換器

マイクロコンピュータをデータロギングや DDC (Direct Digital Control) に応用する場合には A/D 変換器を使用したアナログ信号入力インターフェースが必要となる。

図 22 はアナログ信号入力インターフェースの基本概念図である。図で被計測機器からのアナログ信号 (原信号) は一般に、電圧や電流の形にすでに変換されている。

“信号調整回路”は、主として A/D 変換器の最適入力電圧 (通常 5~10V) まで原信号を増幅するために用いられる。その他、被計測機器から A/D 変換器までの伝送路が長い場合などで誘起されやすい同相ノイズの除去や、非線形増幅やフィルタリングなどの前処理を行う。

“マルチプレクサ”は、多数の計測点からのアナログ信号を 1 組のサンプルホールド回路と A/D 変換器でデータ変換をする目的で用いられる一種の入力選択アナログスイッチである。

“A/D 変換器”¹⁾²⁾ は、アナログ信号を量子化 (連続的なアナログ信号を離散的な出力レベル信号へ変換すること) し、バイナリーコードのような形にコード化して出力する。A/D 変換器では分解能と変換時間が性能を決する主要な要素で、 n ビットの A/D 変換器の分解能は $\frac{\text{入力レンジ(フルスケール値)}}{2^n}$ で表わされる。

正確な変換を行うために必要な変換時間は、入力原信号の速さと分解能とに重要な関係がある。このことは図 23 に示すような、変換に要する時間幅とこの時間幅内

図 22 アナログ信号入力インターフェース基本概念図

図 23 変換時間と誤差分

で生じてしまう振幅不確定分との関係から考察することができる。一般に用いられる逐次比較形 A/D 変換器などでは A/D 変換中、変換器に加える入力を分解能以内に一定に保たないと正確な変換はできない。

いま、正弦波を例にとって考えると、正弦波はゼロ交差する点で最大の振幅変動があり、最大の微分係数をもつ。

$$\Delta V = \frac{d}{dt}(V \sin \omega t)_{t=0} \cdot t_a = V \omega t_a$$

$$\Delta V / V = \omega t_a = 2\pi f t_a$$

この関係式から、たとえば 1kHz の正弦波を 10 ビットのバイナリーコードに変換する場合に必要な変換時間を求めてみる。先に述べたように 10 ビットの変換器では出力レベル数は $2^{10} = 1024$ ステップに分解できるので、入力信号のフルスケール値の $1/1024 \approx 0.1\%$ の分解能がある。すなわち ΔV が 0.1% 以下でなければ 10 ビットの変換精度を満足しているといえないので、

“Microcomputer Techniques for Television and Radio Engineers; 8. Data Input to Microcomputer (III)” by Keinosuke Murakami, Kazumasa Enami and Kenji Ohzeki (NHK Technical Research Laboratories, Tokyo)

$$t_a = (\Delta V / V) 2\pi f = \frac{0.001}{6.28 \times 10^3} \approx 160 \times 10^{-9} (\text{sec})$$

となり、160 ns 以下の変換時間という超高速の A/D 変換器でなければ 1 kHz の正弦波を 10 ビット精度で変換することができないことがわかる。しかし、このような A/D 変換器は製造が難かしく、非常に高価である。そこで、“サンプルホールド回路”を設け、原信号をすばやく標本化し、さらにこの値を A/D 変換に必要な時間だけホールドすることによって変換時間の問題を解決する。

なお、サンプルホールド回路の標本化時間（アパーチャ時間）は一般には数十 ns であり一般用途には充分であるが、映像信号のサンプルなど超高速 (ps) の標本化においては信号のくりかえしを利用して、長時間にわたってサンプル点を少しずつ移動しながら A/D 変換するサンプリングオシロ的な手法も用いられる。

A/D 変換器の分解能が高いものでは、それなりにサンプルホールドや信号調整回路にも精度、安定性が必要であり、また、ノイズ対策など充分な配慮が必要である。最近の IC 技術の進歩にともなって図 22 の基本構成要素をワンパッケージに集積したアナログ信号入力インターフェース（データアキュイジションモジュール）が最近、各社で発表されている。

現在発表されている代表的モジュールを表 7 に示す。これらは各社で多少の違いはあるが基本は同じであり、マイクロコンピュータに簡単にインターフェースできるように工夫されている。ここではアナログデバイス社の DAS 1128 (図 24) を例にして述べる。図 22 の基本概念図との主な相違点はロジックコントロール回路が入っていることである。

“ロジックコントロール回路”は、所要のタイミングでモジュール内の各部動作パルス（サンプルパルスや A/D 変換コマンドなど）を発生したり、A/D 変換の完了をモジュール外部（たとえば CPU）に知らせるための信号（EOC：エンドオブコマンド）を発生する。

このモジュールは、12 ビットの A/D 変換器と 16 ch のマルチプレクサにより構成されている。サンプルホールドに 4.5 μ s、A/D 変換に 25 μ s を必要とし、全変換に要する時間は約 30 μ s である。このようなモジュールを用いる場合、マルチプレクサの各チャンネルに入る信号レベルがそろっていない場合は、A/D 変換器に加わる信号レベルをそろえるために信号調整回路（図 24 のディファレンシャルアンプ）の利得をチャンネルごとに外的に切換えたり、

表 7 最近発表されている代表的データアキュイジションモジュール

メーカー	型 名	入力マルチプレクサ・チャネル数	アナログ信号入力レンジ	A/D 変換ビット数	A/D 変換時間 () はスループット	消費電力	大 き さ (mm)	ピン数	そ の 他
マイクロネット ワーク	MN 7100	8	± 10 V	8	5 μ s (90 kHz)	± 15 V, +5 V 680 mW	28.0 $\times$ 44 $\times$ 5.1	32ピン DIP	信号調整回路含まず
"	MN 7130	16	± 10 V	12	—	± 15 900 mW	20 $\times$ 43 $\times$ 9.2	32ピン DIP	A/D C は含まず
アナログデバイス	DAS 1128	16 or 8	± 5 V $\sim$ ± 10 V	12	25 μ s (50 kHz)	± 15 V, +5 V 3 W	76 $\times$ 116.8 $\times$ 9.5	72	
デitel	HDAS 8/16	8 平衡入力形 16 不平衡入力形	± 10 mV $\sim$ ± 10 V	12	20 μ s (max 50 kHz)	± 15 V, +5 V 2.8 W	35 $\times$ 58 $\times$ 5.6	52ピン	信号調整回路の利得を 1 $\sim$ 1000 まで可変できる
ナショナル セミコンダクター	ADC 816/817	16	+5	8	100 μ s	+5 V 15 mW	15 $\times$ 52.5 $\times$ 3.8	40ピン DIP	信号調整回路および S/H 含まず、 CMOS モノリシック
BURR-BROWN	SDM 853	16 or 8	± 10 mV $\sim$ ± 10 V	12	20 μ s (30 kHz)	± 15 V, +5 V 3.4 W	76 $\times$ 116.8 $\times$ 9.5	76	信号調整回路の利得を 1 $\sim$ 1000 まで可変できる
"	MP 20/21	16	± 10 mV $\sim$ ± 5 V	8	2.8 μ s	± 15 V, +5 V 1.4 W	43.2 $\times$ 53.3 $\times$ 5.1	80ピン QIP	S/H なし MP 20 は 8080 A ほか MP 21 は 6800 ほか
ANALOGIC	MP 6842	16 or 8	± 5 V $\sim$ ± 10 V	12	(30 $\sim$ 100 kHz)	± 15 V, +5 V 1.5 W or 2.9 W	76.2 $\times$ 116.8 $\times$ 9.5	72ピン

図 24 データアキュイジションモジュール (アナログデバイス社 DAS 1123)

図 25 8080 とのインターフェース例

または、マルチプレクサに入る前に前置増幅器などを設ける必要がある。また、マルチプレクサは通常 16ch の不平衡形であるが、このような精度の高いモジュールではノイズの影響やアースポテンシャルの影響を防ぐため、マルチプレクサを 8ch の平衡形として用いることもできる。

このモジュールを 8080A にインターフェースする場合の回路例を図 25 に示した。マルチプレクサのチャンネルを PB₇~PA₄ を用いてデータ選択し、STROBE 信号でラッチをかける。所要のチャンネルを選択後 TRIG 信号を出力しデータアキュイジションを開始する。マイクロコンピュータは EOC を受けるまで WAIT 動作を行い、

EOC セットで PA₇~0, PB₃~0 を読出し、データアキュイジションを完了する。

このような動作の一般的動作フローを図 26 に示した。図で、WAIT の解除には EOC を PC₀ に接続しておきその内容を調べる方法と、割込みを利用する方法などがある。また、データアキュイジションを連続で行う場合の戻り方としては、データをノイズの改善のために使うようなときはチャンネルを変えずに戻る②の戻り、他のチャンネルを測定する場合は①へ戻るなど、種々のフローが考えられる。

以上、アナログ信号入力インターフェースについて最近の既製モジュールを用いることを例にとり簡単に述べたが、実際においては、たとえば映像信号の特定位置の計測など高速のサンプリングを必要とする場合など、このようなモジュールを利用できないことがある。

この場合、自分でシステムを構成する必要が生じる。その場合の留意点を回路別に図 27~図 29 に示した。

3.2 リアルタイムロック

マイクロコンピュータの応用分野の中で、時刻や時間を測って、その内容により機器の制御や表示を行う例は多い。放送技術の分野においても編集や番組送出制御などの自動化システムや放送機器の監視などのデータロギングに利用される。

このような利用例で用いられる標準時間発生のための

図 26 アナログ信号入力インターフェースローの一例

用途	留意点	
高速度サンプリング	サンプル→ホールド	アパーチャタイム (特にアパーチャタイムのばらつき) による誤差
	ホールド	ディケイによる誤差
突発的現象		セットリングタイム

図 28 サンプルおよびホールドの留意点

クロック発生源をリアルタイムクロックと呼ぶ。これから得られたクロックパルスをカウントし (ハードでもソフトでもカウントできる)、デジタルタイマを形成しておけば、このタイマの内容をもとに機器の制御や表示を行うことができる。

クロック発生源としては、精度を要求する場合はそれなりの発振器が必要であるが、簡単には CPU のクロック発生部や AC 電源を利用することができる。

ここでは、構成が簡単な AC 電源の周波数を利用した例を紹介しよう。

AC 電源を利用する場合のクロック発生源を特にラインタイムクロックと呼ぶことがある。50Hz または 60Hz の AC 電源から 20ms または約 16.7ms の周期を持つ TTL レベルのパルスを発生させる回路を図 30 に示した。

このクロックパルスを利用してデジタルタイマを作るのだが、ここではこのクロックパルスによって CPU

現象	要因	留意点
クロストーク	R_{OFF} C_{i0}	オフ状態にある各チャンネル入力 MPX 出力に与える影響、広帯域信号を MPX する場合に入出力間容量 C_{i0} にも考慮が必要
伝達精度	Z_i R_{ON}	一般に信号源信号調整回路間は信号が微小であるのでアース電位、ノイズなどに留意、また Z_i は R_{ON} が無視できるようにする
オフセット電	$U_{ioffset}$	絶対値計測では MPX および信号調整回路のオフセットやその温度安定度
信号伝達特性		直線性など A/D 変換するまで信号の伝達ひずみ
帯域制限	C_{i0} C_i	広帯域の信号を計測する場合、MPX の出力容量や入力容量による帯域制限に留意

図 27 信号調整回路およびマルチプレクサの留意点

に割込みを発生させ、割込みサブルーチンによって (ソフトウェアによって) タイマを形成してみる。

図 31 に、タイマの割込みサブルーチンのフローチャートを示した。この例は 50Hz の場合である。1/100 秒、秒、分、時の 4 つの時刻データを BCD コードの形で 4byte 分のメモリに記憶しておく。20ms ごとと呼び出されるこの割込みサブルーチンでは、時刻データをメモリからとり出し、1/100 秒の桁に 2 を加算し (20ms 加算)、秒、分、時の桁上りを 10 進数のままで演算処理し再びメモリに戻す。この時刻データを利用するメインプログラムでは、必要に応じ時刻データのいったメモリを参照し、表示や機器の制御を行う。

この割込み方式のタイマでは、割込みが 1 回でも欠け

用途	留意点
絶対計測など 直線性 その他	所要測定精度(%)によって決まる サンプリングレートおよびサンプルホールド後のディケイ 全入力範囲における精度の確保 差動直線性、単調増加性など
相対値制御など 差動直線性 その他	サンプリングレートおよびサンプルホールド後のディケイ 零位制御などでの信号入力の零付近での差動直線性エラーが制御の不感帯となることがある 分解能など

図 29 A/D 変換器の留意点

(a) フォトカプラーを用いる方法

(b) シリーズレギュレータを用いた電源から作る方法

図 30 リアルタイム (ラインタイム) クロック発生回路

ると時刻が狂ってしまうので、割込み優先順位付け回路を用いて、タイマの割込みを他の割込みより優先させる必要がある。割込み優先順位付け回路はインテル 8214 などの専用 LSI を用いれば簡単に構成できるが、ここではその原理を理解してもらうために SSI を用いて構成した。図 32 がそれで、割込み要求 $PQST\phi \sim RQST2$ の 3 レベルの優先順位付けを行っている。そして、それ

それぞれに対応したリスタート命令 $RST\phi \sim RST2$ を発生させる割込み命令発生部を備えている。図 32 において $RQST\phi$ が最も優先順位が高く、これにタイマ割込みを割り当てる。図 32 の AND 回路 A_0, A_1 が優先順位付けを行っている。たとえば $RQST\phi$ が来た場合、フリップフロップ $F1\phi$ がセットされ、CPU の INT 端子を High にする。次に CPU が割込みを受け付けると $F2\phi$ がセットされる。すると $F2\phi$ の $\bar{Q}$ 出力が接続されている A_0, A_1 の AND 回路入力が Low となる。したがって優先順位の低い $RQST1$ や $RQST2$ が来てもこれらのリスタート命令は発生しない。リスタート命令発生部では $F2\phi, F21, F22$ からの出力をエンコードし $PST\phi$ (11000111, タイマ用), $RST1$ (1100111), $RST2$ (1101011) を作る。割込みサービスルーチンでは、割込みを受け付けいたら次の割込みのために各フリップフロップをリセットするような命令を入れておかねばならない。

ここで述べたように、タイマやカウンタをソフトウェアで処理する方法もあるが、外部にカウンタを設けておいてハードウェアで行うことも当然できる。ハードウェアで構成する場合に便利なプログラマブルタイマ LSI インテル 8253 があるので参考にされたい。

4. 紙テープリーダからの入力

いままでコンピュータへのデータ入力制御として、人間からの入力、物理量の入力を述べた。データ入力制御機器の中で紙テープリーダは、安価で広範に利用されており、この説明を落とすわけにはいかない。しかし紙テープリーダは上述のどの範ちゅうにも属さないで、ここで簡単ではあるがえて 4 章として取り上げた。

図 33 に紙テープリーダの概要を示した。読取部は紙テープの穴の有無を電気信号に変換するところで、センシングピンを用いる機械的な方法 (低速用で、1 キャラクタごとにセンシングピンをテープに押し当て、穴があればピンが挿入され、なければ阻止されることを利用するもの) と、発光体と受光素子を用いる光電式のもの (主に中高速用) がある。またテープ駆動部は、スプロケット (紙テープ走行ガイド用の小さな穴) 送り方式とキャプスタン方式があり、後者は主に高速用である。

前回の講座で述べたテレタイプには紙テープリーダが

図 31(a) インターバルタイマ割込み
サービスルーチンフローチャート

付いているものがあり (ASR 形) これを利用する場合は、テープリーダーのスイッチを ON にすればキーボードからの入力と同じ形式で転送できる。しかしその転送速度は 110 ボードであり遅い。

ここでは、パラレル伝送の、より高速な紙テープリーダー (たとえば安立電気製 DPT 6 A 読取速度 120/秒字) とインターフェースする場合の例を示す。表 9 および図 34 のような仕様を持った紙テープリーダーとの接続は図 35 のように簡単で、1 字 (横 1 列のデータ 8 ビット) を読込むためのプログラムを図 36 に示した。

図 32 割込み優先順位付け回路

図 33 紙テープリーダの構成

(単位 μs) 各数値は最小値を示しており、これ以上の仕様をもつリーダならどれでも図のプログラムで読取れる (ほとんどのリーダはこれを満足する)。

図 34 紙テープリーダ動作タイミング

図 35 紙テープリーダインターフェース例

```

; DATA INPUT FROM PAPER TAPE SUBROUTINE
;
; SUBROUTINE NAME---PTRIN
; START ADRS---08200
; USED STACK---2LEVELS
; READ DATA IN A REGISTER
;
00FE EQU START=0FE
00FF EQU STOP=0FF
0000 EQU PORTA=00
0001 EQU PORTB=01
0002 EQU PORTC=02
;
8200 ORG 08200
8201 C5 PTRIN PUSH BC ;SAVE B,C REGISTERS
8202 3EFE MVI A START
8203 D302 OUT PORTC ;READER START
8204 D801 SPRDT1 IN PORTB ;READ SPROKET
8205 17 RAL
8206 DA0582 JC SPRDT1 ;WAIT UNTIL SPROKET=LOW
8207 D800 IN PORTA ;READ DATA
8208 47 MOV B A ;SAVE READ DATA
8209 D801 SPRDT2 IN PORTB
8210 17 RAL
8211 D20E82 JNC SPRDT2 ;WAIT UNTIL SPROKET=HIGH
8212 3EFF MVI A STOP
8213 D302 OUT PORTC ;READER STOP
8214 78 MOV A B
8215 2F CMA ;COMPLEMENT DATA
8216 C1 POP BC ;RESTORE B,C REGISTERS
8217 C9 RET
8218 END

```

ERRORS 0000

図 36 (b) 紙テープリーダー1列読取りサブルーチン PTRIN リスト

図 36 (a) 紙テープリーダー1列読取サブルーチン PTRIN フローチャート

テレビジョン学会誌 4 月特集号「光通信」予定目次

- 【ふぉーかす】 新技術への期待……………電電公社 山内 正彌
- 【特 集】
1. 光通信の歩み ——私の交遊録から——……………東大 斎藤 成文
 2. 光通信の基礎……………阪大 末田 正
 3. 光伝送方式……………式電電公社 島田 禎吾・三木 哲也
 4. 光ファイバ
 - 4.1 光ファイバの特性……………住友電工 中原 恒雄・鈴木 修三
 - 4.2 光ファイバの製造……………古河電工 村田 浩
 - 4.3 光ファイバの接続……………電電公社 土屋 治彦
 - 4.4 光ファイバケーブルの現状……………藤倉電線 矢代 隆二
 5. 光通信用デバイス
 - 5.1 光源と光検出器……………日立 伊藤 良一・倉田 一宏・前田 稔
 - 5.2 光変復調回路……………富士通研 佐々木俊六
 - 5.3 光回路……………東工大 伊賀 健一
 6. 光通信とその応用
 - 6.1 光ファイバによる画像伝送……………日電 上野 義人
 - 6.2 映像情報システム……………映像協会 川畑 正大・厚主 健一
 - 6.3 電力会社における適用……………東京電力 青木 文雄
 - 6.4 データ伝送への適用……………三菱電機 竹居 敏夫
 7. 諸外国の動向……………電総研 柏木 寛
 8. 将来の画像技術と光伝送……………NHK 藤尾 孝