高電子移動度トランジスタ(HEMT)

三 村 高 志[†]

近年、高速コンピューターや高速信号処理などのきわめて高性能なシステムの開発が望まれている。これらシステム実現のため、素子レベルの高速化に対する期待は大きい。こういう状況の中で、Si に次ぐ高速デバイス用材料として、Si の 5 倍以上の高い電子移動度を有する GaAs が注目されている。HEMT は GaAs のもつ高電子移動度という特質を極限にまで引き出すことに成功した高速デバイスであり、すでにスイッチング性能として、室温で 16 ps、液体窒素温度で 12 ps という従来のいかなる半導体デバイスよりも高速であり、夢の素子として世界的に開発が推進されているジョセフソン接合素子に匹敵する高速性能が実現されている。ここでは、とくにデジタル集積回路への応用に限定し、HEMT 技術の現状を中心に、基本素子構造、動作原理、将来への展望等について概説する。

1. ま え が き

1990 年代の情報処理ニーズに対処すべく、現在のコンピューターの性能をはるかに凌駕する高速コンピューター開発の必要性が内外で広く指摘されている。図 1 は、これまでに開発された主なコンピューターの性能 (MIPS ; Million Instruction per Second) とゲート当りのシステム遅延時間を年代に対してプロットしたものである¹⁾。コンピューターの性能は 5 年で 3 ～ 4 倍というペースで向上していることがわかる。また 1990 年には、100 MIPS、ゲート当りのシステム遅延時間として 200 ps 以下のきわめて高速のコンピューターの実現が予想される。

今日までのこのようなコンピューターの性能向上は、主に Si に代表される半導体技術とくに集積回路技術の飛躍的な発展により支えられてきた。しかし、Si VLSI の研究開発が世界的規模で進められているのと同時に Si の高速デバイス材料としてその物理的性能限界が議論され始め、高速コンピューターの基本素子として Si デバイスに代る高性能新デバイスに対する期待が増大しつつある。

Si 集積回路の次には、もっと高速で消費電力も小さい GaAs 集積回路やジョセフソン接合素子を用いた集積回路の実用化が期待されている。ジョセフソン接合素子は高速で、しかも従来の半導体デバイスより 2 ～ 3 桁も小さい消費電力で動作できるという、まさに夢のスイッチング素子であるが、液体ヘリウム温度 (4 K) という極低温で動作させる必要があり、従来からの半導体技術とは趣を異にしている。

HEMT は GaAs を使った電界効果形トランジスタであり、室温で動作し、さらに比較的手軽で経済的な液体窒素温度 (77 K) に冷却すると、素子性能が著し

図 1 コンピューター性能とゲート当りのシステム遅延時間の年代推移。1990 年には 100 MIPS が予想できる。

[†] 株式会社富士通研究所

“High Electron Mobility Transistor (HEMT)” by Takashi Mimura (Fujitsu Laboratories, Ltd., Kawasaki)

く向上し、従来の半導体デバイスとジョセフソン接合素子との間に存在した特性上のギャップを完全に埋めることが期待されている。

このような HEMT の誕生もきっかけとなり、ジョセフソン接合素子、ショットキーゲート GaAsFET (MESFET)、超微細構造 Si デバイスなどを含めた超高速デバイスの開発というきわめて活発な研究分野が形成されつつある (こうした研究動向を反映して、Proc. IEEE の 1982 年 1 月号は、上記のような超高速デバイスの特集に当てられている。興味ある読者諸氏は、本稿と併せて参照されたい)。

本稿では、とくにディジタル集積回路を指向した HEMT 技術の現状を中心に、まず基本素子構造、動作原理などについて述べ、つぎに動特性、将来への展望等について概説する。

2. 素子構造と製作プロセス

HEMT は GaAs FET であると先に述べたが、従来からの素子構造とは全く異なっている。この点を明確にするため、図 2 に HEMT の構造断面図²⁾と、現在すでにマイクロ波通信等の分野で実用化されている従来からの GaAs MESFET³⁾の典型例を示す。

GaAs MESFET では半絶縁性 GaAs 基板上に、3～5 μm 厚のパッファ層と称する高抵抗層 (この層は良質の能動層を成長させるために基板と能動層の間に挿入される) と 0.2～0.5 μm の厚みの n 形能動層を、通常気相エピタキシャル法により成長させる。電流の出し入れを行うためのソース・ドレイン電極と、整流性ショットキーゲートが形成されている。ゲート電圧により、ゲート下電子空乏層の厚みを変化させ、ソース・ドレイン間電流を制御して動作する。

一方、HEMT では半絶縁性 GaAs 基板を用い、パッファ層を有するのは同じであるが、能動層に対する層構成は GaAs MESFET の場合と異なっている。パッファ層上には、不純物の混入を極力なくしたアンド

ープ GaAs 層 (厚さ 0.2～0.3 μm) を、さらにその上へ、 n 形 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ (x は Al 濃度を示し、HEMT では通常 0.3 程度である。以下 x を省略して、(AlGa)As と記す) を成長させた構造となっている。(AlGa)As 中のドナー濃度は約 10^{18}cm^{-3} である。

FET 動作を実現する電流チャネル (図中点線で模式的に示す) の形成は、(AlGa)As 層に添加されたドナー不純物から供給された電子が GaAs 層へ移動し、(AlGa)As と GaAs の接合 (ヘテロ接合という) 界面近傍に蓄積するという物理現象に基づいている⁴⁾。この結果、電子はその生みの親であるドナー不純物とヘテロ接合を介して空間的に分離されている。

このチャネルの厚さは極めて薄く (約 100 Å, 原子層数にして 20 層程度)、接合面に垂直方向の運動の自由度のない、実質的にはいわゆる 2 次元電子チャネルとなっている。したがって、HEMT 動作にとって、(AlGa)As-GaAs ヘテロの接合界面近傍 (原子層数で約 20 層) の結晶性の良否は決定的に重要な問題となる。このため、HEMT 用結晶成長には、原子レベルで微細な成長制御が可能な、分子線エビタキシャル法 (Molecular Beam Epitaxy: MBE)⁵⁾ が最も広く用いられている。

MBE 法は、古くからある真空蒸着法と原理的には同一であり、結晶組成材料を各々のセルに装填し、加熱蒸発させ分子ビームにして超高真空中を輸送し、結晶基板上に単結晶を成長させる技術である。この MBE 技術において最も特徴的なことは、各セルの前面にあるシャッターの開閉を制御することにより、HEMT の製作に必要なきわめて急峻な結晶組成プロファイルをもつヘテロ接合を容易に成長できるという点である。

素子製作基本プロセスは 3 ステップである。最初に、①メサエッチングにより素子活性領域の電氣的分離を行い、②ソース・ドレイン電極金属 (Au・Ge-Au) を真空蒸着し、2 次元電子チャネルとオーミック接触を得るため合金化を行い、つづいて、③ n 形 (AlGa)As にショットキー障壁を形成するため、ゲート電極金属 (Ti-Pt-Au または Al) を蒸着し、パターンニングして素子プロセスは完了する。

微分容量法により求めた 2 次元電子チャネルのキャリア濃度プロファイルの例を図 3 に示す²⁾。挿入図は試料の断面構造図である。図において、キャリア濃度が $2 \times 10^{17}\text{cm}^{-3}$

図 2 HEMT と GaAs MESFET 構造の典型例

図3 電子濃度 N_s と深さ x の関係

のところで約 90 Å 程度の広がりをもつ、きわめて急峻なピークをもつ分布が観測され、電子が実質的に 100 Å 以下のきわめて狭い GaAs の領域内にとじ込められていることがわかる。

3. 動作原理と素子特性

ソース・ドレイン間に電圧を印加すると、2次元チャネル内の電子は走行する。このとき電子はいろいろな散乱中心によって散乱され、移動度が低下する原因となる。GaAs における最も支配的な電子散乱因子は、室温では格子振動による散乱であり、低温ではイオン化したドナーなどの不純物による散乱である。

図4は電子移動度の温度依存性を示す。実線は HEMT の2次元チャネル内電子の移動度⁶⁾、破線は、

図4 電子移動度の温度依存性 (GaAs/ n -AlGaAs HEMT 構造の移動度は低温領域で著しく大きくなっており、バルク n 形 GaAs のものでは逆に減少している)

$2 \times 10^{16} \text{cm}^{-3}$ 程度のドナー濃度を有するバルク GaAs (GaAs MESFET のバルクチャネル濃度は図で示した例よりも少し高く、通常 $1 \times 10^{17} \text{cm}^{-3}$ 程度であり、電子移動度はこれより低い) 中の電子移動度⁴⁾を示す。

バルクチャネルでは高濃度のイオン化したドナーによる散乱の影響が大きいために、室温の約 $5000 \text{cm}^2/\text{V}\cdot\text{s}$ から最大値である約 $6000 \text{cm}^2/\text{V}\cdot\text{s}$ (150 K 付近) までほんのわずかに増加し、液体窒素温度近傍での移動度は、再び室温の値程度にまで低下し、さらに低温になるにつれて徐々に減少しつづけることがわかる。

一方、HEMT 構造では、2次元チャネルとイオン化したドナー原子とがヘテロ接合によって分離されており、電子はこれらドナーイオンによってはほとんど散乱されないため、電子移動度は室温で $7000 \sim 8000 \text{cm}^2/\text{V}\cdot\text{s}$ とバルクチャネル内電子の移動度に比べて高くなっている。さらに低温度領域では、格子振動による散乱の影響も減少するため、移動度は温度低下とともに増大しつづけるという HEMT 動作にとって最も重要な振舞いを呈することが観測されている。

ではつぎに、このような高電子移動度をもつ HEMT の動作原理を考えよう。図5は HEMT の電流制御機構を明らかにするために、Hall 効果により、2次元チャネル内の電子濃度 N_s をゲート電圧 V_{GS} に対して測定した結果を示す¹⁾。 N_s は負の V_{GS} に対してリニアに減少している。この直線の勾配は容量を与え、その値が (AlGa)As 層の容量と一致することが見出された。

すなわち、チャネル内の電子濃度は、(AlGa)As 層の静電容量を通して制御されることがわかる。このことから HEMT の電流制御機構は、よく知られている SiMOS (Metal-Oxide-Semiconductor) FET と基本的には同一であり、HEMT の (AlGa)As が MOS-

図5 電子濃度 N_s のゲート電圧 V_{GS} 依存性

FET の SiO_2 に相当すると考えれば、素子構造的にも類似していることが理解される。HEMT のドレーン電流-電圧特性も、Si MOSFET の電流-電圧特性と基本的には同一であり、次式のように導出されている⁷⁾。

線形動作領域：

$$I_D = 2K \left\{ (V_{GS} - V_T) V_{DS} - \frac{V_{DS}^2}{2} \right\} \quad (1)$$

電流飽和領域：

$$I_{DS} = K (V_{GS} - V_T)^2 \quad (2)$$

ここで、 K は

$$K = \frac{\mu_n W_G \epsilon_s}{2 L_G d} \quad (3)$$

であり、またスレッショルド電圧 V_T は、

$$V_T = \phi_M - \frac{q n_D d^2}{2 \epsilon_s} - \Delta E_c \quad (4)$$

で与えられる。 μ_n は電子移動度、 ϵ_s は (AlGa) As の誘電率、 d は (AlGa) As の厚み、 W_G, L_G はそれぞれゲート幅およびゲート長である。 ϕ_M はゲートショットキー障壁ポテンシャル、 n_D は (AlGa) As 中のドナー濃度、 ΔE_c は (AlGa) As-GaAs ヘテロ接合の伝導帯のエネルギー不連続の大きさである。

(1), (2) 式を導出する時に用いられた仮定は、電子移動度の値は電界強度に依存せず一定であるとするものである。しかし、GaAs に高電界を印加すると、電子速度は約 3 kV/cm 以上の電界強度で飽和することが知られている。飽和速度は不純物濃度に依らず、約 1×10^7 cm/s である。短いゲート長をもつ素子では、チャンネル内の平均電界は高くなるから、電子速度

飽和効果のような高電界領域での電子の振舞いを考慮して素子特性を導出する必要がある。

図 6 に 2.2 μm のゲート長をもつ HEMT の 77 K で観測されたドレーン電流-電圧 (実線) を示す。破線は、電子速度飽和効果を考慮して求めた計算結果であり⁷⁾、実験結果とよく一致していることがわかる。

これまで述べてきた HEMT は、熱平衡状態 ($V_{GS} = 0$) において 2 次元電子チャンネルが存在するタイプの素子 (図 2 参照)、すなわちディプレッションモード HEMT であった。一方、VLSI に代表される大規模集積回路においては、回路構成を簡単にし、単位ゲート当りの消費電力を低減できるゲート構成が容易にできるエンハンスメントモード (ノーマリオフ) 形素子はきわめて有用となる。

(AlGa) As から GaAs への電子の移動があり、界面近傍には熱平衡で 2 次元電子チャンネルが必ず形成されることから、HEMT はディプレッションモード形のみが可能であり、エンハンスメントモード形素子は製作できないのではないかと考えられたこともあったが、(AlGa) As の厚みを適当に選べば、エンハンスメントモード形素子も可能であることが示された⁸⁾。

基本的な素子構造は、ディプレッションモード HEMT のものと同じであるが、エンハンスメントモード形素子のゲート下の (AlGa) As 層の厚みはディプレッションモード形素子に比べて薄くされている。(AlGa) As 層の厚さが薄くなると、ドナーより供給された電子は GaAs 側へ移動するのではなく、よりエネルギーの低い (AlGa) As 表面に存在する表面単位へ移動するため、2 次元電子チャンネルが消失し、このため、ソース・ドレーン間の電流経路は遮断され、いわゆるノーマリオフとなる。ゲートに正電圧を印加すると、ヘテロ接合界面に電子が誘起され、再び 2 次元電子チャンネルが形成され、ソース・ドレーン間のコンダクタンスが変調される。2 次元電子チャンネルの形成が始まるゲート電圧がスレッショルド電圧 V_T であるから、エンハンスメントモード形素子では V_T は正となる (ディプレッションモード形では V_T は負となる)。

この事情は、(4) 式において $\phi_M, \Delta E_c, n_D$ を一定と考えると、 d を小さくすると V_T は負から正へと変えることから容易に理解できる。ちなみに、ディプレッションモードからエンハンスメントモード形素子へ変る (AlGa) As の厚み d は、 $\phi_M = 1.2$ V、 $\Delta E_c = 0.32$ eV、 $n_D = 8 \times 10^{17} \text{ cm}^{-3}$ と考えると、約 390 Å となる。すなわち (AlGa) As の厚みを 390 Å より薄くすると、エンハンスメントモード形 HEMT が得られることが

図 6 ドレーン電流-電圧特性

わかる。

4. スイッチング特性

素子のスイッチング性能は通常伝搬遅延時間 τ_d とスイッチングエネルギー $P_D \cdot \tau_D$ (P_D は単位ゲート当りの消費電力である) で評価される。とくに、(2)式で表せるような2乗特性をもった素子に対して、 τ_d と $P_D \cdot \tau_d$ は、 K 値と負荷容量 C_L 、論理電圧振幅 V_m により、それぞれ次式のように表される⁹⁾。

$$\tau_d = \frac{4C_L}{3KV_m} \quad (5)$$

$$P_D \tau_d = \frac{9}{8} C_L V_m^2 \quad (6)$$

(5),(6)式から、 C_L と V_m が一定である (スイッチングエネルギーが一定) とすると、 τ_d は K に反比例して短くなることがわかる。 K は低電界領域では、電子移動度 μ_n に比例する ((3)式参照) から、結局 τ_d は μ_n に反比例して短くなることがわかる。HEMT の μ_n は図4に示したように大きい (とくに低温領域において) ため、 τ_d はきわめて短くなることが予想される。

では、チャンネル内電界が高く、速度飽和の影響がきてくると考える実用レベルの $2\mu\text{m}$ 程度のゲート長を有する HEMT の K 値は、同じ素子サイズをもつ通常の MESFET と比べてどの程度大きくなるのかを見てみよう。図7は、300 K と 77 K における HEMT と GaAs MESFET の飽和ドレイン電流 I_{DS} を実効ゲート電圧 ($V_{GS} - V_T$) に対してプロットしたものである¹⁰⁾。両素子に対して2乗則が成立することがわかる (GaAs MESFET の動作原理は HEMT のも

図7 飽和ドレイン電流対実効ゲート電圧のプロット (HEMT の K 値は GaAs MESFET の K 値にくらべ、300 K では 30% 大きく、77 K では実に 4.5 倍に達している)

のと異なるけれども、実効ゲート電圧の低い領域に対して近似的に2乗則に従う)。

300 K での HEMT の K 値は GaAs MESFET のものより約 40% 大きくなっており、さらに 77 K にまで冷却すると 4.6 倍にも達していることがわかる。77 K での HEMT と GaAs MESFET の低電界移動度 μ_n はそれぞれ $19000\text{ cm}^2/\text{V}\cdot\text{s}$ と $3800\text{ cm}^2/\text{V}\cdot\text{s}$ であり、 μ_n に関して HEMT の方が 5 倍大きく、 K 値の改善度 (4.6 倍) とほぼ一致していることがわかる。

このことから、低電界領域で電子移動度を大きくすることが、この例のように 10 kV/cm 程度ときわめて高いチャンネル内電界で動作する実用レベルの短ゲート長素子の K 値を著しく改善することが明らかにされている。

いま、 K 値が 4.6 倍になり、同一のスイッチングエネルギーを消費させたとすると、HEMT の伝搬遅延時間 τ_d は、MESFET の $1/4.6$ に短縮できることになる。また逆に同じ τ_d を得るために、 V_m は $V_m/4.6$ でよいから (C_L は基本的には素子サイズで決まる) 消費するエネルギーは約 $1/20$ にまで減少させ得ることがわかる。このことは素子の発熱量が $1/20$ になることを意味しており、HEMT が高密度集積回路素子としてきわめて有望であることを示唆している。

HEMT のスイッチング性能を実験的に評価する目的で、現在リング発振器が試作され、発振周波数から伝搬遅延時間 τ_d が求まり、またリング発振器の消費電力から単位ゲート当りの消費電力 P_D が得られる。

図8は、ドライバートランジスタとしてエンハンスメントモード HEMT、負荷トランジスタとしてディプレッションモード HEMT を用いた、いわゆる E/D 構成によるインバーターの構造断面図である¹¹⁾。図2で示した層構造とは若干異なっており、 n 形 (AlGa)As 層上部にさらに n 形 GaAs 層を設けた構造となっている。この層は同一チップ上にエンハンスメントモード形とディプレッションモード形 HEMT を作るために必要となる。エンハンスメントモード

図8 HEMT 集積回路基本インバーター断面図

写真 1 27 段 HEMT リング発振器

HEMT を作るためには、ゲート部の n 形 GaAs 層がエッチングで除去される。

写真1はこの基本インバーター27段からなるリング発振器の平面パターンを示している。ドライバートランジスタのゲート長は $1.7\ \mu\text{m}$ 、ゲート幅は $33\ \mu\text{m}$ である。77 Kにおける伝搬遅延時間として $17.1\ \text{ps}$ が得られている。この値は、4.2 Kで動作するジョセフソン接合素子のトップデータ ($13\ \text{ps}$)¹²⁾と同等である。

一方、消費電力も従来の半導体デバイスに比べ約1/10であり、HEMTの超高速、低消費電力特性が実証されている。

(3)式からわかるように、ゲート長 L_G の微細化をすれば K 値は大きくなるから、伝搬遅延時間はさらに短縮できることになる。最近、 $1.1\ \mu\text{m}$ のゲート長をもつ HEMT を用いたリング発振器が試作され、77 K において $12.8\ \text{ps}$ という、デバイス史上最高速をマークした¹³⁾。

各種デバイスを用いたリング発振器レベルの回路において、これまでに得られている主なスイッチング特性を表1に示す。表から、室温においても HEMT が

表 1 各種デバイスのスイッチング性能

デバイス	ゲート長 (μm)	遅延時間 τ_d (ps)	消費電力 P_D (mW)	動作温度	研究機関	文献
HEMT	1.7	56.5 17.1	0.46 0.96	室温 液体窒素温度	富士通	11)
	1.1	16.7 12.8	20 29	室温 液体窒素温度	富士通	13)
	0.7	19	6	室温	Thomson-CSF	14)
GaAs MESFET	1.5	50	5.7	室温	富士通	15)
	0.6	30 17.5	1.9 35	室温 液体窒素温度	N. T. T.	16)
Si MOSFET	0.3	30	1.7	室温	Bell	17)
	0.25	20	—	室温	Bell	18)
	1.0	230 100	0.63 1.3	室温 液体窒素温度	IBM	19)
ジョセフソン 接合素子	—	13	0.0025	液体ヘリウム 温度	IBM	12)

最高速であり、また $1\ \mu\text{m}$ 程度のゲート長をもつ素子で比べると、室温において HEMT は、GaAs MESFET の2～3倍、Si MOSFET の5～10倍程度高速になっていることがわかる。

5. 応用分野と将来への展望

前章までは、HEMT の動作原理、基本構造等を中心に述べてきたが、ここでは HEMT の応用分野と将来における技術の発展について展望する。

まず、HEMTの高速・低消費電力特性を活かし、VLSI レベルの集積規模をもつ高速の論理集積回路、高速キャッシュメモリーなど、高速大形コンピューターへの適用が最も重要な応用分野であろう。現在通産省が進めている“科学技術用高速計算システム”プロジェクトで中心的な素子として強力に開発が進行している。

このプロジェクトでは、現在のスーパーコンピューターより2桁以上の性能向上が計画されている。これが実現すれば、例えば未来の夢のエネルギー供給源として研究開発が活発に進められているものに核融合発電があるが、安全性の高い核融合炉の設計や、炉内のプラズマの振舞いをリアルタイムでシミュレーションするのを初めとして、資源探査衛星から送られてくる情報の解析や、全地球的な気象データの計算をきわめて短時間に処理することが可能になるものと考えられている。

一方、汎用大形コンピューターの分野では、図1にも示したように、1990年には現在の大形コンピューターの数倍の性能をもったものが要求されており、HEMT VLSI が重要な役割を担うものと考えうる。実際、HEMT を使った場合のシステム性能がシミュレートされ、ゲート当りのシステム遅延時間として約100 ps になることが示されており¹⁾、100 MIPS の性能をもつシステムの実現が充分可能であるということが示唆されている。

このような大形コンピューターに使用する場合、光や電子ビーム露光技術をはじめ、ドライエッチングなどの材料加工技術、回路設計、評価技術などに関して現在までに蓄積された Si 集積回路技術を有効に利用する技術を確立する必要がある。また一方、低温動作を考えるとときには、冷却技術、実装技術など、周辺技術を育て上げる必要があろう。

また表1に示したように、HEMT は室温動作においても高速であるため、室温動作を前提した高速 LSI も可能であり、広帯域デジタル信号処理システムでの A/D 変換、デマルチプレクサー等の超高速動作が

要求される分野で有望となろう。またアナログ方面でも、HEMTの高速性、高利得特性がマイクロ波、ミリ波帯で大きな威力を発揮できる分野であろう。とくに低消費電力特性は温度上昇をきわめて低くできることから、冷却の困難な衛星搭載用の素子として有用となろう。また低温動作させることにより、電力利得の向上の他、熱雑音の低減が可能となる。ゲート長を電子の平均自由行程より短くして、電子の無衝突輸送を利用すれば、さらに素子特性の大幅な向上が可能であり、低雑音増幅器として準ミリ・ミリ波帯での衛星通信システムに使われるだろう。

一方、HEMTの結晶材料構成は、ダブルヘテロ接合レーザーや光ダイオードと同一であり、これらの光素子との集積化により新しい機能をもった光集積回路やそれを使った光通信システムへの展開も可能になるかも知れない。

最後に、HEMTのような素子の出現もきっかけとなり、室温動作だけではなく、低温動作をも積極的に考慮した新しい半導体装置や、それらを対象とする半導体クライオエレクトロニクスとでもいうべき新しい技術分野も今後の重要な研究テーマとなり、それによって数多くの技術的難問をブレイクスルーできることを期待したい。

終りに、本稿をまとめるに当たり、多くの御助言をいただいた当社の関係各位に深謝致します。

(昭和57年4月5日受付)

〔参 考 文 献〕

- 1) T. Misugi, et al.: Perspective of Si and GaAs LSI's for

- Computer Applications, High Speed Digital Technologies Conf. Paper I-2, San Diego, Jan. (1981)
- 2) 三村高志ほか: 高電子移動度トランジスタ (HEMT), テレビ学会技術報告, ED 530 (1980) 25
- 3) 平地康剛: マイクロ波 GaAs FET の最近の進歩, テレビ誌, 35, 9 (1981) 710
- 4) R. Dingle, et al.: Electron mobilities in modulation-doped semiconductor heterojunction superlattices, Appl. Phys. Lett., 33, 7 (1978) 10
- 5) 最近の解説的な論文として次のものがある。
M.G. Panish, et al.: Molecular beam epitaxy, IEEE Spectrum, 4 (1980)
R. Dingle, et al.: Building semiconductors from the atom up, Bell Laboratories Record, 9 (1980)
- 6) S. Hiyaizumi, et al.: MBE-Grown GaAs/N-AlGaAs Heterostructures and Their Application to High Electron Mobility Transistors, Japan. J. Appl. Phys., 21 (1981) 161
- 7) T. Mimura, et al.: A High Electron Mobility Transistor (HEMT) for High Speed Integrated Circuits, 8th Japan-U.S.S.R. Electronics Symposium, Abstracts (1981) 53
- 8) T. Mimura, et al.: An enhancement-mode high electron mobility transistor for VLSI, Proc. High Speed Digital Technologies Conf. Paper III-5, Jan. (1981)
- 9) R.C. Eden, et al.: The Prospects for Ultrahigh-Speed VLSI GaAs Digital Logic, IEEE Trans., ED-26, 4 (1979) 299
- 10) 三村高志ほか: 高電子移動度トランジスタ (HEMT), 信学会電子デバイス研究会資料 EDD-81-21 (1981) 83
- 11) T. Mimura, et al.: High electron mobility transistor logic, Japan. J. Appl. Phys., 20 (1981) L 598
- 12) T.R. Gheewala: A 30-ps Josephson current injection logic (CIL), IEEE J., SC-14 (1979) 787
- 13) 黒田滋ほか: 1 μ m ゲート HEMT リング発振器, 第29回応用物理学関係連合講演会 (1982) 651
- 14) P.N. Tung, et al.: Electronics Lett., 18, 3 (1982) 109
- 15) N. Yokoyama, et al.: ISSCC Digest of Technical Papers (1981) 218
- 16) 加藤ほか: 信学会技術報告, SSD-80-11 (1980)
- 17) M.P. Lepselter, et al.: IEDM Technical Digest (1980)
- 18) M.P. Lepselter, et al.: IEEE GaAs IC Symposium, Paper 5 (1981)
- 19) R.H. Dennard, et al.: IEEE Trans., ED-26, 4 (1979) 325