浅く平坦な p ウェルを用いた $490(V) \times 510(H)$ 画素 CCD 撮像素子

正会員 宮 武 茂 博[†], 永 川 忠 示[†], 三 沢 清 利[†]
 小佐々 治 海[†], 坂 本 涉 仁[†], 小 川 伸 一[†]
 山 野 利 昭[†], 飯 川 寛 平[†], 仲 井 淳 一[†]
 滝 井 健 司[†], 松 井 脩[†], 粟 根 克 昶[†]

あらまし 解像度を決定する画素数の増加, 感度の主要因である開口率の向上, 固体撮像素子特有の欠点であるスミアの低減を同時に達成するために開発した SFPW (Shallow Flat P-Well) 構造を用いた $2/3$ インチ光学系用 $490(V) \times 510(H)$ 画素インタライン転送方式 CCD 撮像素子について述べる. SFPW 構造では撮像部を浅い平坦な p ウェル上に形成することが可能なため, p 型不純物の横方向拡散の影響がなく画素の縮小化が図りやすい. また CCD 垂直シフトレジスタ下部の p ウェルも完全に空乏化するため, 光電変換により発生した電荷のシフトレジスタへの混入が抑圧されスミアの低減が図れる. さらにフォトダイオードの構造を n^+-n^-p-n 構造としたため, 信号電荷の蓄積に伴う変化が少なく, また光の多重干渉による凹凸のない, 高い量子効率を備えた分光感度特性が得られる. 素子の水平限界解像度は 380 TV 本, 開口率は 34%, スミアは -70 dB (550 nm) である.

1. ま え が き

固体撮像技術は今日, 各種の家庭用カラービデオカメラが市販されるまでに進展した. しかし一方, 従来の撮像管もこの 2~3 年に特性が大幅に向上し, $1/2$ インチ撮像管の解像度と感度は, $2/3$ インチ光学系用固体素子のそれらを上回っている¹⁾. また, 固体素子にはスミアという撮像管には見られない欠点がある. 固体撮像素子は撮像管と比較して多くの固有の長所を持っているが, 少くとも家庭用ビデオカメラの分野で撮像管に完全に置き代り, さらに新たな用途拡大を図るためには, LSI 量産技術による低価格化だけではなく, 撮像管に特性面で劣る点を克服することが必要となろう.

しかしながら, 解像度と感度の向上ならびにスミアの低減は相反する命題である. 解像度を向上させるために, 素子の価格と使用するレンズの大きさに影響を与えるイメージフォーマットを拡大することなく画素数を増加させると, 1 画素あたりの面積が減少する. このとき感度を向上させるためには, 開口率を大幅に向上させる必要が生じる. 一方, 固体素子特有の欠点であるスミアは, その除去手段が外部シャッタの使用に限定されるフレーム転送方式を別にすれば, 光電変換部から信号転送部への電荷の漏洩により生じるため, 開口率を向上させるとスミアの増加を招くおそれがある.

本論文は, 画素数の増加, 開口率の向上, スミアの低減を同時に達成することを目的として開発した SFPW (Shallow Flat P-Well) 構造²⁾³⁾を用いた $2/3$ インチ光学系用 $490(V) \times 510(H)$ 画素インタライン転送方式 CCD 撮像素子について述べるものである.

かつて固体撮像素子の最大の欠点であったブルーミングは, 強い光の入射時に光電変換により発生する過剰電荷を排出するためのオーバフローレインを平面

[†] シャープ株式会社 技術本部

"A $490(V) \times 510(H)$ -Element CCD Image Sensor Using a Shallow Flat P-Well" by Shigehiro Miyatake, Tadashi Nagakawa, Kiyotoshi Misawa, Harumi Kosaza, Shoji Sakamoto, Shin-ichi Ogawa, Toshiaki Yamano, Kanpei Iikawa, Jun-ichi Nakai, Kenji Takii, Osamu Matsui and Katsunobu Awane (Engineering Center, Sharp Corp., Tenri)

的に内蔵して除去すること⁴⁾が、微細加工技術の進展により可能となった。また、オーバフロードレインの内蔵に伴う画素の有効面積の減少を防ぐために、 p ウェルを用いて過剰電荷を n 基板に排出する縦型構造も、まず MOS 型撮像素子において開発され⁵⁾、続いて CCD 型撮像素子においても開発された⁶⁾。MOS 型素子では、フォトダイオード、 p ウェル、 n 基板により形成される縦方向のバイポーラトランジスタと、フォトダイオード、 p ウェル、垂直信号出力線により形成される横方向の寄生バイポーラトランジスタのコレクタ電流の比によりブルーミングを抑圧するため、 p ウェルは単一で良いが、CCD 型素子では、フォトダイオード下部の p ウェルを完全に空乏化することにより過剰電荷を n 基板に排出するため、撮像部に深さの異なる 2 種の p ウェルを必要としていた。SFPW 構造は、CCD 型撮像素子においても撮像部を単一の平坦な p ウェルに形成することを可能とするものであり、この新構造により、ブルーミングの抑圧のみならず、画素数の増加、開口率の向上、スミアの低減を同時に達成することが可能となる。

2. 素子の構成

図 1 は $490(V) \times 510(H)$ 画素 CCD 撮像素子の全体の構成を示したものである。本素子は、フォトダイオードを光電変換部に用いたインタライン転送方式により構成されている。画素ピッチは $13.5 \mu\text{m}(V) \times 17.2 \mu\text{m}(H)$ であり、有効撮像面は $6.6 \text{ mm}(V) \times 8.8 \text{ mm}(H)$ で、 $2/3$ インチ光学系に対応している。また全体のチップ寸法は $8.4 \text{ mm} \times 10.0 \text{ mm}$ である。垂直および水平シフトレジスタは、ともに 2 層ポリシリコン重ね合せゲート電極構造による埋め込みチャンネル CCD で、垂直シフトレジスタは 4 相駆動方式、水平

図 1 490×510 画素 CCD 撮像素子の構成
Block diagram of the 490×510 -element CCD image sensor.

シフトレジスタはボロン障壁により転送の方向付けを行った 2 相駆動方式である。また駆動周波数は、垂直が 15.734 kHz 、水平が 9.5822 MHz である。出力部は浮遊拡散層による電荷検出ダイオードと 2 段ソースフォロフにより構成されている。

3. 素子の構造

撮像部の構造を図 2 に示す。ここで (a) は平面図であり、奇数番号および偶数番号の水平ライン上のフォトダイオード計 2 個が垂直シフトレジスタ 1 ビットに対応している。また (b) は平面図の A-B-C-D-E に沿う断面図であり、A-B と C-D は垂直方向、B-C と D-E は水平方向の断面構造を示している。

本素子は SFPW 構造に加えて、筆者らの提案した TGL (Transfer Gate-Less) 構造⁷⁾と CLIP (Clock-Line-Isolated Photodiode) 構造⁸⁾⁹⁾を用いており、こ

(b) 平面図の A-B-C-D-E に沿う断面図

図 2 撮像部の構造

Imaging area configuration.

(a) Plane view.

(b) Cross-sectional view along A-B-C-D-E in the plane view.

れによって有効面積の増大と歩留りの向上に直結する画素構造の簡略化を図っている。

TGL 構造は、垂直シフトレジスタとフォトダイオードの間のトランスファゲート電極の省略を可能とするものである。すなわち、両者の間には表面チャンネルによる電位障壁があり、これにより垂直シフトレジスタ内を転送される信号電荷とフォトダイオードに蓄積される信号電荷が分離される。この電位障壁の部分の電極は垂直シフトレジスタの電極が兼ねており、このためトランスファゲート電極の省略が可能となっている。TGL 構造によりポリシリコンが2層ですむだけでなく、有効面積の増大が可能となった。

さらに、本素子は CLIP 構造を用いているため、フォトダイオード間に厚い酸化膜やイオン注入によるチャンネルストップを必要としない。チャンネルストップの除去は、従来は単にクロックパルスの伝搬にのみ用いられて来たクロック配線にフィールドプレートの機能をも持たせることにより可能となった。撮像部のチャンネルストップは垂直シフトレジスタに沿ってのみ線状に形成され、画素を水平方向に分離する。CLIP 構造によりフォトダイオードの面積を拡大することができ、かつ、暗電流の発生源となる LOCOS のバズビーク¹⁰⁾領域の減少が可能となっている。

次に SFPW 構造について述べる。本素子のブルーミング抑圧は過剰電荷を n 基板に排出する縦型オーバフロードレイン (VOD) 方式⁹⁾を採用しているが、本素子の撮像部は単一の p ウェル上に形成されている。すなわち、従来の VOD 方式の CCD 撮像素子⁶⁾¹¹⁾¹²⁾ではフォトダイオード下部の p ウェルを浅くし、垂直シフトレジスタ下部の p ウェルを深くするために、撮像部に2種の p ウェルを必要としていたが、SFPW 構造では両者を浅い平坦な p ウェル上に形成する。この p ウェルは、 p^+ チャンネルストップと n 基板の間に印加された逆方向バイアス電圧により完全に空乏化する。

スミアは、フレーム転送方式の場合は、信号電荷が感光部から蓄積部へ転送されるときに光照射領域を通過しなければならないことにより生じるのに対し、インタライン転送方式の場合には、光電変換により発生した電荷が拡散により光電変換部に隣接する垂直シフトレジスタに混入することにより生じる。SFPW 構造では垂直シフトレジスタ下部の p ウェルも完全に空乏化するため、 p ウェルの中性領域で光電変換により発生した電荷が拡散により垂直シフトレジスタへ流入することがないので、スミアが低減される。

Chamberlain は、 p 基板上に形成された n^+-p 構造

フォトダイオードの短波長感度の向上を図るために n^+-n^-p 構造を提案した¹³⁾。本素子のフォトダイオードも、従来の n^+-p-n 構造に n^- 領域を付加した n^+-n^-p-n 構造を用いている。SFPW 構造は、フォトダイオード部に n^- 領域を付加することにより可能となったものである。すなわち、 n^- 領域の付加によりフォトダイオード部の p 領域を薄くすることができる。一方、垂直シフトレジスタはスミアの低減のために浅い p ウェル上に形成されるため、フォトダイオードと垂直シフトレジスタを共通の p ウェル上に形成しても、従来の VOD 方式の CCD 撮像素子と同じように、過剰電荷を n 基板に排出することができる。また n^- 領域は、中波長感度の向上と分光感度の変動の抑圧に寄与する。すなわち、VOD 方式ではフォトダイオードへの信号電荷の蓄積とともに実効光電変換領域が浅くなって行くが、 n^+-n^-p-n 構造では、ブルーミング抑圧時においても n^- 領域の下端まで実効光電変換領域が確保されることになる¹⁴⁾。

さらに SFPW 構造の長所として、セル寸法の縮小化や開口率の向上が図りやすいことがあげられる。この構造では撮像部の p ウェルが単一なので、厚い p ウェルを形成するための p 型不純物が横方向に拡散しフォトダイオード下部の薄い p ウェル領域を侵食することがない。厚い p ウェルは集積度にほとんど影響を与えない出力部のみに用いられ、ソースフォロワ回路を構成する MOS トランジスタの安定動作を保障する。

画素の開口寸法は $9.5\mu\text{m}(\text{V}) \times 8.2\mu\text{m}(\text{H})$ であり、開口率は 34% である。垂直シフトレジスタ電極配線用のポリシリコンが設けられたフォトダイオード間は短波長感度がないので、本素子では $4\mu\text{m}$ 幅のアルミニウムで完全に遮光している。

4. 素子の動作

図3は垂直シフトレジスタの駆動パルスのタイミングを示したものである。 ϕ_{v1} と ϕ_{v3} クロックは、 V_L (低)、 V_I (中)、 V_H (高) の3値パルスであり、上側ポリシリコン層により形成されるゲート電極に印加される。一方 ϕ_{v2} と ϕ_{v4} クロックは、 V_L 、 V_I の2値パルスであり、下側ポリシリコン層により形成されるゲート電極に印加される。また図4は、図2(b)に示した断面図に対応した各部のチャネル電位を、 V_I が0Vの場合について示したものである。

$t=t_1$ において ϕ_{v1} が V_H になると、図4に示すように、偶数番目のフォトダイオードに蓄積した信号電荷が ϕ_{v1} 電極直下の下側ポリシリコン電極の間隙を通

図3 垂直シフトレジスタ駆動パルスのタイミング
Clock pulse sequence for the vertical shift registers.

図4 撮像部のチャンネル電位
Channel potentials in the imaging area.

って垂直シフトレジスタ転送され、同時にフォトダイオードの電位はその間隙部分の表面チャンネルの電位にリセットされる。このとき奇数番目のフォトダイオードに蓄積した信号電荷は、 ϕ_{v2} と ϕ_{v4} が V_L または V_I であるので、フォトダイオード間にはチャンネルストップが存在しないにもかかわらず、隣接するフォトダイオードに転送されることなく保持される。 $t=t_2$ で ϕ_{v1} が V_I になり、以後、垂直シフトレジスタは通常の4相駆動で、1水平期間に1ビットずつ信号電荷を水平シフトレジスタ側へ転送して行く。一方、フォトダイオードは光電変換により発生した信号電荷を蓄積して行く。このとき、フォトダイオードと垂直シフトレジスタ、およびフォトダイオード相互は、クロック配線により形成される表面チャンネル電位障壁により分離される。 $t=t_4$ で ϕ_{v3} が V_H になることにより、奇数番目のフォトダイオードに蓄積した信号電荷が垂直シフトレジスタへ転送され、次のフィールドの読出しが開始される。

図5 フォトダイオード部の深さ方向電位分布
Potential distributions of the photodiode.

次に n^+-n^-p-n 構造フォトダイオードの動作について述べる。図5はフォトダイオード部の深さ方向の電位分布を示す概念図であり、ここで x_p は p ウェル内の電位の最も低い点を示している。フォトダイオードに蓄積していた信号電荷が垂直シフトレジスタに転送されると、 n^+ 層の電位は ϕ_{v1} または ϕ_{v3} 電極直下の表面チャンネルの電位にリセットされる。そして光電変換により発生した信号電荷がフォトダイオードに蓄積して行くとともに、 n^+ 層の電位は降下して行く。それと同時に x_p も表面に近づいて行く。 x_p より深い部分で発生した電子はすべて n 基板に吸収されるので、実効光電変換領域はシリコン表面より x_p までの部分であり、またシリコンの吸収係数は長波長ほど小さい。それ故VOD方式では、信号電荷の蓄積とともに分光感度が変化することになる。

しかしながら、本素子のフォトダイオードには n^- 領域が付加されているため、光電変換により発生した過剰な電子がすべて n 基板に排出されるブルーミング抑圧時においても x_p は n^- 領域と p ウェルの境界に到達するに過ぎず、実効光電変換領域を厚く保つことができる。また n^- 領域は低濃度で形成されているため、この部分で光電変換により発生した電子が再結合により失われる率を低く抑えることができる。一方、フォトダイオードの表面には高濃度の n^+ 層が形成されているため、酸化膜中の可動イオンなどにより動作が不安定になることもない。以上のように n^+-n^-p-n 構造フォトダイオードは低濃度の光電変換領域を厚く保つことができるので、分光感度の変動の抑圧と中波長感度の向上が図れることになる。

5. 素子の特性

5.1 飽和信号電流

図6は、 V_I が0Vにおける垂直シフトレジスタの飽和信号電流の V_L 依存性を示したものである。

図 6 垂直シフトレジスタ飽和信号電流
Saturation current of the vertical shift registers.

図 7 フォトダイオード飽和信号電流
Saturation current of the photodiodes.

垂直シフトレジスタは 4 相駆動方式であるので、 V_I が印加された電極直下部分が蓄積領域を、 V_L が印加された電極直下部分が障壁領域をそれぞれ形成し、飽和信号電流は蓄積領域のチャンネル電位が高いほど、また障壁領域のチャンネル電位が低いほど大きい。

素子の飽和信号電流は、 V_L を低下させて行くと障壁領域のチャンネル電位が低下するためまず増加し、障壁領域の表面電位が 0 V となる $V_L = -5.2$ V 付近で最大となる。さらに V_L を低下させても、障壁領域の埋め込みチャンネルの表面に正孔が蓄積することにより、その表面電位は 0 V 以下に低下しえず、チャンネル電位も一定値に固定される¹⁵⁾。一方、蓄積領域のチャンネル電位は、パルスが V_L のときに表面に蓄積した前記正孔が、埋め込みチャンネル CCD が浅い p ウェルに形成されているためパルスが V_I になっても排除されず残留することにより、 V_L が -5.2 V 以下では低下する³⁾。表面に蓄積する正孔は V_L が低いほど多いので、飽和信号電流も V_L の低下とともに減少することになる。

図 7 は、フォトダイオードの飽和信号電流の V_{sub} (接地された p^+ チャンネルストップに対する n 基板の電位) 依存性を、 V_H をパラメータとして測定したも

写真 1 EIAJ 解像度チャート撮像例
Image of an EIAJ resolution chart.

のである。フォトダイオードの飽和信号電流は、 V_H を低くするか、 V_{sub} を高くすれば減少する¹⁶⁾ことがわかる。したがって、垂直シフトレジスタ内で信号電荷があふれることを防止するためには、 V_H と V_{sub} によりフォトダイオードの飽和信号電流を制限すればよい。たとえば $V_L = -5$ V のときには、 $V_H = 6$ V、 $V_{sub} = 18$ V とすれば、素子の飽和信号電流はフォトダイオード部により決定され、約 180 nA となる。

5.2 解像度特性

EIAJ 解像度チャートの撮像例を写真 1 に示す。垂直限界解像度は 480 TV 本、水平限界解像度は 380 TV 本で、これらの値は画素数より導かれる理論限界値にほぼ一致している。

図 8 と図 9 は MTF (Modulation Transfer Function) の実測値と計算値を示したものであり、図 8 は垂直方向、図 9 は水平方向を示している。実測値は 2 μ m 幅の光スリット (波長 600 nm) を移動させて得られた応答より求めた¹⁷⁾ものであり、計算値は画素ピッチと開口寸法より求めた理論限界値である。

SFPW 構造を用いた本素子は、基板深部で光電変換により発生した電荷が n 基板に吸収され隣接する画素へ混入しないため、理論限界値に近い実測値が得られていることがわかる。これは単板カラー化時にも画素間の混色が極めて少ないことを示しており、SFPW 構造のもうひとつの長所といえる。

5.3 分光感度特性

図 10 は、素子の開口部に対する絶対感度の波長依存性を示したものである。可視光全域にわたって多重干渉による凹凸がなく、かつ高い量子効率を得られていることがわかる。感度のピークは 600 nm 付近にあり、400 nm においても 60% を越える量子効率を得られている。また V_H や V_{sub} を変えても分光感度はほ

図 8 垂直方向 MTF の実測値と計算値
Vertical MTF (measured and calculated).

図 9 水平方向 MTF の実測値と計算値
Horizontal MTF (measured and calculated).

図 10 分光感度特性 (本素子)
Spectral response of the device.

とんど変動しないことがわかる。

本素子の n^- 層の深さは $1.8 \mu\text{m}$ 、 p ウェルの深さは $4.0 \mu\text{m}$ であるが、比較のために試作した n^- 層の浅い素子の分光感度特性を図 11 に示す。この比較用素子の n^- 層の深さは $0.4 \mu\text{m}$ と浅くなっているが、 p ウェルの深さを $2.0 \mu\text{m}$ と浅くすることにより、約 5 V 高い V_{sub} で過剰電荷が n 基板に排出されるようになっている。図 11 を図 10 と比べると、比較用の素

図 11 分光感度特性 (比較用素子)
Spectral response of a device for comparison.

写真 2 100 W タングステンランプ撮像例
Image in the presence of a 100-W tungsten lamp.

子は中長波長領域の感度が低く、また、 V_H や V_{sub} が変わると分光感度が変動することがわかる。

フォトダイオードの n^+ 層のリセット電位は V_H により決まり、また、フォトダイオードに信号電荷が蓄積して行くとともに n^+ 層の電位が低下して行くので、 V_H の変化はフォトダイオードに蓄積している信号電荷量の大小に対応していることになる。比較用の素子では V_H が 4 V 変化すると、例えば 550 nm における感度は約 10% 変化するのに対し、本素子では V_H を変えても感度はほとんど変化しないので、信号電荷量によらずほぼ同一の分光感度が得られることになる。

以上のように n^+-n^-p 構造は、 n^- 領域を厚くすることにより、オーバフロードレインをフォトダイオード下部に設けているにもかかわらず、中波長感度の向上と分光感度の変動の抑圧が図れることがわかる。

5.4 スミア特性

100 W タングステンランプの撮像例を写真 2 に示す。強い光の入射時に過剰電荷が溢れるブルーミングのみならず、画面の上下にわたって白い帯を生じるス

図 12 スミアの波長依存性
Smear level as a function of wavelength.

ミアも充分抑圧されていることがわかる。

図 12 は、 $1/10 V$ (V は撮像部垂直寸法) 角の光スポットが素子に照射されたときのスミアの波長依存性を示したものである。開口率が 34% と高いにもかかわらず、波長 550 nm に対するスミア値は -70 dB であり、650 nm に対しても -67 dB である。

6. む す び

SFPW 構造を用いた 490×510 画素 CCD 撮像素子について述べた。

多画素化に対応するために、深い p ウェルの横方向拡散を積極的に利用することによりフォトダイオード下部の p ウェルを浅くした VOD 構造の報告¹⁸⁾があるが、SFPW 構造は、フォトダイオードのみならず CCD 垂直シフトレジスタをも浅い平坦な p ウェル内に形成することにより横方向拡散の影響を除くアプローチである。

この構造を用いた本撮像素子は、水平画素数が 510 と多画素化が図られているにもかかわらず開口率は 34% と高く、開口率が高いにもかかわらずスミアは -70 dB (550 nm) と低い。また、MTF は画素寸法で決まる理論限界値に近い値が得られ、画素間の干渉も極めて少ない。さらに、 n^+-n^-p 構造フォトダイオードを用いた本素子の分光感度特性は、多重干渉による凹凸がなく、量子効率が高く、また、信号電荷の蓄積による変動もほとんどない。

以上のように固体撮像素子の高性能化を実現した本素子は、単板式カラービデオカメラをはじめとする幅

広い用途が期待される。

本研究を行うにあたり、御指導、御助言をいただいた佐々木副社長、岡野専務、林専務、幸取締役様に深く感謝致します。

(昭和 60 年 7 月 22 日受付, 昭和 61 年 2 月 21 日最終受付)

〔参 考 文 献〕

- 1) 石橋, 伏木: “家庭用ビデオカメラの要求にこたえ, 活発な動きを見せる固体撮像素子と撮像管”, 日経エレクトロニクス, 358, pp. 155-176 (Dec., 1984)
- 2) T. Nagakawa, et al.: “A 580×500 -Element CCD Imager with a Shallow Flat P-Well”, ISSCC Dig. Tech. Papers, pp. 98-99 (Feb., 1985)
- 3) S. Miyatake, et al.: “A Shallow Flat P-Well Structure for Interline-Transfer CCD Image Sensors”, IEEE Trans., ED-33, 4, 458-463 (Apr., 1986)
- 4) W. F. Kosonocky, et al.: “Control of Blooming in Charge-Coupled Imagers”, RCA Rev., 35, 1, pp. 3-24 (Mar., 1974)
- 5) N. Koike, et al.: “An N-P-N Structure 484×384 MOS Imager for a Single-Chip Color Camera”, ISSCC Dig. Tech. Papers, pp. 192-193 (Feb., 1979)
- 6) Y. Ishihara, et al.: “Interline CCD Image Sensor with an Antiblooming Structure”, ISSCC Dig. Tech. Papers, pp. 168-169 (Feb., 1982)
- 7) S. Miyatake, et al.: “An Interline-Transfer CCD Imager with Floating Photodiodes”, IEDM Dig. Tech. Papers, pp. 342-345 (Dec., 1980)
- 8) S. Miyatake, et al.: “A CCD Imager with 580×475 Clock-Line-Isolated Photodiodes”, ISSCC Dig. Tech. Papers, pp. 262-263 (Feb., 1983)
- 9) S. Miyatake, et al.: “Operation and Characteristics of a CLIP Imager”, IEEE Trans., ED-32, 8, pp. 1469-1474 (Aug., 1985)
- 10) P. K. Chatterjee, et al.: “Leakage Studies in High-Density Dynamic MOS Memory Devices”, IEEE Trans., ED-26, 4, pp. 564-576 (Apr., 1979)
- 11) 松長: “2/3”多画素センサ”, テレビ大全, 3-9 (1983)
- 12) 堀居ほか: “CCD 固体撮像素子の小型化”, テレビ大全, 3-10 (1983)
- 13) S. G. Chamberlain: “Profiled Silicon Photodetector for Improved Blue Color and Visible Wavelength Quantum Efficiency”, IEDM Dig. Tech. Papers, pp. 137-140 (Dec., 1979)
- 14) S. Miyatake, et al.: “A CCD Imager on Three Types of P-Wells”, Jpn. J. Appl. Phys., 24, 5, pp. 574-579 (May, 1985)
- 15) W. F. Kosonocky and J. E. Carnes: “Basic Concept of Charge-Coupled Devices”, RCA Rev., 36, 3, pp. 566-593 (Sep., 1975)
- 16) 石原ほか: “縦型オーバーフロー構造 CCD イメージセンサ”, テレビ誌, 37, 10, pp. 782-787 (Oct., 1983)
- 17) 山田ほか: “2048 画素 CCD リニアイメージセンサー”, テレビ学技報, 4, 27, ED 538 (Nov., 1980)
- 18) E. Oda, et al.: “A CCD Image Sensor with 768×490 Pixels”, ISSCC Dig. Tech. Papers, pp. 264-265 (Feb., 1983)