502(V)×600(H)FIT-CCD 撮像素子

正会員 堀 居 賢 樹[†], 正会員 黒 田 隆 男[†]
松 田 祐 二[†], 信 定 俊 英[†]
栗 山 俊 寛[†] 松 本 茂 則[†]

あらまし 502(V)×600(H)画素フレームインタライン転送 CCD (FIT-CCD) 撮像素子を試作し、スミア特性、可変電子シャッタ駆動、および、従来の蓄積駆動の欠点を改良した新フレーム蓄積駆動を中心に検討し、その確認を行った。その結果、スミア特性については、転送周波数依存性との関係を調べ、掃出し周波数を 1MHz で行うことにより 0.0003%と、従来の IT-CCD に比べ大幅な低減効果を得た。電子シャッタについては 1/60, 1/125, 1/250, 1/500, 1/1000, 1/2000 秒のシャッタ速度が可能なことを確認した。新フレーム蓄積駆動として、フレーム残像がなく、高い垂直解像度が得られる電荷制御フレーム蓄積 (CC フレーム蓄積) 駆動を提案し、良好な結果を得た。また、FIT-CCD に伴う、垂直転送効率、信号電流に検討を加え、良好な素子特性を実現した。

1. ま え が き

固体撮像素子は、小型軽量、高性能、長寿命、調整箇所が少ないなど、ビデオカメラ用として最適な特長を持っているため、カメラ一体型 VTR の普及と共に急激な需要の拡大をみせている。これに伴い、CCD 撮像素子の小型高性能化が進み、現在、1/2 インチ撮像素子で水平画素数 510 H のものがその中心となってきている。その中でもインタライン転送方式撮像素子 (IT-CCD) は、感度、S/N 的に優れ、固体撮像素子の中心的地位を占める状況にある。

しかし、スミアについては、家庭用ビデオカメラの実用最低限のレベルは満たしているものの、いっそうの低減が要望されている。また、放送用・業務用ビデオカメラ等への用途を考えたとき、さらに一段の改善が望まれている。

また、固体撮像素子への機能の付加も進み、電子シャッタ機能を取入れたものが発表、あるいは発売されている^{1)~6)}。しかしながら、現時点では固体撮像素子と電子シャッタ機能とを結びつけた報告がほとんどなく、詳細な検討が必要とされる状況にある。

固体撮像素子の駆動は、用途に応じて、フレーム蓄

積とフィールド蓄積のいずれかで駆動される。しかし、フレーム蓄積は垂直の解像度が高くとれるが残像 (フレーム残像) の点で問題がある。一方、フィールド蓄積は残像は解決できるが、解像度が落ちる。そのため解像度が高くとれ、残像のない新しい駆動が待望されている。

我々は IT-CCD 構成に蓄積部を設けることにより、スミアの大幅な低減ができ、新たな機能が付加できるフレームインタライン転送方式撮像素子 (FIT-CCD) を試作し、その基本特性を確認した^{7)~9)}。

今回、この結果を基に画素数 502(V)×600(H)の FIT-CCD を試作し、上記の問題を検討し、良好な結果を得た。本論文では、まず素子の基本構成と構造、駆動について述べ、次に電子シャッタ駆動、新フレーム蓄積駆動の検討を行う。最後に実験結果と特性について述べる。

2. 素子構成と構造

2.1 素子構成

図 1 は試作素子の構成模式図である。撮像部、蓄積部、読出しレジスタ部から構成されている。撮像部は 2/3 インチサイズで 502(V)×600(H)画素をもち、pn 接合ダイオード (PD) からなる光電変換部、4 相駆動埋込み CCD (VBCCD) からなっている。蓄積部は撮像部の VBCCD と同じ段数からなる VBCCD で構成されている。読出しレジスタ部は BCCD で構成され、信号電荷は 2 段ソースフォロフの Floating Diffusion

[†] 松下電子工業株式会社 半導体研究所
“502(V)×600(H) FIT-CCD Image Sensor” by Kenju Horii, Takao Kuroda, Yuji Matsuda, Toshihide Nobusada, Toshihiro Kuriyama and Shigenori Matsumoto (Semiconductor Laboratory, Matsushita Electronics Corporation, Osaka)

図 1 試作素子の構成模式図

A schematic configuration of the FIT-CCD imager.

図 2 画素部の断面構造図

A schematic cross-sectional view of the imaging region.

Amp. から出力される。撮像部上部には、信号電荷以外の電荷を掃き出すための電荷吸収ドレイン部（ドレイン部）が設けてある。

2.2 画素構造

図 2 は画素部の断面構造図である。PD, VBCCD, および VBCCD の転送電極を兼ねた読出しゲート (TG) よりなっている。また、ブルーミング抑制とスミア低減のために、*n*pn 構造による縦型オーバフロードレインを採用している¹¹⁾。低照度において若干認められる残像（低照度残像）をなくすために、フォトダイオードの *n* 層のドナー個数と深さを制御するとともに *p* 層で覆った *pnp* 構造¹²⁾を採用しているため、素子全体としては *pnpn* 構造となっている。

3. 駆動方法

3.1 標準駆動

フォトダイオード (PD) に入射した光は光電変換され、蓄積される。一定の光電変換期間（蓄積期間）の後、蓄積電荷は隣接の VBCCD へ送り込まれるが、基板深部で発生した電荷の一部は VBCCD の内へ入り込み、残存している。この電荷がスミアの原因となるため、この残存電荷（スミア電荷）を掃き出すこと

によりスミアレベルを低減できる。この動作の後、フォトダイオードの信号電荷が隣接した VBCCD へ送られ、短い期間に蓄積部へ転送（フレーム転送）される。蓄積部へ移された信号電荷は、1 ライン毎に読出しレジスタ部へ移され、順次読出される。画像への影響を考慮し、スミア電荷の掃き出し、フォトダイオードからの信号電荷の読出しおよびフレーム転送は、垂直ブランキング期間内に行われる。

スミア電荷の掃き出しは、VBCCD に転送パルス電圧を印加することにより、ドレイン部あるいは、蓄積部から読出しレジスタ部に転送して掃き出される。ドレイン部へ掃き出す場合、撮像部の VBCCD には通常の信号転送とは逆方向の転送パルスが印加される。この時、蓄積部の VBCCD にも転送パルスを印加し、暗電流等の残存電荷をドレイン部へ、あるいは読出しレジスタ部から掃き出す。

読出しレジスタ部を使つての掃き出しは、スミア電荷と信号電荷の転送方向が同一であるため、撮像部の VBCCD と蓄積部の VBCCD とを共通の転送パルスにできる。したがって、この場合駆動が簡単となる。

図 3 は垂直駆動パルスである。T₁ はスミア掃き出し期間、T₂ はフレーム転送期間で、垂直ブランキング期間内に行われる。スミア電荷の掃き出しをドレイン部にするか、読出しレジスタ部を使うかで、T₁ 期間の転送パルスが異なる。

3.2 電子シャッタ駆動

標準テレビ方式での駆動においては、1/60 秒のシャッタ速度でシャッタを切ることと相当する。そのため、動きの速い被写体に対しては画像のぼけが生じる。このような画像に対しても、ぼけが生じないようにするには、標準テレビ方式のなかで、短いシャッタ時間の撮像をすればよい。しかし、このような動作はシャッタ時間（信号蓄積期間）の電荷とシャッタ時間以外の電荷（不要電荷）とを区別し、信号電荷のみを読出す必要がある。したがって、フォトダイオードか

図 3 標準垂直駆動パルス

Standard timing diagram for the vertical transfer.

ら不要電荷を除去した後、シャッタ時間に対応した信号電荷を蓄積し、読出す動作を必要とする。フォトダイオードから不要電荷を除去する方法として、オーバーフロードレインでも可能であるが、FIT-CCD 構成を活かし、VBCCD を使った掃き出し法を用いる場合を検討する。

FIT-CCD では、信号電荷は蓄積部に蓄積され、撮像部の VBCCD にはスミア電荷等の不要電荷しか存在しないため、ここにフォトダイオードの、シャッタ期間外の電荷を移して後、フォトダイオード部での信号電荷の蓄積を行えばよい。撮像部の VBCCD に移された不要電荷は、標準駆動でのスミア電荷掃き出しと同じ動作により掃き出すことができる。こうした動作は、画像に影響を与えることがないように、ブランキング期間内を使って行う必要がある。

表 1 はシャッタ速度と蓄積時間の関係を示す。1/1000、1/2000 秒のシャッタは、シャッタ時間が垂直ブランキング期間内で可能なため、不要電荷の読出し、掃き出しが垂直ブランキング期間内で行える。しかし、シャッタ時間が長くなると垂直ブランキング期間のみで全動作をさせることができなくなる。すなわち、不要電荷をフォトダイオードから隣接の VBCCD に移す動作を垂直ブランキング期間外で行うことが必要となる。この場合、画像に影響を与えないようにするため、水平ブランキング期間内に、シャッタ期間外の電荷を撮像部の VBCCD に移しておき、掃き出しは垂直ブランキング期間に行えばよい。図 4 は電子シャッタ駆動を説明するための図である。最初の読出しパルスで不要電荷を VBCCD へ移し(A)、信号電荷の蓄積にはいる。この後、撮像部の VBCCD へ移された不要電荷は、垂直ブランキング期間を利用して掃

表 1 電子シャッタ速度と蓄積時間の関係
Electronic shutter speeds for integration period.

シャッタ速度	蓄積時間
1/60	1 V
1/125	126 H
1/250	63 H
1/500	31 H
1/1000	16 H
1/2000	8 H

き出される (T_1)。一定の信号蓄積期間 (T_3) の後、信号電荷は撮像部の VBCCD へ移され(B)、蓄積部へフレーム転送される (T_2)。蓄積部へ移された信号電荷は、1 ライン毎に読出しレジスタ部へ移され、順次読出される。不要電荷の掃き出しは、標準駆動のスミア電荷掃き出しと同じく、ドレイン部あるいは読出しレジスタ部を使って行うことができるが、後述するように、掃き出し駆動はドレイン部に行うのが優れている。掃き出しをドレイン部にするか、読出しレジスタ部を使うかで、 T_1 期間の転送パルスが異なる。ドレイン部へ掃き出す場合、 T_2 期間以外、転送ゲート ϕ_{AB} は止め、撮像部の VBCCD は、ドレイン部方向への転送を行わせておくことにより、不要電荷掃き出し能力を上げることができる。一方、蓄積部の VBCCD の不要電荷掃き出しは、読出しレジスタ部方向でよい。

3.3 電荷制御 (CC) フレーム蓄積駆動

固体撮像素子の駆動は、フレーム蓄積駆動とフィールド蓄積駆動があるが、前述したように、フレーム蓄積駆動は垂直の解像度が高くとれるがフレーム残像で

図 4 電子シャッタ駆動動作図
Operating principle of the electronic shutter mode.

問題があり、フィールド蓄積駆動は残像は良いが、垂直の解像度が落ちるという問題がある。そのため解像度が高く、残像のない新しい駆動を検討した¹³⁾。

フレーム蓄積で問題となるフレーム残像は、2フィールドにわたって信号電荷が蓄積されるために起こる。したがって、フレーム残像を抑えるため、フレーム期間の信号蓄積を行わないでフィールド期間で行うようにする。この場合、フォトダイオードから信号を讀出す前か後に、従来は次のフィールドで讀出していたもう一方の電荷をドレイン部へ掃き出す。掃き出しについては、スミア電荷の掃き出しや電子シャッタ駆動と同じ考えで行える。この駆動¹³⁾¹⁴⁾を信号電荷を制御したフレーム蓄積駆動（Charge Controlled フレーム蓄積駆動；CC フレーム蓄積駆動）と呼ぶことにする。この駆動は、フォトダイオードの一方の信号を捨てることになるため、感度としては1/2に落ちる。図5はCCフレーム蓄積駆動を説明するための図である。奇数・偶数フィールドで信号電荷を讀出す前に、もう一方の蓄積電荷をドレイン部に掃き出すことにより可

図5 CC フレーム蓄積駆動
Charge Controlled frame integration mode.

図6 垂直駆動パルス（電子シャッタ+CC フレーム蓄積駆動）
Vertical transfer pulses for the electronic shutter mode and CC frame integration mode.

能となる。図6は電子シャッタ駆動と組合せた場合の垂直駆動パルスで、掃き出しはドレイン部に行っている。まず、シャッタ時間外の不要電荷をVBCCDへ移す(A)。次に、掃き出し期間 T_1 の前に、一方の蓄積電荷をVBCCDに移し(B)、掃き出し期間で掃き出す。その後、必要なフィールドの信号電荷を讀出し(C)、蓄積部へフレーム転送する。

4. 試作プロセス

本素子は、*n*pn 構造による縦型オーバフロードレイン構造をとっているので、*n* 型基板に2段階の *p* ウェル形成を行っている。最小寸法 $2\mu\text{m}$ 、2層ポリシリコンプロセスを用いて試作した。また、欠陥の発生を抑えるため、イントリンシングゲッタ¹⁵⁾をはじめ、必要な段階においてゲッタリングプロセスを採用している。*n* 型基板としては、ウェハの不純物濃度の不均一性を反映して飽和光量以上で発生する固定パターンノイズを抑制するため、*n/n* 構造のエピウェハを用いている¹⁶⁾。

写真1は試作したFIT-CCD撮像素子のチップ写真である。チップサイズは、 $12.7\text{mm(V)} \times 10.28\text{mm(H)}$ である。

5. 素子特性

5.1 スミア特性

スミアレベルは、通常1/10 V スポット光を照射し、スポット光像の信号に対するスポット光上下に現れるスミア信号の比として求める。しかし、FIT-

写真1 試作素子のチップ写真
A photograph of the fabricated imager.

図 7 スミア特性

A smear level versus the transfer frequency.

CCD ではレベルが低く、測定が困難である。スミアレベルは入射光量と大きさに比例する¹⁷⁾ことを利用し、飽和光量の 10 倍で、3/10 V のスポット光を用いて測定し、1/10 V の値に換算した。

測定は簡単のため、読出しレジスタ部にスミア電荷を掃き出す垂直転送パルスを用いて行った。したがって、撮像部、蓄積部および両部の間の転送ゲート (ϕ_{AB}) に図 3 で示したような共通の垂直転送パルスを用いた。また、掃き出し期間の転送パルスの周波数は 1 MHz に選んだ。

図 7 は、フレーム転送周波数 500 kHz、1 MHz に対するスミアレベルの測定結果を示す。比較のため、同一画素数をもつ IT-CCD のデータも示している。図から明らかなように、スミアレベルは、フレーム転送周波数が高くなるにつれ低くなっている。CCD 撮像素子のスミアレベルは、高輝度な光が入射している PD の近くを通過する時間に比例するため、転送周波数に比例して減少することになる。図から、FIT-CCD では、IT-CCD より著しく低減していることがわかる。1 MHz のフレーム転送周波数で $\sim 0.0003\%$ のスミアレベルが得られる。

5.2 解像度

フィールド蓄積駆動、フレーム蓄積駆動、CC フレーム蓄積駆動について解像度特性の差異を測定した。CC フレーム蓄積駆動の不要電荷はドレイン部へ掃き出す駆動で行った。これは、掃き出し電荷量が多くなると、読出しレジスタ部の掃き出し能力が不足してくることによる。

撮像素子の解像度特性は、照射された白黒パターンの空間周波数に対する出力信号の大きさとして表せる

図 8 CTF 特性

Vertical CTF characteristics.

写真 2 撮像例

- (a) フィールド蓄積駆動
- (b) CC フレーム蓄積駆動、フレーム蓄積駆動

A reproduced image.

(a) field integration mode, (b) CC frame integration mode, frame integration mode.

(振幅応答特性: Contrast Transfer Function, CTF).

図 8 は、方形波チャートを使用したときの CTF を垂直方向について、フィールド蓄積駆動、フレーム蓄積駆動、CC フレーム蓄積駆動について示す。フレーム蓄積駆動と CC フレーム蓄積駆動とでは、CTF の差は認められない。限界解像度における CTF は、フレーム蓄積駆動、CC フレーム蓄積駆動で $\sim 60\%$ である。

写真 2 は解像度チャートの撮像例である。フレーム蓄積駆動、CC フレーム蓄積駆動では解像度が高くえられることがわかる。

写真 3 はフレーム蓄積駆動と CC フレーム蓄積駆動

写真 3 撮像例

(a) CC フレーム蓄積駆動

(b) フレーム蓄積駆動

A reproduced image.

(a) CC frame integration mode, (b) frame integration mode.

の、動く被写体に対しての解像度（動解像度）を比較した撮像例である。CC フレーム蓄積駆動では、動解像度が向上していることがわかる。これは、フレーム残像が改善されるためで、フィールド蓄積駆動と等しい動解像度が得られている。

5.3 電子シャッタ

電子シャッタ駆動での掃き出しは、CC フレーム蓄積駆動と同じ理由からドレイン部に行った。駆動の確認は 1/60, 1/125, 1/250, 1/500, 1/1000, 1/2000 秒

について行った。

写真 4 は 1/60, 1/125, 1/250, 1/500, 1/1000 秒の電子シャッタ速度に対する回転被写体の撮像例である。1/60 の電子シャッタ速度では、スポット光像が大きく広がっているが、シャッタ速度が速くなるにつれ、スポット光像の広がり小さくなっていく。1/1000 の電子シャッタ速度では、完全なスポット光として撮像されていることがわかる。

図 9 に 1/60 秒と 1/1000 秒に対する光電変換特性を示す。飽和以下では両者でほとんど差がないが、飽和露光量以上で 1/1000 秒の方が傾きが大きく、ブルーミング抑制能力が低下していることがわかる。電子シャッタ駆動では、シャッタ速度が速くなるにつれ、信号蓄積時間が短くなり、必要な信号量を得るため入射光量を多くしなければならなくなる。すなわち、必要な信号量の光電変換を短時間に行わせることになる。このため、ブルーミング抑制能力が変化し、特に飽和露光量以上での光電変換特性が変わってくるようになると考えられる。1/60 秒と同じブルーミング抑制能力は、Si 基板と κ -well 間の印加電圧を高くすることにより維持できることを確認した。

5.4 垂直転送効率

図 10 は垂直転送効率（全段）のフレーム転送周波数依存性を示す。周波数が高くなるにつれ、垂直転送効率劣化する。1 MHz 程度の周波数から垂直転送効率劣化が始まることがわかる。この垂直転送効率劣化は、転送周波数が上がるにつれ、印加転送パルス波形が崩れてくるためと考えられ、転送電極の抵抗、容量により変わることを確かめた。たとえば、転送電極に使用しているポリ Si のシート抵抗が小さくなるに従い、高い周波数まで垂直転送効率劣化が起らなくなる。図 10 はポリ Si のシート抵抗値 $30 \Omega/\square$ の

写真 4 電子シャッタ撮像例

Reproduced image.

(a) 1/60 sec, (b) 1/125 sec, (c) 1/250 sec, (d) 1/500 sec, (e) 1/1000 sec.

図 9 光電変換特性
Light transfer characteristics.

図 10 垂直転送効率の転送周波数依存性
Vertical transfer efficiency versus frame transfer frequency.

図 11 飽和信号電流の転送周波数依存性
Saturation signal current versus frame transfer frequency.

場合の結果で、2 MHz で 96% 以上の垂直転送効率が得られている。また、この結果より、不要電荷の掃き出しについても、周波数を 2 MHz 程度以下に選ぶのが良いと考えられるが、次に述べる信号電流の周波数依存性を考慮する必要がある。

写真 5 撮像例
A reproduced image with an intense light spot.

表 2 素子特性まとめ
Specifications and characteristics.

項 目	仕様・特性
光 学 系	2/3 インチ
画 素 数 (V×H)	502×600
画素寸法 (V×H)	13.5×15.5 μm
構 造	<i>pnpn</i> 構造
飽和信号電流	400 nA
ダイナミックレンジ	70 dB
垂直解像度	480 TV本 (フレーム) 350 TV本 (フィールド)
水平解像度	420 TV本
ス ミ ア	0.0003% (1 MHz)
残 像	1%以下

5.5 信号電流

図 11 は飽和信号電流のフレーム転送周波数依存性を示す。1 MHz までは周波数依存はほとんどないが、1 MHz を越えると飽和信号電流が低下する。特に、1 MHz を越えると急激に低下する。500 kHz で 400 nA の飽和信号電流が 1.5 MHz になると、300 nA まで下がっている。飽和信号電流の低下についても、垂直転送効率の劣化と同じ原因であると考えられ、転送周波数が上がるにつれ、印加転送パルス波形が崩れてくるためと考えられる。図 11 はポリ Si のシート抵抗値 30 $\Omega/\square$ の場合の結果であるが、特性に及ぼす影響は飽和信号電流に対する方が大きく、2 MHz では 1 MHz 以下の転送周波数の 1/2 程度の飽和信号電流に低下してしまっている。したがって、この結果から、フレーム転送周波数、不要電荷の掃き出し周波数を 1 MHz 程度以下に選ぶのが良いと考えられ、垂直転送

効率も問題のない領域である。

写真5は試作素子の撮像例である。

6. む す び

表2は素子特性をまとめたものである。

以上述べてきたように、2/3インチサイズで、502(V)×600(H)画素FIT-CCD撮像素子を開発した。水平解像度420TV本、スミア0.0003% (110dB)の特性を実現した。また、1/60、1/125、1/250、1/500、1/1000、1/2000秒の電子シャッタ速度が可能なことを確認、可変電子シャッタ動作が可能となった。また、フレーム残像がなく、高い垂直解像度が得られる新蓄積駆動、CCフレーム蓄積駆動を検討し、有効な結果の確認ができた。

FIT-CCDにおける電子シャッタ動作は、ビデオカメラだけでなく、メカニカルシャッタ不要の電子スチルカメラへの応用が可能となり、今後の展開が期待できる。

終わりに、本研究を進めるにあたり終始有益な御指導、御助言をいただいた当研究所 寺本所長、ならびに関係各位に感謝します。

。(昭和62年3月31日受付、昭和62年8月3日最終受付)

〔参 考 文 献〕

- 1) 海瀬ほか：“電子シャッタ機能付放送用 CCD カメラ”，テレビ全大，pp.99-100 (1986)。
- 2) S. Ikeda, et al.: “Recent Development of a Broadcast-Quality CCD Camera”, SMPTE Journal, **95**, pp. 1158-1165 (Nov. 1986)。
- 3) S. Ikeda, et al.: “CCD Camera Designed for Fast-Moving Scenes”, Journal of Electronic Engineering, pp. 32-35 (Mar., 1987)。
- 4) カメラ1体型 VTR (NV-M21; 松下) 取扱説明書 (1986)
- 5) 伊沢ほか：“可変電子シャッタ付 TSL 撮像素子”，テレビ学技報，ED87-11 (1987)
- 6) S. Nishizawa, et al.: “Solid State Imager Implementing Sensitivity Control Function on Chip”, SPIE, Proceedings 765-08, **765** (Jan., 1987)
- 7) K. Horii, et al.: “A New Configuration of CCD Imager with a Very Low Smear Level”, IEEE Electron Devices Lett., **EDL-2**, 12, pp. 319-320 (Dec., 1981)
- 8) K. Horii, et al.: “A New Configuration of CCD Imager with A Very Low Smear Level -FIT-CCD Imager”, IEEE Trans., **ED-31**, 7, pp. 904-909 (July, 1984)
- 9) 堀居ほか：“小形 CCD 固体撮像素子の検討”，テレビ誌，**37**, 10, pp. 788-794 (Oct., 1983)
- 10) 黒田ほか：“FIT-CCD 撮像素子”，テレビ全大，2-8, pp. 35-36 (1982)
- 11) 石原ほか：“縦型オーバーフロー構造インターライン CCD イメージセンサ”，テレビ学技報，ED-624, pp. 19-24 (Mar., 1982)
- 12) 寺西ほか：“*ganp* 構造フォトダイオードを用いた IL-CCD センサの残像特性”，テレビ全大，3-7, pp. 45-46 (1981)
- 13) 堀居ほか：“502(V)×600(H) FIT-CCD 撮像素子”，テレビ学技報，ED87-9, pp. 19-24 (Feb., 1987)
- 14) 志村ほか：“擬似フィールド蓄積 CCD カラーカメラ”，テレビ学技報，ED87-12, pp. 37-42 (Feb., 1987)
- 15) 栗山ほか：“小型 CCD 撮像素子における基板構造”，テレビ全大，3-6, pp. 49-50 (1984)
- 16) Y. Hiroshima, et al.: “Elimination of Fixed Pattern Noises in Super-8 Format CCD Image Sensors by the Use of Epitaxial Wafers”, IEDM Tech. Digest, pp. 32-35 (Dec., 1984)
- 17) 松本ほか：“インタライン転送方式 CCD におけるスミアとその低減化構造”，信学技報，ED82-11, pp. 27-32 (May, 1982)

ほり い けんじゅ
堀居 賢樹 昭和46年、大阪大学大学院博士課程修了。同年、同大学職員。48年、松下電子工業(株)に入社し、現在に至る。固体撮像素子の研究開発に従事。工学博士。正会員。

まつもと しげのり
松本 茂則 昭和52年、京都大学工学部電子工学科修士課程修了。同年、松下電器産業(株)に入社。53年より、松下電子工業(株)半導体研究所にて、固体撮像素子の開発に従事。現在、同社メモリー事業部 CCD 設計技術部に勤務。

のぶきだ としひで
信定 俊英 昭和60年、岡山大学大学院工学研究科修士課程修了。同年、(株)松下電子工業に入社。総合研究所にて、固体撮像デバイスの研究開発に従事。

まつだ ゆうじ
松田 祐二 昭和53年、大阪府立茨木工業高等学校電子工学科卒業。同年、松下電子工業(株)に入社。半導体研究所を経て、現在、同社メモリー事業部 CCD 設計技術部に勤務。2次元固体撮像素子の研究開発に従事。

くろだ たかお
黒田 隆男 昭和53年、大阪大学大学院博士課程修了。同年、松下電器産業(株)に入社。同年より、松下電子工業(株)に勤務。半導体光物性、固体撮像素子の研究開発に従事。工学博士。正会員。

くりやま としひろ
栗山 俊寛 昭和55年、岡山大学電子工学科卒業。同年、松下電器産業(株)に入社。56年、松下電子工業(株)半導体研究所に配属。固体撮像素子のプロセス開発に従事。現在、同社メモリー事業部 CCD 設計技術部に勤務。