poly-Si 薄膜トランジスタ走査回路を集積化した a -Si/ a -SiC ヘテロ接合密着型イメージセンサ

岡 秀 明[†], 竹 下 哲 義[†],
竹 中 敏[†], 長谷川 和 正[†],
国 井 正 文[†], 正会員 栗 原 一[†]

あらまし poly-Si TFT により構成された走査回路と、 p 型 a -SiC:H, i 型 a -Si:H, n 型 a -SiC:H を積層した pin 型フォトダイオードを同一基板上に集積した密着型イメージセンサの素子特性を評価した。その結果、上述のフォトダイオード構造を採用することにより明暗比 5 桁以上が得られ、 n 型 a -SiC:H を用いることが暗電流の低減および耐熱性の向上に効果があることがわかった。さらに、イメージセンサの残像特性に関しては、 i 層および n 層の膜厚等を最適化することで、4%未満の低い残像率を得た。また、分光感度特性、光電変換特性においても好結果を得た。さらに、60°C、1,000 時間の駆動試験でも特性の劣化がなく、高い信頼性も確保できた。これらの特性は、CCD 型イメージセンサの特性と比べても遜色がない。

1. ま え が き

密着型イメージセンサは、光学系の設計や調整が容易で、コンパクトにまとまるため、ファクシミリ、イメージスキャナやインテリジェント複写機等の画像入力部として注目され、実用化が進んでいる。

この密着型イメージセンサとしては、CCD を複数個配列して密着型としたもの^{1)~3)}、CdS-CdSe などのカルコゲナイド材料を用いたもの⁴⁾⁵⁾、そして、最近特に注目されている非晶質シリコンを受光部に用いたもの^{6)~8)}などが報告されている。これらの密着型イメージセンサは、CCD を除いて、受光部と外付けの走査駆動用 IC 等から構成されている。

我々は、受光部に水素化非晶質シリコン (a -Si:H) フォトダイオード、走査回路に多結晶シリコン (poly-Si) 薄膜トランジスタ (TFT) を用い、1 本の基本チップ (1.41 mm×116 mm, 8 画素/mm, 画素数 867 ピ

ット) 上に集積化することで、走査駆動用の外付け IC や受光部と IC を結ぶ多数のワイヤーボンディングを必要とした従来型の欠点を補った密着型イメージセンサを実現した^{9)~12)}。写真 1 にその外観写真を示す。写真下が基本チップ 1 本を用いた A 6 サイズ密着型イメージセンサモジュールであり、写真中央が基本チップ 2 本をインラインに配置した A 4 サイズ密着型イメージセンサモジュールである。また、写真上は光学系も組み込んだ A 4 サイズ密着型イメージセンサモ

写真 1 外観写真

Photograph of the contact-type image sensor.

[†] セイコーエプソン株式会社

"Completely Integrated a -Si/ a -SiC Heterojunction Contact-type Linear Image Sensor with Poly-Silicon T. F. T. Drivers" by Hideaki Oka, Tetsuyoshi Takeshita, Satoshi Takenaka, Kazumasa Hasegawa, Masafumi Kunii and Hajime Kurihara (Seiko Epson Corp., Nagano)

ニットである。

本稿では、受光部に p 型 $a\text{-SiC:H}$, i 型 $a\text{-Si:H}$, n 型 $a\text{-SiC:H}$ を積層した pin 型フォトダイオードを採用した前記素子構成から成る密着型イメージセンサにおいて残像特性、光電変換特性をはじめとする諸特性に好結果が得られたので報告する。

2. 素子構成

基本となる A6 サイズ素子チップは、867 段の走査回路（シフトレジスタ）、8 画素/mm の受光素子（ $a\text{-Si:H}$ フォトダイオード）と各画素に設けられたスイッチから成り、走査回路と画素スイッチは poly-Si TFT で形成されている。走査回路は CMOS 構造を

図 1 A4 サイズセンサ素子構成図
Configuration of A4 size image sensor.

採用し、最大動作周波数 2 MHz の高速駆動も可能となっている¹⁰⁾。

A4 サイズセンサの場合、A6 サイズの基本チップ 2 本をインラインに配置しているが、図 1 の素子構成図に示すように、各チップのビデオライン (VL I, VL II) 間と、走査回路のエンドパルス出力部 (EP) と次のチップのスタートパルス入力部 (SP) の間を、2 本のボンディングワイヤ (a) (b) で結線することで、画像出力は全ビットが順次出力される。

基本動作は、MOS 型のイメージセンサ¹³⁾と同様であり、走査回路により各画素（フォトダイオード）のスイッチが順次選択され、蓄積時間内に照射された光量に比例した電流が画像出力信号として外部に取り出される。外部回路は、CMOS レベル (0 V ~ +5 V) 信号をセンサ素子駆動レベル (-12 V ~ +5 V) に変換するレベルシフト回路と、画像出力信号の増幅器と積分器などから構成されている。

3. 素子構造

本密着型イメージセンサで採用している素子構造、およびその製造プロセスを図 2 に示す。走査回路は、低消費電力、高速駆動のために CMOS 構造を採用している。製造プロセスを以下簡単に説明すると、まず、石英基板上に減圧 CVD 法で多結晶シリコン (poly-Si) 膜による薄膜トランジスタ (TFT) を形成し、続いて、 SiO_2 による層間絶縁膜を形成する (1~4)。その後、受光部密電極として ITO 膜を形成し (5)、プラズマ CVD 法で p 型 $a\text{-SiC:H}$, i 型 $a\text{-Si:H}$

図 2 素子製造プロセス
Manufacturing process of the image sensor.

Si : H, n 型 a -SiC : H を積層してフォトダイオードを作製し(6), コンタクトホールをあけ, 受光部上部電極と配線を兼ねて Al-Si-Cu 膜の形成を行う(7). そして最後に, 保護層を設ける構造としている(8).

4. 素子特性

4.1 フォトダイオードの静特性

図3に a -Si : H フォトダイオードの断面図を示す. フォトダイオードは p 型 a -SiC : H, i 型 a -Si : H, n 型 a -SiC : H を積層した pin 構造を採用している.

図4にフォトダイオードの I - V 特性を示す. 暗電流は 10^{-13} A/mm² のオーダーであり, 550 nm の光を $10 \mu\text{W}/\text{cm}^2$ 照射した場合の明暗比は5桁以上得られ

図3 フォトダイオードの断面図
Cross-sectional view of the photodiode.

図4 フォトダイオードの I - V 特性
 I - V characteristics of the photodiode.

ている.

図5にはフォトダイオードのエネルギー準位の模式図を示す. p 型 a -SiC : H 層が ITO 電極からの電子の注入を阻止し, n 型 a -SiC : H が Al 電極からの正孔の注入を阻止することにより, 低暗電流を実現している. また, 印加電圧が 0 V 時にも光電流の低下がほとんどないことから, p 型 a -SiC : H 層および n 型 a -SiC : H 層は, 光キャリアに対しては障壁とならずに電極からのキャリアの注入のみを阻止する働きがあることがわかる.

また, n 型 a -SiC 層には, 上述のようなキャリア注入阻止層としての役割の他に, 以下に述べるような耐熱性を向上させる効果もあることがわかった. 図2に示したように, フォトダイオードの上部電極は, 配線を兼ねて Al で形成されるが, Al を電極材とした場合, a -Si : H と 200°C 程度の比較的低温で反応し, 暗電流が大幅に上昇する現象が報告されている¹⁴⁾. しかし, 実際のプロセスでは, フォトダイオード形成後に, 保護層を設ける工程等で熱処理が加わるために, 少なくとも 200°C 以上の耐熱性が望まれる. そこで,

図5 フォトダイオードのエネルギー準位図
Energy-level diagram of the photodiode.

図6 暗電流特性
Dark current vs. bias voltage.

Alを電極材として、*pin*構造の*n*層に、*n*型*a*-Si:Hを用いた場合と、*n*型*a*-SiC:Hを用いた場合の暗電流の初期特性と240℃、60分の熱処理を行った後の特性を調べた。その結果を図6に示す。*n*型*a*-Si:Hを用いた場合は、*n*型*a*-SiC:Hと比べて、まず初期の暗電流が印加電圧5Vで1桁以上高く、熱処理によって暗電流が大幅に上昇するのに比べ、*n*型*a*-SiC:Hを用いた場合は、熱処理後の暗電流特性の劣化が非常に小さいことがわかる。

以上述べたように、図3に示したフォトダイオードの素子構造を採用することによって、電極からのキャリアの注入を阻止し低暗電流を実現し、明暗比5桁以上が得られた。特に、*pin*構造の*n*層に*n*型*a*-SiC:Hを用いることによって、*n*型*a*-Si:Hを用いた場合と比べて、暗電流を1桁以上低減できること、耐熱性が向上することがわかった。

4.2 イメージセンサの動特性

図1に示した素子構成を有するイメージセンサを駆動した場合の動特性を以下に述べる。

(1) 残像特性

残像特性は、光源として赤色LED(660nm)を使用し、LEDをパルス状に点灯させて、1line蓄積後の明出力電圧を読み取り、続いてLEDをoffにした状態で1line蓄積後の暗出力電圧をくり返し読取る方法で測定した。なお、残像率は明出力電圧(約1V)に対する暗出力電圧の比をもって定義した。

図7は、読取り速度10ms/lineで駆動した場合の残像特性の測定結果を、縦軸をセンサ出力電圧、横軸をLED off後の時間にしてプロットしたものである。10ms後(1line蓄積後)の残像率は4%未満、20ms後は1%台であり、良好な残像特性が得られている。

図7 残像特性

Photo response-lag of the image sensor.

なお、残像率には光源の波長依存性があり、赤色LEDを用いた場合、残像率が大きくなる傾向がある。発光波長の短いLED、例えば、黄色LEDを光源にした場合、10ms後の残像率は3%程度になり若干小さくなる。

図8および図9は、残像率とフォトダイオード構造との関係を示したもので、図8は*n*型*a*-SiC:H層膜厚依存性を、図9は*i*型*a*-Si:H層膜厚依存性を示す。いずれも、膜厚を薄くすることにより残像率も単調に減少する傾向にある。*i*型*a*-Si:H層膜厚に関しては、膜厚を1μmから0.8μmに変えることにより残像率が比較的大きく低下する傾向がある。なお、*i*型*a*-Si:H層の膜厚を少なくとも0.8μm程度まで薄くしても、図4に示したように暗電流は低く抑えられている。また、*n*型*a*-SiC:H層の膜厚に関しても、膜厚を薄くするほど、残像率が小さくなる傾向があるが、膜厚を300Å未満にすると、暗電流が増加する傾向を示すため、300~500Å程度の膜厚が望

図8 残像の*n*型*a*-SiC:H層膜厚依存性
Photoresponse-lag dependence on the *na*-SiC:H layer thickness.

図9 残像の*i*型*a*-Si:H層膜厚依存性
Photoresponse-lag dependence on the *ia*-Si:H layer thickness.

図 10 残像と読取り速度の関係
Relations between photoresponse-lag and scanning speed.

図 11 分光感度特性
Spectral response of the image sensor.

ましい。

以上述べたように、 i 層および n 層の膜厚等を最適化することで、フォトダイオードの明暗比 5 桁以上を維持したまま、4%未満の低い残像率を実現した。

図 10 は、蓄積時間を 1~10 ms の範囲で変えた場合の残像率の変化を、読取り回数を横軸にプロットしたものである。1 ms/line の高速読取り時でも残像率は 5%未満と低く、残像成分による画質の劣化は問題とならないレベルにある。

(2) 光電特性

図 11 に分光感度特性を示す。可視光域で比較的ブロードな特性を有している。特に、450 nm 付近での光感度の大きな落ち込みを p 型 a -SiC:H 層のバンドギャップを広げたことによる窓効果¹⁵⁾で防いでいる。

図 12 γ 特性
Relations between the light intensity and the output voltage of the image sensor.

(a) 光感度

(b) 暗出力電圧

図 13 イメージセンサの信頼性
Output sensor voltage stability as a function of time (solid line: dark place, broken line: light illuminated). (a) photo, (b) dark.

図12にセンサ出力の光電変換特性を示す。低光量域から $10 \mu\text{W}/\text{cm}^2$ 付近まで高い直線性を示し、 γ 値はほぼ1に近い値を示している。

(3) 信頼性

図13にイメージセンサの信頼性試験の結果を示す。イメージセンサを 60°C の暗所および明所（光量約 500 lx ）で実際に駆動して、光感度および暗出力電圧の変化を調べた。1000時間駆動後も光感度、暗出力電圧とも変動幅は小さく、特に光感度の変動は $\pm 10\%$ 以内に入っており、信頼性は充分に確保されている。

最後に、イメージセンサの基本特性を表1に示す。

表1 密着型イメージセンサ特性
Characteristics of the contact-type image sensor.

項 目	記号	規 格			単位
		最小	標準	最大	
感 度	S		2.85		V
均 一 性	U			± 10	%
飽和出力	V_E	2.0			V
オフセット電圧	V_F	-200		50	mV
暗時出力	V_D	V_F-100		V_F+100	mV
γ 値	R	0.95			
スキャン スピード	A 4		10		ms /line
	A 6		5		

*測定条件： $T_a=25^\circ\text{C}$ $V_+=12 \text{ V}$, $V_{DD}=5 \text{ V}$, $V_{SS}=-12 \text{ V}$
 $\phi \text{ CL}=100 \text{ kHz}$ (周期 $10 \mu\text{s}$), $\phi \text{ DIS}=200 \text{ kHz}$ (リセット時間 $1.5 \mu\text{s}$), $\phi \text{ SP}$ =パルス, 蓄積時間($t(\text{INT})$)=10 ms
 光源=黄色 LED 光源 ($\lambda_{\text{peak}}=567 \pm 5 \text{ nm}$), 光量= $10 \mu\text{W}/\text{cm}^2$

写真2 読取り画像

Reproduced image picked up by the contact-type image sensor.

4.3 画像特性

写真1に示したA4サイズ密着型イメージセンサユニットで調べた 4 lp/mm の MTF は、通常部で約80%、2本の基本チップ接続部両端の2画素で約70%とれている¹²⁾。光源は、黄色 LED アレイ (1本) を用い、セルフォックレンズアレイ SLA 20 (日本板硝子(株)製)によって、センサ面に1:1に結像される構造になっている。なお、上述の MTF は、光学系の MTF 劣化を含んだ値である。

写真2に読取り画像を示す。読取り画像は、センサの出力信号を6ビット(64階調)でA/D変換し、フレームメモリにいったん蓄積後、ビデオモニタ(シバソク社製, CMM 20-11)上に出力したものである。光源は黄色 LED アレイ(1本)、レンズはセルフォックレンズアレイ SLA 20、テストチャートには画像電子学会ファクシミリテストチャート No.2を用いた。

5. む す び

poly-Si TFTにより構成された走査回路と p 型 $a\text{-Si}:\text{H}$, i 型 $a\text{-Si}:\text{H}$, n 型 $a\text{-SiC}:\text{H}$ を積層した pin 型フォトダイオードを同一基板上に集積した密着型イメージセンサの素子特性を評価した。

その結果、

- (1) フォトダイオードの静特性として、明暗比5桁以上を得た。特に、 pin 構造の n 層に n 型 $a\text{-SiC}:\text{H}$ を用いることによって、 n 型 $a\text{-Si}:\text{H}$ を用いた場合と比べて、暗電流を1桁以上低減できること、耐熱性が向上することがわかった。
- (2) イメージセンサの残像特性に関しては、 i 型 $a\text{-Si}:\text{H}$ 層および n 型 $a\text{-SiC}:\text{H}$ 層の膜厚等を最適化することで、4%未満の低い残像率を得た。
- (3) 分光感度特性、光電変換特性においても好結果を得た。
- (4) 60°C 、1,000時間の駆動試験でも特性の劣化がなく、高い信頼性が確保された。

ことを確認した。これらの特性は CCD 型イメージセンサの特性¹³⁾と比べても遜色がない。

最後に、本密着型イメージセンサの開発に際して、全面的にご協力載っているセイコーエプソン(株)新技術開発部、そして日頃有益なご指導を載っている同研究開発部の皆様に感謝いたします。

(昭和62年3月27日受付, 昭和62年8月10日再受付)

〔参 考 文 献〕

- 1) 首藤ほか：テレビ学技報, ED 679, p. 37 (1982)
- 2) 前村ほか：テレビ学技報, ED 681, p. 49 (1982)
- 3) 首藤ほか：テレビ学技報, ED 890, p. 43 (1985)
- 4) 小宮ほか：信学論(C), J64-C, 7, p. 428(1981)
- 5) 由上ほか：画像電子学会予稿, 84-05-8, p. 1 (1984)
- 6) T. Hamano, et al.: Jpn. J. Appl. Phys., Suppl. 21-1, p. 245 (1982)
- 7) 鈴木ほか：テレビ学技報, ED 738, p. 13 (1983)
- 8) 金子ほか：信学技報, ED 84-81, p. 83 (1984)
- 9) S. Morozumi, et al.: Extended Abstracts of the 16th Conference on Solid State Devices and Materials, Kobe, p. 559 (1984)
- 10) S. Morozumi, et al.: IEEE Trans., ED-32, 8, p. 1546 (1985)
- 11) 両角ほか：信学技報, ED 85-30, p. 1 (1985)
- 12) 竹下ほか：テレビ学技報, ED 983, p. 17 (1986)
- 13) 高村ほか：National Tech. Report, 21, 6, p. 692 (1975)
- 14) 内田ほか：第 31 回応物春季予稿集, 1 p-Q-6, p. 383 (1984)
- 15) Y. Tawada, et al.: Solar Energy Materials, 6, 3, p. 299 (1982)

おか ひであき
岡 秀明 昭和 57 年, 名古屋大学理学部物理学科卒業。同年, セイコーエプソン(株)に入社。現在, 同社研究開発部に勤務し, 固体撮像素子の研究開発に従事。正会員。

たけした てつよし
竹下 哲義 昭和 56 年, 早稲田大学大学院理工学研究科修士課程修了。同年, セイコーエプソン(株)に入社。現在, 同社研究開発部に勤務し, 固体撮像素子の研究開発に従事。

たけなか さとし
竹中 敏 昭和 57 年, 金沢大学大学院工学研究科電子工学専攻修士課程修了。同年, セイコーエプソン(株)に入社。現在, 同社研究開発部に勤務し, 固体撮像素子の研究開発に従事。

は せ がわ かず まさ
長谷川和正 昭和 57 年, 大阪大学基礎工学部物性物理工学科卒業。同年, セイコーエプソン(株)に入社。現在, 同社研究開発部に勤務し, 固体撮像デバイスの研究開発に従事。

くに い まさふみ
国井 正文 昭和 59 年, 早稲田大学大学院理工学研究科修士課程修了。同年, セイコーエプソン(株)に入社。現在, 同社研究開発部に勤務し, 固体撮像素子の研究開発に従事。

くりはら はじめ
栗原 一 昭和 54 年, 東京工業大学大学院化学専攻修士課程修了。同年, セイコーエプソン(株)に入社。同社研究開発部に勤務し, 現在に至る。薄膜半導体デバイス, 非晶質半導体材料, イメージ・センシングデバイスの研究に従事。