2. 高密度プロセス技術の動向

正会員 広島 義光[†],
田中 浩司[†]

松本 茂則[†]

1. ま え が き

LSI デバイスの高集積化，高性能化は微細加工技術の進展とともに進められてきた．1970 年，ベル研究所の W.S. Boyle らによって考案された CCD は，熱的に非平衡状態にあるキャリアを半導体基板表面あるいはバルク内で順序良く移動させる点に特徴がある．ライフタイムを巧みに利用したこの電荷転送機能が今日の CCD 固体撮像素子の基本をなしている．

その後，画素数の増加とともに固体撮像素子の画質が問題となり，この改善に力が注がれた¹⁾．現在，CCD 撮像素子の画素数は 30 万～40 万個におよび，デザインルールでは 1 M～4 MDRAM に匹敵する超 LSI デバイスとなっている．しかも CCD 撮像素子は視覚に訴える画像メモリーであり，1 つの画素欠陥も許されない．S/N 的にも LSI メモリーとは比較にならないほど高い性能が要求される²⁾．

したがって，撮像素子の歩留まり向上と高性能化を実現するためには，微細加工技術のみならず CCD 特有のプロセス開発が必要である．特に均一性は重要で，加工精度や材料品質のばらつきがそのまま画像欠陥として現れる．CCD は光のセンサであるとともにプロセスモニタリング素子でもある．

本報告では，CCD 撮像素子の画像欠陥とプロセス技術の相関について整理するとともに，特性向上を意図した最近のプロセス技術の動向について概説する．

2. CCD 撮像素子の構成

図 1 は最も実用化例の多いインタライン転送型 CCD 撮像素子の基本構成図である．セル（画素）構造の類似性から CCD 撮像素子は光で書込むダイナミッ

図 1 インタライン型 CCD 撮像素子の基本構成

図 2 信号および雑音の照度依存性

クメモリーと考えられる．入力が光であること，信号をアナログ量として検知すること，さらにその信号をポテンシャルにより電荷の塊として転送させるところにデバイスの特徴がある．CCD 撮像素子に求めら

[†] 松下電子工業株式会社 メモリー事業部

"Trends of Process Technology in High Density CCD Imagers" by Yoshimitsu Hiroshima, Shigenori Matsumoto and Hiroshi Tanaka (Memory Division, Matsushita Electronics Corporation, Kyoto)

れる基本的な機能は、①画素ごとの光電変換と信号電荷の蓄積、②画素のアドレスと時系列的信号読出しである³⁾。したがって、プロセス的には均一な光電変換と完全な電荷転送の実現が課題となる。

CCDの開発は高感度化、高解像度化ならびに偽信号低減へのあくなき挑戦である。小型化、高画質を進めながら高感度化を維持していくためには、雑音を減らすことが肝要である。図2に照度を変化させたときの雑音の測定例を示す⁴⁾。雑音にはランダム雑音と固定パターン雑音があるが、現状のCCDではプロセスに依存した固定パターン雑音が支配的で、照度とともに、その原因が変化する⁵⁾。

3. 光電変換とプロセス技術

図3はCCD単位画素の模式的断面図である。CCDに現れる画像欠陥は、主にこのフォトダイオード部での光電変換特性の不均一性に起因する。プロセス的には画素寸法を決定する加工技術と変換効率を左右する結晶品質が問題となる⁶⁾。

3.1 加工技術

開口面積のばらつきがシーン雑音（感度むら）となる。セルサイズの縮小にともない、その寸法余裕がきわめて厳しいものとなっている⁷⁾。

(1) レジストの塗布むら

フォトリソをスピナーで回転塗布すると放射線状の膜厚むらが発生する。レジスト膜厚が $1\mu\text{m}$ 程度の標準条件で、膜厚変化は数十nm、また膜厚変化の周期は数十 μm である。この膜厚変化(ΔT)はパターン寸法(ΔW)に、

$$\Delta W = 2\Delta T / \tan \theta \approx 1.2\Delta T$$

(ただし、 θ はレジストのテーパで 60° と仮定した)の関係で周期的な寸法変化を誘起する。これがそのままフォトダイオードの面積変化になり、感度むらを引き起こす。また時には転送電極のゲート長を変調し、転送特性をも変化させることがある。

図3 単位画素の断面構造

(2) フォトマスクのピッチ誤差

フォトマスクのピッチ誤差には周期的なものとランダムなものがある。周期的なものは主にデータ処理に起因する場合が多く、分割データのつなぎ目や、丸め誤差がそのまま寸法誤差となる。一方、ランダムな固定パターンは電子ビーム走査系のステップ誤差が微妙に影響していることが多い。最近では、加工精度の向上によってランダムなものはほとんど見られないが、周期的なものはまだ完全にはなくなっていない。また、単一フォトマスクでは問題とならないものが、重ね合わせるによりビートとして現れるケースもある。

(3) Alの横ヒロック

フォトダイオードの開口率は、最終的には遮光用にするAlのパターン寸法で決定される。前記(1)のレジストの塗布むらに代表されるフォトリソ工程の加工精度がまず問題になるが、Alの材質に起因した不均一性も見逃すことができない。写真1はフォトダイオード開口部のSEM写真の一例であるが、エッジ部に微妙な凹凸が観測される⁷⁾。

Alのヒロックは、これまで多層配線における縦方

写真1 ヒロックの生じたAl開口部

写真2 ストリエーションのモニタ像

向の凹凸が問題とされてきたが、CCD では横方向に伸びた横ヒロックも問題となってくる。フォトダイオードの開口面積にばらつきを与えるからである。この対策には Al 材質の検討も必要だが、電極形成後のシンター条件、さらにはパッシベーション膜の成長条件も微妙に影響する。

3.2 結晶品質

光電変換特性を不均一にする他の要因として、Si 結晶品質があげられる。不純物濃度むら（ストリエーション）、結晶欠陥、界面準位が固定パターン雑音の原因となる⁸⁾。

(1) ストリエーション

Si ウエハの面内抵抗率の変動は、内部に形成するポテンシャルを不揃いにする。写真 2 は CZ ウエハで試作した CCD 素子のハイライト時のモニタ画像である。不純物濃度むらと飽和出力のばらつきとの相関関係はポテンシャルシミュレーションにより定量的に評価されている²⁾。その結果、固定パターン雑音を 1% 以下にするためには、基板の不純物濃度の変動は 0.5% 以下でなければならないことが明らかになっている。図 4 から明らかなように、CZ や FZ ウエハでは無理であり、CCD 用の基板材料としてはほとんど使用されていない。一方、エピウエハは結晶育成に融液法を用いないためウエハ面内の比抵抗分布は均一である。エピウエハの使用により飽和光量近傍の固定パターン雑音は完全に解消されている。

(2) 白傷

CCD の歩留まりを低下させる白傷発生の主原因は、素子活性領域に存在する汚染された結晶欠陥である。したがって白傷をなくすには、空乏層内を無欠陥に保つこと、そしてプロセス途上で混入する重金属等の汚染物質を吸い出すゲッタリング処理が必要である。

Si 結晶での欠陥発生には溶存する格子間酸素が決定的な役割を果たすことが知られている。本質的に酸素を含まないエピ層の使用が有効であるが、さらにイントリンシックゲッタリング (IG 処理) の併用がきわめて効果的であることが確認されている。写真 3 は IG 処理を施したエピウエハを用いた CCD 素子の断面エッチング写真である。CZ 基板内の酸素原子が析出物として固定され、ゲッタリングのシンクとなっているのがわかる。

(3) 黒むら

黒むらは光照射時にのみ渦巻状の感度むらとして現れる⁸⁾。その形状は写真 2 のストリエーションと似ているが、連続線ではなく黒点群の集合体となっている。空乏層形成領域よりも深い Si バルク内で発生し

図 4 各種ウエハの面内比抵抗分布

写真 3 CCD 試作後の素子断面エッチング写真

た信号電荷が、拡散途中で微小欠陥により消滅するためであると考えられている。酸素析出により誘起される微小欠陥は、その発生位置によってキャリアに対する影響が異なり、白傷では Generation Center として働き、黒むらではバルク内 Recombination Center となっている。

(4) 暗電流むら

暗電流むらは素地むらとも呼ばれ、低照度時や高温時に画像全体がすりガラスを通したようにざらつく現象である。CCD の感度およびダイナミックレンジを支配する最も基本的な固定パターン雑音であるといえる。暗電流むらはフォトダイオードごとの暗電流がばらつくために発生するものである。図 5 に CCD の代表的な暗電流の温度依存性を示す。暗電流は 8~10°C の温度上昇で約 2 倍の割合で増加している。この直線の傾きから暗電流の発生原因として、Si-SiO₂ 界面準位が支配的であることが確認されている⁷⁾。

界面準位のコントロールには、フォトダイオードをいわゆる埋め込み構造とする方法がきわめて有効である。図 6(a) に断面模式図を示すが、従来構造の n 層

表面に高濃度 p^+ 層を付加したものとなっている。 p^+ 層の働きは暗電流の発生源である Si-SiO₂ 界面単位を非空乏化領域に閉じこめ、発生中心としての機能を阻止しようとするものである。図 6(b) はフォトダイオード内での p^+ 領域すなわち埋め込み領域を変えていったときの暗電流値の変化をプロットしたものである。Si-SiO₂ 界面がむき出しになっている領域 (x) を小さくしていくと暗電流値が比例的に減少することがわかる。

暗電流の低減には、このように構造的な対策の効果が顕著で、従来素子に比べ新構造フォトダイオードを採用した CCD 素子の暗電流むらは大幅に改善されて

いる⁹⁾。

4. 電荷転送とプロセス技術

新しいデバイス構造の提案にともなって、完全電荷転送を実現するプロセス条件の最適化が必要となる。

4.1 FIT 構造

FIT-CCD は、インタライン転送型 CCD に蓄積部を設けたもので、そのスミア量は、フレーム転送速度を上げるほど低減される^{10)~12)}。しかしながら、フレーム転送を高速で行うと、垂直 CCD ゲート内での転送パルスの波形が鈍り、転送効率および転送容量が低下するという FIT 構造特有の問題が発生する¹³⁾。

図 7(a) は垂直 CCD 転送ゲートの等価回路で、図中の容量と抵抗はそれぞれ単位セル当たりの容量と抵抗に相当する。図 7(b) は駆動パルスの波形鈍りを $[V_{center}/V_{in}]$ で表し、その周波数特性を示したものである。波形の鈍りを小さくするには、時定数 CR を小さくする必要があるが、容量 C は変えずに抵抗 R を下げる必要がある。転送ゲートの低抵抗化の効果は、シミュレーションおよびテストデバイスでの測定結果において顕著に現れている。従来の多結晶 Si では約 0.5 MHz 以上において波形は大きく鈍るのに対して、低抵抗化多結晶 Si を用いた場合には約 1.5 MHz までは波形が安定している。

図 5 CCD 暗電流の温度依存性

図 6(a) 埋め込みフォトダイオード

図 6(b) 暗電流のギャップ幅依存性

図 7(a) 垂直 CCD の等価回路

図 7(b) 転送周波数とゲート電位の関係
(シミュレーション結果と評価結果)

図 8 ポリシリコン/Al 転送電極

HDTV 用 CCD のように、チップ面積が大きくなると、いっそうの低抵抗化が必要となる。図 8 に、P-Si/Al の裏打ち配線を用いた画素部の平面模式図を示す¹⁴⁾¹⁵⁾。従来構造では Al を遮光膜としてのみ利用していたが、新構造では垂直転送パルスの供給配線と遮光膜を兼ねているところに特徴がある。垂直 CCD は 4 相駆動であるため、P-Si 電極と Al の裏打ち電極とは 4 画素ごとにコンタクトされている。配線抵抗は従来に比べて数桁低くなり、各画素に対して波形歪のないパルスが印加される。その結果、HDTV 用 CCD においても転送効率と転送容量を同時に改善できることが確認されている。

4.2 縦型オーバフロードレイン (VOD) 構造

撮像素子の新機能として電子シャッタ機能がある。その方式も種々考案されているが、最近、不要電荷を直接基板に掃き出すことによりシャッタスピードが広範囲で調整可能なものが実用化されている。この方式では、① 残像がないこと、② 基板への捨て残しがないことが必要であり、耐ブルーミング性の確保も含めて基本セル部の不純物分布の最適化および高精度制御が不可欠となる。

不純物分布の最適化にはデバイス、プロセスシミュレーションが活用されている。図 9 に HAD センサ¹⁶⁾における電子シャッタ動作時の電位分布の模式図の一例を示す。セルサイズを縮小したにもかかわらず、標準光量の 1000 倍まで耐え得る耐ブルーミング性、1/60~1/10000 秒以上の可変電子シャッタ機能が得られている。

4.3 埋め込みフォトダイオード構造

暗電流むらを解消する埋め込みフォトダイオード構造にも電荷読出しの最適化が必要で、図 10 は埋め込みフォトダイオードにおけるトランスファゲート下に生じるポテンシャルバリアの高さを計算したものである¹⁷⁾。表面 p^+ 層を形成する手段として、レジスタマ

図 9 シャッタ動作時の電位分布

図 10 ポロン注入マスクのポリ Si ゲート電極からの距離 Δ とポテンシャルバリア高との関係

図 11 トランスファゲート部チャネルポテンシャル B イオン注入法 (マスク無, マスク有) によるチャネルポテンシャルの違い

スクを用いてボロンをイオン注入した場合のマスク端とゲート端の距離 Δ とポテンシャルバリア高との関係を求めたものである。0.1 μm 程度のずれ量でバリア高が大幅に変化することを示している。実際にマスクを用いてボロンをイオン注入した結果、図 11 に示

のように、マスクを用いたAではポテンシャルバリアが消失している。バリア高のばらつきは、リンとボロンのイオン注入時におけるトランスファグレートに対する注入角度のばらつきに起因するものと推定されている。

5. む す び

以上、CCD撮像素子に現れる画像欠陥とCCDプロセス技術の相関について述べた。また、特性向上に必要な新たな要素技術についても、その動向の一端を紹介した。現在、標準フォーマットのCCD素子は、ほぼ満足できる画質レベルとなり量産化も確立された感がある。今後の技術動向として高精細度テレビ(HDTV)を目指す多画素化とローコスト前提とした超小型化がある。いずれにしても、よりいっそうの高密度化が要請され、これに対応してプロセス技術も変革が求められる。今後、DRAMに代表される高集積化技術を取り込みながらデバイス、プロセス、評価の三者が一体となって技術開発を進めていくことが重要となろう。

(1989年10月11日受付)

〔参 考 文 献〕

- 1) 山口：“画質競争撮像素子”，日経マイクロデバイス，1988年11月号，No.41，p. 92 (1988)
- 2) 広島：“CCD撮像素子プロセス”，Semiconductor World，6，p. 106 (1987)
- 3) 安藤：“固体撮像素子技術の動向”，テレビ誌，41，10，p. 983 (1987)
- 4) 黒田：“固体撮像素子の撮像特性 その2”，テレビ学会講習会固体撮像技術テキスト，p. 31 (1986)
- 5) 北浜，小藺，松本：“1/2インチ27万画素CCD固体撮像素子の高感度化”，テレビ学技報，13，11，p. 61 (1989)
- 6) 広島，田中：“CCD撮像素子のプロセス技術”，平成元年電気・情報関連学会連大，分冊3，17-5，p. 65 (1989)
- 7) 広島：“80 dBと430 TV本を両立させた1/2インチCCD”，日経マイクロデバイス，1988年11月号，No. 41，p. 104 (1988)
- 8) 広島，松本，栗山，田中：“CCDデバイスとシリコン結晶”，結晶加工と評価技術第145委員会第42回研究会資料，

別添p.1 (1988)

- 9) 松本，小藺，今西，中谷，広島：“CCDデバイスの高感度化とシリコン結晶”，信学技報，SDM 88-137 (1989)
- 10) 渋谷，山口，今西，広島，佐野，藤井：“1/2インチ710 H画素FIT-CCD撮像素子”，テレビ全大，2-7，p. 25 (1989)
- 11) 廣田，寺川，小山，福所，武藤，小川，桑沢，井口：“2/3インチ有効38万画素FIT-CCD撮像素子”，テレビ全大，p. 21 (1989)
- 12) 柳井，佐々木，山口，阿部：“40万画素全画素読みだしFIT-CCD”，テレビ学技報，ED 89-18，13，11，p. 79 (1989)
- 13) 渋谷，山口，今西，松本，中谷，広島，佐野：“1/2インチ710 H画素FIT-CCD撮像素子”，テレビ学技報，13，48，p. 25 (1989)
- 14) 吾妻，信定，豊田，大槻，黒田，堀居：“130万画素FIT-CCD撮像素子”，テレビ学技報，ED 89-16，13，11，p. 67 (1989)
- 15) T. Nobusada, M. Azuma, H. Toyoda, T. Kuroda, K. Horii, T. Otsuki, G. Kano: “Frame Interline Transfer CCD Sensor for HDTV Camera”, Technical Digest of IEDM, p.31 (1989)
- 16) 浜崎，鈴木，賀川，石川，神戸：“可変電子シャッターIT-CCD撮像素子”，テレビ学技報，ED 88-9，12，12，p. 31 (1988)
- 17) 武藤，苫，田部井，秋山，東，川尻：“2/3インチ80万画素CCDカラーイメージセンサ”，テレビ学技報，ED 89-17，13，11，p. 73 (1989)

ひろしま よしみつ
広島 義光 昭和45年，京都大学工学部工業化学科修士課程修了。同年，松子電子工業(株)に入社。以来，MOSおよびCCD固体撮像素子のプロセス開発に従事。現在，同社メモリ事業部CCD設計技術部にてデバイス開発を担当。正会員。

まつもと しげのり
松本 茂則 昭和52年，京都大学工学部電子工学科修士課程修了。同年，松下電子工業(株)に入社。以来，CCD固体撮像素子の開発に従事。現在，同社メモリ事業部CCD設計技術部にてプロセス開発を担当。

たなか ひろし
田中 浩司 昭和61年，静岡大学工学部電気工学科卒業。同年，松下電子工業(株)に入社。以来，CCD固体撮像素子のプロセス開発に従事。現在，同社メモリ事業部CCD設計技術部に勤務。