誤り訂正技術の画像記録への応用

正会員 江 藤 良 純[†], 正会員 土 居 信 数[†]

1. ま え が き

音声記録の分野では、デジタル記録を前提にした CD がアナログ記録の LP を凌駕するに至った。一方画像記録の分野では、デジタル VTR の実用化に時間を要していたが、放送用途を対象にしたデジタル VTR の標準化、製品化が近年精力的に進められている。この背景には、高密度磁気記録技術の目覚ましい進展があるが、それを側面から支えている技術のひとつに誤り訂正技術がある。本講座では誤り訂正符号の理論的背景が詳述されてきたが、ここでは画像記録の観点から誤り訂正技術の具体的実現形態を示したい。

2. デジタル VTR の開発経過

デジタル VTR は記録再生過程で原理的に画質劣化が発生しない特徴があり、早くから研究開発が進められてきた。1974 年に固定ヘッドを用いたデジタル VTR が BBC によって初めて報告された。続いて、回転ヘッドを用いたデジタル VTR の試作機が、1979 年の Ampex の発表に続き数多く発表され、今日のデジタル VTR の母体を形成した。

デジタル VTR の標準化に関しては、コンポーネントテレビ信号を記録するデジタル VTR の規格が 1986 年に CCIR において承認され、SMPTE では D1 機と呼ばれている¹⁾。一方、NTSC 信号のようなコンポジットテレビ信号を記録するデジタル VTR として、D2 機と呼ばれる機種が実用化され、その規格も SMPTE で勧告されている²⁾。

さらに、次世代のテレビ方式である HDTV 用のデジタル VTR も実用化が達成された^{3)~6)}。

[†] 株式会社日立製作所 中央研究所

"Introduction to Coding Theory"; (11) Application of Error Correction Technology to Video Recording" by Yoshizumi Eto and Nobukazu Doi (Central Research Laboratory, Hitachi, Ltd., Tokyo)

表 1 業務用デジタル VTR の基本パラメータ

	D1	D2	HDTV
信号形態	コンポーネント	コンポジット	コンポーネント
信号源ビットレート (Mb/s)	216	114	1188
記録ビットレート (Mb/s)	227	127	1188
変調方式	Scrambled NRZ	M 2 乗	8-8 変換
誤り訂正 (内符号) (外符号)	Reed Solomon		
	(64, 60) (32, 30)	(93, 85) (68, 64)	(110, 104) (64, 60)
テープ	19 mm 酸化物	19 mm メタル粉	1 inch メタル粉

表 1 に、実用機としての実績のある D1, D2, HDTV 用デジタル VTR の主たる仕様を示す。

業務用途を対象とした VTR の他に、将来の家庭用途を想定した小型のデジタル VTR の開発も、VHS、ベータ、8 mm の走行系、画像データ圧縮技術などを活用して試作が進められている⁴⁾。

3. デジタル VTR の構成

図 1 に、コンポーネント形式のデジタル VTR の基本構成を示す。コンポジット形式の場合も A/D、

図 1 デジタル VTR の構成

図 2 D1における信号処理 (記録側)

D/A 変換の前後を除くと、同一構成となる。

テレビ信号は A/D 変換器でデジタル信号に変換され、誤り訂正符号器で誤り訂正に必要な符号を付加される。さらに、変調器でデジタル符号をテープに記録しやすい符号に変換される。テープから再生された符号は復調器で元のデジタル符号に変換され、誤り訂正復号器でテープで発生した符号誤りを訂正される。これを D/A 変換器でテレビ信号に戻す。図 2 に、D1 に用いられている記録側信号処理の実際の構成を示す¹⁾。

4. 符号誤りの実際

テープより発生する符号誤りにおいて、符号誤りの長さ(バースト長)がどのように分布するかは、誤り訂正符号の設計に際して重要となる。図 3 に D1 における一例を示す⁶⁾。SMPTE ではこのバースト長のモデルを規定し、各種誤り訂正方式の性能比較を同一の誤りに対して行えるようにした。

また、符号誤りの量も上記の設計に重要である。図 4 は、HDTV 用デジタル VTR に用いられる 8 個のヘッド毎の符号誤りの一例を示す⁶⁾。 10^{-5} がテープから得られる訂正前の誤り率のひとつの目安となる。

5. 符号誤り対策

テープより発生する符号誤りの再生画像に与える影響を軽減する代表的な手法を表 2 に示す。これらは基本的な手法とそれらの効果をいっそう向上させる補助的な手法よりなる。

5.1 誤り訂正

符号誤りの軽減は誤り訂正符号により実現される。

図 3 D1 におけるバースト誤り長分布

図 4 符号誤りの実例

デジタル VTR の試作の過程においては Hamming 符号、CRC 符号、Fire 符号、 b -隣接符号なども用いられてきたが、表 1 に示した標準化済みの VTR も含めて、最近の VTR はすべて Reed-Solomon(リード

表2 符号誤り訂正のための手法

基本手法	補助手法
誤り訂正	2次元構成 シャフリング (バースト誤り→ランダム誤り)
誤り修整	シャフリング (バースト誤り→ランダム誤り)
誤り訂正 誤りの見落とし 軽減の影響	マッピング (誤りによる振幅誤差圧縮)

ソロモン)符号を採用している。これは本符号がワード単位の処理を行うため、ワード内に何ビットの誤りがあっても同等の訂正ができる。VTRについていえば、画素単位で誤りの訂正が可能で、表2に示した各種処理との整合性に富んでいる。

1ブロックの中で訂正できる、誤りを含むリード数の上限は、誤り訂正符号のパラメータによって決まるが、その範囲で極力多くの誤りを訂正できるのが望ましい。そのため、通常2つの誤り訂正符号を2次元構成にして使用する。テープに記録前に図5に示すように画像データを2次元的に配列し、まず垂直方向に演算してパリティ符号を得る。これを外符号と呼ぶ。次に水平方向に演算してパリティ符号を得る。これを内符号と呼ぶ。テープから再生後には、まず内符号により訂正動作を行う。内符号で訂正可能な上限を越える誤りを含む場合は、その内符号に誤りがあることのみを示すフラグを発生させる。次に、このフラグと外符号パリティを用いて外符号の訂正を行う。これをイレージャ訂正と呼ぶ。フラグを用いずに外符号単体で訂正することも可能であるが、イレージャ訂正の方が訂正能力が高い。例えば、D1の2ワードのパリティでは外符号内の1ワードの誤りしか訂正できないが、イレージャ訂正によりこれを2ワード訂正に拡張できる。

図6に、HDTV用、内符号、外符号による訂正後の残留誤りの例を示す³⁾。このように、2種の誤り訂正符号を併用することで誤り訂正能力の向上が図られる。

2種の訂正符号を直交して配置することは、内符号に添って発生するバースト誤りを外符号にとってはランダム誤りとするに他ならない。これをより積極的に行うために、内符号と外符号の処理の間にシャフリングと呼ばれる時間軸変換動作を挿入する。これはメモリーを用いて、図7に示すように1本の線を分散した点に変換するものである。これにより、内符号で

図5 誤り訂正符号の構成

図6 ランダム誤りに対する訂正能力

図7 符号誤りの分散

訂正できない誤りが外符号内に分散し、外符号の訂正が有効に作用する。また、同様のシャフリング動作を内符号形成後で記録前に行えば、テープ上のバースト誤りが内符号にとってもランダム誤りとなり、内符号の訂正もより有効となる。

図8にD1に用いられている符号構成の例を示す。30画素の画像データに対して2ワードのパリティ符号を付加して外符号とし、さらに、60画素の画像データに対して4ワードのパリティ符号を付加して内符号とする。2つの内符号に対して同期符号、番地を示すID符号を付加して同期符号ブロックを形成する。さらに、160個の画像用同期符号ブロックを2つと、5個の音声用同期符号ブロック4つとを並べて、テープ上の1本のトラックとする。

5.2 誤り修整

以上のような誤り訂正を行っても、その訂正能力を越える符号誤りがテープから発生することはしばしば

図 8 D1 の符号構成

起きる。この際も外符号の演算時にその外符号内に訂正できなかった符号誤りが残っていることを示すフラグを発生することができる。この場合は、内符号と外符号の両フラグの交点に誤りが残っていると推定されるから、この誤りに対応した画素をテレビ画面内の近傍の画素で置き換える。これを修整と呼んでいる。

修整によっても誤りの数は減少せず、誤りを目立たなくしているに過ぎない。このためには、周辺の画素からいかにして誤り位置の画素を合成するかが重要である。通常は左右あるいは上下の平均値で合成するが、これらの画素中にも誤りがある場合がある。したがって、周辺の画素のうち誤りのない画素のみを用いる適応処理が修整画素の合成に用いられている。なお、周辺の画素として、同一フィールドの画素の他に隣接するフィールドの画素も用いる場合がある。

また、修整が画面内の特定の場所に集中的に行われると目立ってしまうので、画像データを複数の記録チャンネルに分配する際に均等に分配し、かつシャプニングすることも重要である。

5.3 訂正と修整の兼ね合い

誤り訂正符号の構成が規格で定まりパリティ符号数が決まると、訂正可能な誤り数が決まる。2 t 個のパリティを付加すれば符号間の距離は 2 t +1 となり、 t 個の誤りまで訂正できる。しかし、実際に何個の誤りまで訂正するかには自由度がある。一般に、訂正可能な誤り数を増すほど誤訂正が発生しやすくなる。例えば、(t +1) 個の誤りが発生すると、そこから距離 t だけ離れた位置に他の符号語があるため、 t 個の誤りまで訂正しようすると、その符号に訂正される。しかし、これは本来の符号ではなく、誤った訂正である。しかも、訂正動作としては通常通りに行われるために、その符号内に誤りが残っていることを示すフラグは発生しない。したがって、誤りが正しく訂正されていないにもかかわらず修整もなされず、誤りが画像デ

図 9 訂正、修整の流れ

ータ内に残ってしまう。この確率は訂正動作を訂正可能な上限以下にあらかじめ押えておくことによって軽減できる。

例えば、(t -1) 個までしか訂正しなければ、上述の (t +1) 個の誤りは訂正の対象とはならず、誤りとして検出できる。しかし、この場合は訂正能力は低下し、修整される画素数が増す。結局、誤訂正と修整による画質劣化のトレードオフをどこに求めるかが VTR 設計者に残された課題となる。

D1 の内符号を例にとると、パリティ符号が 4 あり最大 2 個の内符号内の誤りを訂正できるが、内符号内に 3 個以上の誤りが発生した場合には誤訂正してしまう。また、内符号内の誤りを示すフラグもないため、このフラグを用いた外符号の訂正も誤る。しかし、もし内符号の誤り訂正の上限を 1 個に押えれば誤訂正の確率は 2¹⁶ 分の 1 に軽減できる（後述するように、内符号に対して 4 つのシンδροームが得られるが、2 個の誤りはこのうち 2 つのシンδροームを用いて訂正でき、残りの 2 つのシンδροームは誤りの検定に使用できる。8 ビットのシンδροームが、残り 2 個とも正しい値を示していながら符号誤りとなる確率はほぼ 2¹⁶ 分の 1 である）。もちろん、訂正数を 1 とすると、これを 2 とした場合より修整の数は増す。

図 9 に D1 を例にとり訂正、修整のフローを示す⁷⁾。なお、同一の符号誤り率において誤訂正をなるべく少なくする誤りの検定手法の検討もなされている⁸⁾。

5.4 残留誤りの影響軽減

誤訂正などにより画面内に誤りが残ると、その影響は大きい。この誤りは、1 ワード内では少ないビット数の誤りの場合が多いが、例えば、1 ビット誤っても MSB 側が誤ると、128 レベルの振幅誤差となる。

D1 においては誤り訂正用パリティを生成する前

図 10 8-8 変換

に、画像を表す 8 ビット符号を別の 8 ビットに変換するいわゆる 8-8 Mapping を行っている。この変換の規則を図 10 に示す。変換後の符号は映像信号のレベルに対して 8 ビット中の 1 の数の順番に並んでいるために、例えば誤訂正で 1 ビットの誤りが残っても、これを画像データに逆変換した時の振幅誤差が小さい。1 と 0 が 4 個ずつある符号が誤った場合には、例えば 1 が 5 個の符号になるので、その振幅誤差には限度がある。

5.5 その他の配慮

符号誤りの訂正処理は内符号、外符号の単位で行われるが、これらの符号ブロックの切れ目は図 8 に示した同期符号を用いて判定される。したがって、同期符号の検出を誤ると、次の同期符号が検出されるまで誤り訂正処理が正しく行われない。同様のことは誤り訂正処理の実行に必要なクロックの抽出を誤った場合も起きる。

したがって、テープに誤りが発生しても、同期符号検出、クロック抽出に極力影響を与えない配慮が、誤り訂正符号の能力一杯に訂正を行うために必要である。例えば、同期符号検出に対しては同期符号が周期的に存在する性質の利用、クロック抽出に対しては Q の大きい PLL の採用などが重要である。

6. リードソロモン符号の符号器、復号器の設計例

表 1 のデジタル VTR はすべて $GF(2^8)$ 上のリードソロモン符号を採用している。また、 $GF(2^8)$ を定義する原始多項式には $x^8+x^4+x^3+x^2+1$ が用いられている。ここでは、拡大体 $GF(2^8)$ の演算と、リードソロモン符号の符号器、復号器の設計について、実用的見地から概説する⁹⁾。

6.1 $GF(2^8)$ の演算

$GF(2^8)$ は $256(=2^8)$ 個の元で構成される体である。体 (field) とは、加減乗除の四則演算が定義できる元の集合をいう。まず、256 個の元をすべて求めてみよ

表 3 $GF(2^8)$ の各元のべき表現とベクトル表現
(α は $x^8+x^4+x^3+x^2+1=0$ の根)

べき表現	$\alpha^7, \alpha^6, \alpha^5, \alpha^4, \alpha^3, \alpha^2, \alpha, 1$ による展開	ベクトル表現
0	0	0 0 0 0 0 0 0 0
1	1	0 0 0 0 0 0 0 1
α	α	0 0 0 0 0 0 1 0
α^2	α^2	0 0 0 0 0 1 0 0
α^3	α^3	0 0 0 0 1 0 0 0
α^4	α^4	0 0 0 1 0 0 0 0
α^5	α^5	0 0 1 0 0 0 0 0
α^6	α^6	0 1 0 0 0 0 0 0
α^7	α^7	1 0 0 0 0 0 0 0
α^8	$\alpha^4+\alpha^3+\alpha^2+1$	0 0 0 1 1 1 0 1
α^9	$\alpha^5+\alpha^4+\alpha^3+\alpha$	0 0 1 1 1 0 1 0
:	:	:
:	:	:
α^{254}	$\alpha^7+\alpha^3+\alpha^2+\alpha$	1 0 0 0 1 1 1 0

う。原始多項式 $x^8+x^4+x^3+x^2+1$ の根を α とするとき、体では乗算が定義されるため、 α のべき乗はすべて $GF(2^8)$ の元となる。 α のべき乗は、 α が $x^8+x^4+x^3+x^2+1=0$ の根であること、すなわち $\alpha^8=\alpha^4+\alpha^3+\alpha^2+1$ の関係を用いると次のようになる。

$$\begin{aligned}
 \alpha^0 &= 1 \\
 \alpha^1 &= \alpha \\
 \alpha^2 &= \alpha^2 \\
 \alpha^3 &= \alpha^3 \\
 \alpha^4 &= \alpha^4 \\
 \alpha^5 &= \alpha^5 \\
 \alpha^6 &= \alpha^6 \\
 \alpha^7 &= \alpha^7 \\
 \alpha^8 &= \alpha^4 + \alpha^3 + \alpha^2 + 1 \\
 \alpha^9 &= \alpha^5 + \alpha^4 + \alpha^3 + \alpha \\
 &: \\
 &: \\
 \alpha^{254} &= \alpha^7 + \alpha^3 + \alpha^2 + \alpha \\
 (\alpha^{255} &= 1 = \alpha^0, \text{以後繰り返し})
 \end{aligned}$$

α^{255} 以降のべき乗はこの繰り返しである。したがって、これに 0 を加えることで 256 個の $GF(2^8)$ のすべての元が出そう。

$GF(2^8)$ の加算は、ベクトルの各成分を $GF(2)$ 上で加算することで定義される。表 3 に $GF(2^8)$ の元のベクトル表現を示す。例えば、 $\alpha^3=(00001000)$ と $\alpha^5=(00100000)$ の加算は、

$$\begin{aligned}
 \alpha^3 + \alpha^5 &= (00001000) + (00100000) \\
 &= (00101000) \\
 &= \alpha^{53}
 \end{aligned}$$

表 4 $GF(2^8)$ の演算

(a) 加算

+	0	1	α	α^2	α^3	...	α^{254}
0	0	1	α	α^2	α^3	...	α^{254}
1	1	0	α^{25}	α^{50}	α^{223}	...	α^{24}
α	α	α^{25}	0	α^{26}	α^{51}	...	α^{49}
α^2	α^2	α^{50}	α^{26}	0	α^{27}	...	α^{222}
α^3	α^3	α^{223}	α^{51}	α^{27}	0	...	α^{99}
:	:	:	:	:	:	:	:
:	:	:	:	:	:	:	:
α^{254}	α^{254}	α^{24}	α^{49}	α^{222}	α^{99}	...	0

(b) 乗算

$\times$	0	1	α	α^2	α^3	...	α^{254}
0	0	0	0	0	0	...	0
1	0	1	α	α^2	α^3	...	α^{254}
α	0	α	α^2	α^3	α^4	...	1
α^2	0	α^2	α^3	α^4	α^5	...	α
α^3	0	α^3	α^4	α^5	α^6	...	α^2
:	:	:	:	:	:	:	:
:	:	:	:	:	:	:	:
α^{254}	0	α^{254}	1	α	α^2	...	α^{253}

となる。一方、拡大体での乗算は元のべき数を加算し、これを $255(=2^8-1)$ で割ったときの剰余で定義される。例えば、 α^{123} と α^{231} の乗算は、

$$\begin{aligned}\alpha^{123}\alpha^{231} &= \alpha^{123+231 \bmod 255} \\ &= \alpha^{99}\end{aligned}$$

となる。減算と除算に関しては、それぞれ加算と乗算の逆元による加算と乗算で定義できる。 α^i の加算についての逆元は α^i に等しく、乗算についての逆元は $\alpha^{255-i \bmod 255}$ である。表 4 に拡大体 $GF(2^8)$ の演算表を示す。

6.2 符号器の設計

t シンボル (前章まではワードと表記した) を訂正するリードソロモン符号の生成多項式は、

$$G(x) = (x-1)(x-\alpha)(x-\alpha^2)\cdots(x-\alpha^{2^t-1})$$

で定義される。 t シンボル訂正リードソロモン符号の各パラメータは次の通りである。

$$\text{符号長} : n \leq 2^8 - 1$$

$$\text{情報数} : k \leq n - 2t$$

$$\text{最小ハミング距離} : d_{\min} \geq 2t + 1$$

符号長 n 、情報数 k のリードソロモン符号は (n, k) RS 符号と呼ばれ、これは次の符号多項式で定義される。

図 11 多項式 $g_m x^m + \dots + g_0$ による除算回路

$$\begin{aligned}C(x) &= x^{n-k}I(x) + P(x) \\ P(x) &= x^{2t}I(x) \bmod G(x)\end{aligned}\quad (1)$$

ここに、 $C(x)$ は符号多項式、 $I(x)$ は情報記号多項式、 $P(x)$ はパリティ検査記号多項式である。

例として、D1 の内符号に用いられている $GF(2^8)$ 上の $(64, 60)$ RS 符号の符号化を行ってみよう。この符号の生成多項式は、

$$\begin{aligned}G(x) &= (x-1)(x-\alpha)(x-\alpha^2)(x-\alpha^3) \\ &= x^4 + \alpha^{75}x^3 + \alpha^{249}x^2 + \alpha^{78}x + \alpha^6\end{aligned}$$

である。したがって、例えば情報部 $(\alpha^{59}, \alpha^{58}, \dots, 1)$ に対する符号多項式 $C(x)$ は (1) 式を用いると、

$$\begin{aligned}P(x) &= x^4(\alpha^{59}x^{59} + \alpha^{58}x^{58} + \dots + 1) \\ &\bmod x^4 + \alpha^{75}x^3 + \alpha^{249}x^2 + \alpha^{78}x + \alpha^6 \\ &= \alpha^{222}x^3 + \alpha^{49}x^2 + \alpha^{59}x + \alpha^{71}\end{aligned}\quad (2)$$

より、

$$\begin{aligned}C(x) &= x^4(\alpha^{59}x^{59} + \alpha^{58}x^{58} + \dots + 1) \\ &\quad + \alpha^{222}x^3 + \alpha^{49}x^2 + \alpha^{59}x + \alpha^{71} \\ &= \alpha^{59}x^{63} + \alpha^{58}x^{62} + \dots + x^4 \\ &\quad + \alpha^{222}x^3 + \alpha^{49}x^2 + \alpha^{59}x + \alpha^{71}\end{aligned}$$

となる。よって、情報部 $(\alpha^{59}, \alpha^{58}, \dots, 1)$ に対する符号語は $(\alpha^{59}, \alpha^{58}, \dots, 1, \alpha^{222}, \alpha^{49}, \alpha^{59}, \alpha^{71})$ である。

次に符号器の構成について述べる。図 11 に多項式 $g_m x^m + g_{m-1}x^{m-1} + \dots + g_0$ による除算回路を示す。リードソロモン符号の符号化に必要な演算は、(1) 式で示すように $x^{2t}I(x)$ の生成多項式 $G(x)$ による除算である。したがって、符号器は図 11 の除算回路のデータ入力位置を $2t$ 段シフトした図 12 のようにすればよい。この符号器の動作は、まず SW_1 をオン、 SW_2 を a 側に倒し、入力端子から情報データを順に入力する。次に、 SW_1 をオフ、 SW_2 を b 側に倒す。このとき、出力端子から符号語が順次出力される。

図 11、図 12 での $GF(2^8)$ 上の加算器は、ベクトル表現した元の各成分を入力とした排他的論理和ゲート 8 個で構成できる (図 13(a))。また、 $GF(2^8)$ の元 $\alpha^i = (a_7, a_6, \dots, a_0)$ と α の積 $\alpha^{i+1} = (b_7, b_6, \dots, b_0)$ は、

図 12 D1 内符号の符号器 ((64, 60) RS 符号)

(a) 加算器

$$\begin{bmatrix} b_0 \\ b_1 \\ b_2 \\ b_3 \\ b_4 \\ b_5 \\ b_6 \\ b_7 \end{bmatrix} = \begin{bmatrix} 0000000 & 1 \\ 1000000 & 0 \\ 0100000 & 1 \\ 0010000 & 1 \\ 0001000 & 1 \\ 0000100 & 0 \\ 0000010 & 0 \\ 0000001 & 0 \end{bmatrix} \begin{bmatrix} a_0 \\ a_1 \\ a_2 \\ a_3 \\ a_4 \\ a_5 \\ a_6 \\ a_7 \end{bmatrix} \quad (3)$$

である。(3)式において、破線部は原始多項式の係数に対応する。元 α^i と α^2 の積 $\alpha^{i+2} = (c_7, c_6, \dots, c_0)$ は、

$$\begin{bmatrix} c_0 \\ c_1 \\ c_2 \\ c_3 \\ c_4 \\ c_5 \\ c_6 \\ c_7 \end{bmatrix} = \begin{bmatrix} 00000001 \\ 10000000 \\ 01000001 \\ 00100001 \\ 00010001 \\ 00001000 \\ 00000100 \\ 00000010 \end{bmatrix} \begin{bmatrix} a_0 \\ a_1 \\ a_2 \\ a_3 \\ a_4 \\ a_5 \\ a_6 \\ a_7 \end{bmatrix}$$

(b) $\times \alpha$ 乗算器

(c) $\times \alpha^2$ 乗算器

$$= \begin{bmatrix} 00000010 \\ 00000001 \\ 10000010 \\ 01000011 \\ 00100011 \\ 00010001 \\ 00001000 \\ 00000100 \end{bmatrix} \begin{bmatrix} a_0 \\ a_1 \\ a_2 \\ a_3 \\ a_4 \\ a_5 \\ a_6 \\ a_7 \end{bmatrix}$$

である。 α^3 以降の積も同様に求めることができる。図 13(b), (c)にそれぞれ $\times \alpha$, $\times \alpha^2$ 乗算器の構成例を示す。 $GF(2^8)$ 上の乗算は元のべき数の加算で定義できることを示したが、符号器のように乗数が限定された場合は、このようにしたほうが構成が簡単になる。

図 13 $GF(2^8)$ 上の加算器と乗算器の構成例

図 14 リードソロモン符号の復号器の構成

図 15 シンドローム演算回路

図 16 乗算器

6.3 復号器の設計

図 14 にリードソロモン符号の復号器の構成を示す。図に示す通り、復号処理は、(a)シンドロームの演算、(b)誤り位置多項式の導出、(c)誤り位置の計算、(d)誤りの値の計算、(e)誤り訂正、の順で行われる。デジタル VTR ではこれを高速処理しなければならないため、各部を独立のハードウェアで構成し、これをパイプライン処理するのが普通である。以下、各部の構成について述べる。

(1) シンドローム演算回路

リードソロモン符号の符号多項式 $C(x)$ は (1) 式より $1, \alpha, \dots, \alpha^{2t-1}$ を根に持つ。したがって、シンドロームは再生系列を $R = (r_{n-1}, r_{n-2}, \dots, r_0)$ とするとき、次のように定義できる。

$$\begin{aligned} S_i &= R(\alpha^i) \\ &= r_{n-1}\alpha^{(n-1)i} + r_{n-2}\alpha^{(n-2)i} + \dots + r_1\alpha^i + r_0 \\ &= (\dots((r_{n-1}\alpha^i + r_{n-2})\alpha^i + \dots + r_1)\alpha^i + r_0) \quad (4) \\ &\quad (i=0, 1, \dots, 2t-1) \end{aligned}$$

(4) 式はシンドロームの計算は積和の繰返しである。したがって、シンドローム演算回路は図 15 のように構成できる。

(2) 誤り位置多項式導出回路

誤り位置多項式は、誤り位置 $L_1, L_2, \dots, L_m$ の逆数を根に持つ誤り位置多項式である。

$$\sigma(x) = (1 - \alpha^{L_1}x)(1 - \alpha^{L_2}x) \dots (1 - \alpha^{L_m}x)$$

図 17 除算器

$$= \sigma_m x^m + \sigma_{m-1} x^{m-1} + \dots + \sigma_1 x + 1$$

誤り位置多項式の係数 $\sigma_m, \sigma_{m-1}, \dots, \sigma_1$ はシンドロームで定義され、誤り個数が 2 のときの誤り位置多項式は次の通りである。

$$\sigma(x) = \frac{S_3}{S_1^2 + S_0 S_2} x^2 + \frac{S_2}{S_1^2 + S_0 S_2} x + 1 \quad (5)$$

(5) 式からも明らかのように、誤り位置多項式の導出には $GF(2^8)$ 上の加算、乗算および除算が必要である。加算器および乗数が固定の乗算器についてはすでに示したので、ここでは変数どうしの乗算器および除算器の構成について述べる。

$GF(2^8)$ の任意の 2 つの元 $x = (x_7, x_6, x_5, x_4, x_3, x_2, x_1, x_0)$, $y = (y_7, y_6, y_5, y_4, y_3, y_2, y_1, y_0)$ の乗算は、つぎのように表現できる。

$$\begin{aligned} x \cdot y &= x(y_7\alpha^7 + y_6\alpha^6 + y_5\alpha^5 + y_4\alpha^4 + y_3\alpha^3 + y_2\alpha^2 + y_1\alpha + y_0) \\ &= (\dots((y_7x\alpha + y_6x)\alpha + y_5x)\alpha + y_4x)\alpha + y_3x)\alpha + y_2x)\alpha + y_1x)\alpha + y_0x \end{aligned}$$

したがって、乗算器は図 16 のようになる。

除算は乗算の逆元の積で定義される。したがって、

図 18 ALU

図 19 チェン探索回路

除算器は図 17 に示す通り、逆元を求める ROM (Read Only Memory) と乗算器の組合せで構成できる。

図 18 に、以上述べた加算器、乗算器、除算器を用いた ALU の構成を示す。これは $GF(2^8)$ 上の四則演算を自由に行うことができ、誤り位置多項式の導出が可能である。

(3) 誤り位置計算回路

誤り位置の計算は誤り位置多項式に $\alpha^{-i} (i=0, 1, \dots, n-1)$ を順次代入し、

$$\sigma(\alpha^{-i}) = \sigma_m \alpha^{-im} + \sigma_{m-1} \alpha^{-i(m-1)} + \dots + \sigma_1 \alpha^{-i} + 1 = 0 \quad (6)$$

となる i を求めればよい。これはチェン探索法 (Chien Search) と呼ばれる。図 19 にチェン探索回路の構成を示す。まず、 m 個のレジスタに $\sigma(x^i)$ の係数 $\sigma_1, \dots, \sigma_{m-1}, \sigma_m$ を初期値としてセットし、この回路をシフトしながら出力の総和が 0 になるかどうかを調べる。このとき、出力の総和が 0 になるシフト回数が誤り位置を示す。

チェン探索は (6) 式を 1 クロックで演算したとしても、符号長分のクロックを必要とする。したがって、リアルタイム処理を必要とするデジタル VTR に適

用する場合には、これを並列に行う必要がある。また、処理時間の点で問題がなければ、これは図 18 に示す ALU で行うこともできる。

(4) 誤りの値計算回路

チェン探索回路で求めた誤り位置を i, j 、これに対応する誤りの値をそれぞれ E_i, E_j とするとき、シンδροームは次のようになる。

$$S_0 = E_i + E_j$$

$$S_1 = \alpha^i E_i + \alpha^j E_j$$

これより、 E_i, E_j は

$$E_i = \frac{\alpha^j S_0 + S_1}{\alpha^i + \alpha^j}$$

$$E_j = E_i + S_0$$

これからも明らかな通り、誤りの値の計算には $GF(2^8)$ の四則演算が必要のため、図 18 に示す ALU で計算できる。通常は、(b) と回路を共有する。なお、D1 の外符号の訂正のように、すでに内符号の訂正結果より外符号の誤り位置 i, j がわかっている場合には、これを用いて同様に誤りの値 E_i, E_j を求めることができる。こうした復号法は、イレージャ訂正と呼ばれる。

(5) 誤り訂正回路

再生系列の誤り位置からそれに対応する誤りの値を差し引けばよく、再生系列の位置を逐次求めるカウンタと $GF(2^8)$ の加算器で構成できる。

例として、(64, 60) RS 符号の復号を行ってみよう。(64, 60) RS 符号は 2 シンボルの誤りが訂正できる。いま、符号語 $(0, 0, \dots, 0)$ を記録し、 $(0, 0, \dots, 0, \alpha^{199}, 0, 0, 0, 0, 0, \alpha^{12}, 0, 0)$ が再生されたとする。このとき、シンδροームは (4) 式より

$$S_0 = R(1) = \alpha^{216}$$

$$S_1 = R(\alpha) = \alpha^{139}$$

$$S_2 = R(\alpha^2) = \alpha^{170}$$

$$S_3 = R(\alpha^3) = \alpha^{72}$$

である。

これから、誤り位置多項式は次の通り求まる。

$$\begin{aligned} \sigma(x) &= \frac{S_3}{S_1^2 + S_0 S_2} x^2 + \frac{S_2}{S_1^2 + S_0 S_2} x + 1 \\ &= \alpha^{11} x^2 + \alpha^{114} x + 1 \end{aligned}$$

これに $\alpha^{-i} (i=0, 1, 2, \dots, 14)$ を順次代入すると、 $\sigma(x)$ は $\alpha^{246} = \alpha^{-9}$ 、 $\alpha^{253} = \alpha^{-2}$ を根に持つことがわかる。したがって、誤り位置は 9 と 2 である。誤り位置 9, 2 に対応する誤りの値を E_9, E_2 とすると、シンδροームは次のように表現できる。

$$S_0 = E_9 + E_2$$

$$S_1 = \alpha^9 E_9 + \alpha^2 E_2$$

(7)

したがって、誤りの値は(7)式を解くことで次のようになる。

$$E_9 = \frac{\alpha^2 S_0 + S_1}{\alpha^9 + \alpha^2} = \alpha^{199}$$

$$E_2 = E_9 + S_0 = \alpha^{12}$$

よって、再生系列から誤り位置に対応する誤りの値を差し引くことで、もとの符号語(0, 0, ..., 0)を得ることができる。

誤り個数が多いときの位置多項式の導出は、一般にはバーレカンブ・マッシィ法またはユークリッド法によるが、これらについては専門書を参考にされたい¹⁰⁾。

7. む す び

ここ10年ほどのデジタルVTRの研究開発、数種のVTRの標準化を通じて、デジタルVTRにおける誤り訂正符号の基本的な適用形態はほぼ確立されてきた。今後現れてくる家庭用のデジタルVTRにおいても、パリティ数など符号構成に変化はあっても、この延長線上の訂正符号が用いられて行くと思われる。また、同一のパリティでより緻密な訂正処理を実現し、等価的に訂正能力を向上する手法も追及されて行くであろう。さらに、これら訂正処理用LSIの開発も今後の重要な課題となる。

〔参 考 文 献〕

- 1) "19-mm Type D-1 Cassette-Tape Record", SMPTE J.,

- 95, 3, pp. 359-400 (Mar. 1986)
- 2) "19 mm Type D-2 Composite Format", SMPTE J., 99, 7, pp. 586-607 (July 1990)
- 3) Tanimura, et al.: "HDTV Digital Video Recording", ITS (June 1987)
- 4) 江藤: "ホームデジタルVTR", エレクトロニクスライフ, 671 (July 1988)
- 5) Watney: "Picture Quality Criteria, Error Statistics and Error Correction for the D-1 Format DVTR", 1986 SMPTE TV Conference
- 6) 梅本ほか: "1.2 Gb/s デジタルVTRの記録再生特性", テレビ誌, 44, 8, pp. 1067-1073 (Aug. 1990)
- 7) 江藤, 阿知葉: テレビ信号のデジタル回路, コロナ社 (1989)
- 8) Mita, et al.: "Digital Video Recording using 1/2 inch Metal Particle Tape", IEEE Trans. on CE, CE-31 (Aug. 1985)
- 9) 江藤, 三田, 土居: デジタルビデオ記録技術, 日刊工業新聞社 (1990)
- 10) 今井: 符号理論, 電子情報通信学会 (1990)

えとう よしずみ
江藤 良純 昭和41年、東京大学工学部電子工学科卒業。同年、(株)日立製作所に入社。テレビ撮像、記録の研究に従事。現在、同社中央研究所第7部主管研究員。工学博士。正会員。

どい のぶかず
土井 信数 昭和58年、神戸大学大学院修士課程修了。同年、(株)日立製作所に入社。中央研究所に勤務し、現在に至る。デジタルVTRの研究開発、特に誤り訂正方式、高能率符号化の研究に従事。正会員。