リニアセンサ技術の動向

正会員 安藤 隆 男[†]

リアルセンサの最近の開発状況を、主として IC 型と密着型センサについて述べ、その開発方向が高機能化と低価格化に二極化する傾向にあることを示した。さらに、素子の物理的限界や光学的、熱的な限界を考察し、加工技術的には $1\mu\text{m}$ 以下の画素ピッチも実現可能であるが、新しい展開には高感度と動作電圧の低電圧化がこの限界を打開する鍵となる。

1. ま え が き

リニアイメージセンサはファクシミリ、デジタル複写機、イメージスキャナなどの画像読取りに必須のデバイスであり、装置の高速化、高精細・高画質化さらには小型化の要求に応えるために材料、デバイス構造等の開発が盛んに行われてきた。なかでもファクシミリを使った情報提供サービスは花盛りで、ハードウェアそのものの低価格化・パーソナル化が進み、そのサービス分野もビジネスから教育、文化、レジャーへと多様化してきた。電話に次ぐ第二の身近な情報伝達手段として期待は大きい。

より速く、より美しく、そしてより小さく、ファクシミリは技術革新の波とともにその機能を急拡大している。なかでも省スペース性を求めるユーザの声は大きく、業務用、家庭用を問わず小型化の流れは加速している。したがって、応用の拡大は低価格な密着型イメージセンサの実現が鍵を握っているといえよう。

一方、G4 規格のファクシミリやデジタル複写機の分野では画像入力の高画質化を背景として、多画素化、高速化、インテリジェント化の要求が強い。これまで、テレビ系は情景の入力、ファクシミリ系は文書入力を対象としてきたため、センサに対する要求条件が異なり、それぞれ別の発展をたどってきた。しかし、今後は文書読取り用の高精細リニアセンサを高速化する技術分野と、動画撮像用のエリアセンサを高精細化する技術分野とは、図 1 に示すように互いに近づ

図 1 テレビ系ならびに FAX 系技術の進展¹⁾

いてくる¹⁾。

また、カラー複写機が安価になり、カラーを使った文書が手軽に利用できるようになった。これに加えてフルカラー静止画像用符号化技術の国際標準 (JPEG) の勧告化も進展し、カラー原稿を送受信できるカラーファクシミリの実現に対する機運も高まっている。

本報告は、リニアイメージセンサの詳細な技術報告に先だって、前述した背景を基に、この数年の間に主として我が国で報告されたリニアイメージセンサの技術開発動向を概観するとともに、併せて今後の課題について述べる。

2. リニアセンサの種類と技術動向

リニアイメージセンサはラインセンサとも呼ばれ、1次元的な画像情報をアナログ電気信号に変換し、自己走査機能により時系列の電気信号として出力する固

[†] 静岡大学 電子工学研究所

"Trend of Linear Image Sensors and Related Image Input Technologies" by Takao Ando (Research Institute of Electronics, Shizuoka University, Hamamatsu)

表 1 リニアセンサの主な種類と特長

	構 成		特 長	応用例
IC 型(ワンチップ)センサ	・レンズで縮小結像 主に高密度・多画素の CCD センサ		・高速 ・装置が大型	高速FAX (G3, G4) イメージスキャナ
密着型センサ	薄 膜	・CdS, α -Si 等に ロッドレンズを 通して等倍結像 ・窓構造でレンズ レスの完全密着型	・装置が小型 ・光学系調整が 容易 ・低速	家庭用 FAX イメージスキャナ
	マルチ IC チップ	・低画素 IC を接 続 ・ロッドレンズや レンズレスで等 倍結像	・装置が小型 ・光学系調整が 容易 ・高速 ・チップ間の特性 差補正が必要 ・継目の処理の 工夫	高速 FAX デジタル複写機 イメージスキャナ

体撮像素子である。光学系を介して原稿像をセンサ上に縮小投影する 1 チップの IC 型センサと、原稿像を等倍の大きさでセンサ上にほぼ密着して投影する密着型センサに大別できる。後者は、さらに材料、構成により、薄膜センサとマルチ IC 型センサに分けられる。それぞれの構成と特徴、主な適用例を表 1 に示す。

2.1 1 チップ IC 型センサ

1 チップ IC 型センサは CCD 型のものが主流で、G4 ファクシミリ対応を目標に画素ピッチ $7\mu\text{m}$ 、クロック周波数 5 MHz の 5340 画素センサなどが開発され²⁾、高速で高画質の読取りができる。しかし、縮小結像系を必要とするので、装置が大型化する傾向にある。また、リニアセンサは高速・高画質を狙うほど各画素に入射する光量が減少するため、一層の高感度化が求められる。そこで、開口率の改善や信号電荷検出感度の向上に開発の主力が移っている。信号電荷の検出には通常フローティング拡散が使われる。拡散領域に埋め込みコンタクトを用いてフローティング拡散の容量を減らして $20.3\mu\text{V}/e$ 、また、電荷検出部にセルフバイアス機能を持つインバータ増幅回路を内蔵させ $65\mu\text{V}/e$ という高い検出感度が報告されている³⁾⁴⁾。

一方、高速化については、リセットレベルの自動適正化回路を工夫してリセット時間を 5 ns にまで短縮している³⁾。

2.2 薄膜密着型センサ

CdS/CdSe や α -Si 薄膜を光電変換部に使い、各画素をマトリックス駆動回路で動作させる薄膜センサは

図 2 薄膜密着センサの断面構造

ロッドレンズと組合せて原稿と密着して使うことができる。このため装置の小型化・低価格化が実現した。また、周辺回路には多結晶シリコン TFT シフトレジスタなどを採用して一層の小型化も図られ、G3 規格の家庭用ファクシミリが広く普及するのに貢献した。最近では、さらに小型・低価格化の要求に応えるため、ロッドレンズなしで画像を読取る完全密着型センサの開発が進められている。このセンサの代表的な断面構造を図 2 に示す⁵⁾。透明なガラス基板に原稿照明用の窓を開けた遮光層を設け、その上に絶縁層、さらにその上の窓近傍に光電変換素子を置く。原稿と光電素子との間には素子を保護するための薄い耐摩耗層を貼付けている。このような薄膜センサの欠点は、光電流の立ち上がり・立ち下がりに 2~3 ms の時間が必要で、読取り速度が遅い点にある。そこで、小型でかつ高速度の読取りが可能なマルチチップ型センサの開発に主力が移ってきた。

2.3 マルチチップ型 IC センサ

このセンサは複数個の IC 型センサを一行に並べ、原稿の幅と同一の長さになるように構成される。縮小結像系を使用する必要がないため装置が小型にでき、そのうえ 1 チップ IC 型センサに匹敵する高速読取りが可能となる。最大の問題点は、チップ間の感度など特性の補正と、チップの継ぎ目で分解能を損なうことなく各チップを接続することである。継ぎ目の処理法として、各チップ端の 2 画素の画素間隔を正規の位置から若干ずらせて、チップ端での分解能力の低下を 3 画素間で吸収する方法や、実装基板にセラミックスとエポキシの複合基板を用いたポッティング封止技術による低価格化の実現などが報告されている⁶⁾。さらに、図 3 に示すように、UV 硬化型絶縁樹脂を用いて、Au ワイヤバンプを形成した CCD チップを透光性基板にフェースダウン実装するフリップチップ実装技術を使い、低コスト化と高密度化を同時に満たした

図3 完全密着型マルチチップセンサの断面構造⁷⁾

表2 カラー化の方式

フィルタオンチップ		フィルタ切換	光源切換
点順次	連続		
センサ：1本 高速読取り	センサ：3本 高速度 高分解能	色補正容易 高解像度	色補正容易 高解像度
解像度低下	ライン間隔補正 メモリーが必要	低速 大型化	低速 大型化

完全密着型センサも開発され⁷⁾，家庭用G3ファクシミリにもマルチチップ型ICセンサが用いられ始めた。

2.4 カラーセンサ

近年，複写機やイメージスキャナ分野とともに，ファクシミリ分野でもカラー化の要望が大きくなりつつある。カラーイメージセンサの色分解法は表2に示すように分類される。フィルタオンチップ型は，基本的には通常のイメージセンサの受光素子上にカラーフィルタを形成するため，モノクロと同じ分解能を得るためには3倍の受光素子数が必要となる。カラーフィルタの配列には，モアレの発生ならびに偽色信号を抑えるために受光素子を斜めに配置したり，画像信号処理回路で色ずれ補償するなどの工夫がなされる⁸⁾。3原色にそれぞれ1本の光電変換素子アレイを使う連続オンチップ方式は，高速・高解像度で原稿を読取る特長を持つが，3本のラインセンサを同一位置に配置することができない。特に，CCDセンサでは光電変換電子列に並行して信号電荷転送用のCCDシフトレジスタを配置するために，3本の光電変換素子アレイ間の距離が広がり，各色の信号間に位相のずれが生じる。このずれの補正用にライン間隔に比例した容量のメモリーが必要となる。装置の低価格化を図るためには，光電変換部の構造や駆動条件を工夫してアレイ間隔を縮める技術の開発が重要となる⁹⁾¹⁰⁾。この他に，3原色の光源ならびにフィルタを時間順次で切り替える方式も開発されているが，読取り速度が遅く装置も大型化する傾向がある。

図4 最近発表されたリニアセンサの画素数と最大データレートの関係

図5 密着型2次元イメージセンサの画素構造¹²⁾

最近報告された各種リニアセンサの画素数と最大データレートとの関係を図4に示す。性能的には1チップ型が優位にある。静止画に限られるが，超高精細画像入力デバイスの準備は整っているといえる。

2.5 密着型2次元センサ

リニアイメージセンサは機械的走査を必要とするため，装置の小型化・薄型化にも限界がある。そこで光学系も機械走査系も不要な密着型の2次元イメージセンサアレイの開発が進められている^{11)~13)}。実用化できれば装置の一層の小型・薄型化と高速化が可能となる。さらに，隣接画素間の画像処理による欠陥画素の救済や擬似的に解像度を改善するなどを実現できる。このセンサ材料としては現在，高速読取り，高階調，大面積化，高分解能が期待できる $a\text{-Si:H}$ 薄膜が研究されている。図5に $a\text{-Si:H}$ フォトリソトランジスタとTFTスイッチからなる薄膜イメージセンサの1画素の構造例を示す。画素数 640×400 画素，画素ピッチ 64 dot/mm^2 の素子が試作され， 30 ms/画面 の速度と64階調で画像を読取ることができる¹³⁾。現在，読取り面積は $50 \text{ mm} \times 80 \text{ mm}$ 程度と小さい。今後，広い範囲で使われるためには大面積化・高速化や感度の改善が急務である。今後，スキャナやファクシミリを複写機への応用の他，画像や手書き文字など，マルチ

メディア情報機器としての発展を期待したい。

3. 今後の展開と課題

今後、リニアセンサの応用分野は G4 ファクシミリやデジタル複写機に拡大する。特にレーザプリンタ等の電子写真記録方式を用いた複写機型のファクシミリでは、デジタル複写機の場合と同様、ライン走査時間は 1 ms 以下の高速性が要求される。5000 画素のセンサを仮定すると、1 画素のスイッチ時間は $0.2 \mu\text{s}$ 以下となり、2 次元固体撮像素子のスピードに近い。したがって、材料的には結晶シリコンにほぼ限られ、マルチチップ型密着センサや縮小結像系の 1 チップ IC 型センサが対象となる。分解能は 300~400 dpi (dot per inch) 程度と考えると、マルチチップ密着センサの場合には画素ピッチは $60 \mu\text{m}$ 程度となるので、これを実現する製作上の問題は少ないが、チップ間を高い精度で継ぐ技術の開発が大きな問題となる。また、密着センサを複写機に使う場合には結像光学系を使って原稿像の拡大・縮小ができないために、拡大・縮小処理を行う処理回路が必要となる。

1 チップの縮小型センサでは、チップ長を 25 mm とした場合には画素ピッチは $5 \mu\text{m}$ 程度が要求されるため、固体撮像素子と同様に高密度化技術の開発が必要となる。

文書画像は面積変調で階調数をとるためテレビ画像の場合と異なり、そのぶん高分解能化への要求は強い。さらに解像能力の高いセンサの開発が望まれよう。イメージセンサの高密度化はどこまで可能か。CCD など MOS デバイスの最小寸法は、リソグラフィやドーパント分布のゆらぎ、転送ゲートの遮断特性の低下などで決まる。また、寸法の縮小に伴う相対誤差の増加は、得られる画像の S/N を悪化させる。

リソグラフィやドーパントの分布のゆらぎに起因する最小寸法は、寸法の許容誤差を 3% と仮定した時、おおよそ $0.2 \mu\text{m}$ 程度であるといわれる¹⁴⁾。一方、MOS デバイスの寸法を小さくすると、デバイス各部の電界は許容限界に近づく。シリコン酸化膜中のトンネル電流を抑制するには、酸化膜中の電界を $4.5 \times 10^6 \text{ V/cm}$ 以下に、酸化膜中のホットキャリアの注入を抑制するためには、酸化膜中の電界を $1.8 \times 10^4 \text{ V/cm}$ 以下に決める必要がある。これらの条件から決まる最短のチャンネル長は動作電圧にもよるが、DRAM の転送電極の場合約 $0.23 \mu\text{m}$ と計算される¹⁵⁾。この状況から、今後リニアセンサの画素ピッチをさらに縮小し、高密度化することは形の上では可能である。

シリコンチップより単位時間当たり放熱できる熱量は

冷却方式にも依存するが、 $10 \sim 100 \text{ W/cm}^2$ 程度である。したがって、画素数が多くなると単位面積当たり集積できる画素の数は熱放散で決まることも考えられる。CCD では、この熱放射は信号電荷群の移動に伴うエネルギー消費と転送電極容量の充放電によるエネルギー消費の発熱である。

信号の最小エネルギーを熱エネルギー $k_B T$ (k_B : ボルツマン定数, T : 絶対温度), すなわち室温においては約 4.4×10^{-21} ジュールと仮定し、5 fF のキャパシタに 5 V の電圧を加えて蓄えた静電エネルギーは 1.5×10^{-14} ジュールとなるので、信号エネルギーとして 10^{-21} ジュールから 10^{-14} ジュールまでを想定し、各クロックで信号のエネルギーが消費されるとした時に 1 cm^2 当たり集積しうるデバイスの数を、クロック周波数 10 MHz、基板から放散しうる電力を 10 W/cm^2 と仮定した場合について計算してみると、 $10^{11} \sim 10^9 \text{ cm}^{-2}$ となる。この値は現在のリニアセンサの画素密度と比較して充分大きい。

転送電極の容量をクロックごとに充放電することによる消費電力は、使用するドライブ回路に強く依存する。最も簡単なスイッチで駆動する場合を考えてみると、容量 C をクロック周波数 f_c で充放電するために消費されるエネルギー P_c は次式で与えられる。

$$P_c = f_c C V_p$$

ここで、 V_p は駆動電圧である。 $f_c = 10 \text{ MHz}$ 、 $V_p = 5 \text{ V}$ 、 $C = 5 \text{ fF}$ と仮定すると、消費電力 P_c は電極当たり $1.25 \times 10^{-6} \text{ W}$ となる。チップからの熱放散可能量を 10 W/cm^2 とすると、集積できるデバイス数は $8 \times 10^8 \text{ cm}^{-2}$ となり 1 画素当たりの占有面積は約 $13 \mu\text{m}^2$ となる。この値はアレイと直交する方向に自由度のあるリニアセンサでは、充分余裕のある数字と考えてよいが、今後クロック電圧の低電圧化は必須の条件となろう。

画素面積が縮小されると一定の光源のもとでは入射光量が減少するので、デバイス雑音や電荷検出部のリセット雑音などで感度が制限される。そこで、高精細化に伴ってセンサの高感度化技術が重要な課題となる。この点は固体撮像素子と共通で、まず、電荷検出感度ならびに FDA 利得の向上、さらには電荷検出部の雑音の低減や、アパランシェ増倍による光電変換部での信号増幅の付加などが必要となる。したがって、光源の高輝度化技術と高感度化技術との間のトレードオフが生じよう。

この他、イメージセンサの場合、入力信号が光であることによる光クロストークやブルーミングからの制約がある。前者については、可視光の波長を考慮する

と画素ピッチ $2\sim 3\ \mu\text{m}$ が限界となろう。後者ではエリアセンサのブルーミング防止技術が適用できる。

印刷や電子写真, CD-ROM への入力等の分野では, 次世代のスーパー HD イメージで代表される超高精細画像 (例えば 7680×4320 画素) の利用を求める声が強まる。このような超高精細画像をシステムにどのように取り込むかが大問題となる。現状では静止画応用に限定されるが, このような超高精細画像に対応できる入力技術はリニアセンサに限られる。しかし, $25\ \text{mm}$ 長のリニアセンサでも必要なピッチは $3\sim 4\ \mu\text{m}$ となるので, ライン走査時間と感度を両立させることが困難となる。根本的には前述した高感度化技術の実現で対処するのが望ましいが, 入力デバイス技術と信号処理技術とを融合した高精細画像入力法の検討も進められている¹⁶⁾¹⁷⁾。入力デバイスの不備を補う信号処理機能としては, 複数の入力デバイスによる画素ずらし, 低解像度信号を離散フーリエ変換や雑散コサイン変換した後に高周波成分を付加するなどの高解像度変換技術¹⁹⁾, 画像信号の中から画像の有効な成分 (周期性成分) と特定な周期成分のないランダム成分を分離し, ノイズを低減するエッジフィル変換法¹⁹⁾ なども, 処理に要する時間の短縮と合わせて検討する必要がある。高周波成分の大きさとその位置は基本波に近い成分から推定できる場合が多いので, この推定した高域成分を外挿すれば品質の良い高解像度変換ができる。推定方法も実画像での実験を含めて今後の課題である。

(1993 年 5 月 10 日受付)

〔参 考 文 献〕

- 1) K. Komiya, et al.: "Image Acquisition Technology in Telecommunication Systems", Technical Digest of International Symposium on Advanced Image-Acquisition Technology (SAIT'91), pp. 2-11 (Nov. 1991)
- 2) 大木ほか: "ドライバ内蔵 5340 画素/3648 画素 CCD リニアイメージセンサ", テレビ学技報, **15**, 24, pp. 31-36 (Mar. 1991)

- 3) 伊東ほか: "100 MHz 5 k ビットリニアイメージセンサ", テレビ学技報, **16**, 24, pp. 1-6 (Mar. 1992)
- 4) 伊沢ほか: "高感度版カラーラインセンサ", テレビ学技報, **16**, 58, pp. 1-6 (Sep. 1992)
- 5) 井上ほか: "CdS-CdSe 完全密着型イメージセンサ", テレビ学技報, **14**, 7, pp. 1-7 (Jan. 1990)
- 6) 大北ほか: "マルチチップ型インライン密着センサ", テレビ学技報, **15**, 24, pp. 13-18 (Sep. 1992)
- 7) 中村ほか: "マルチチップ完全密着型イメージセンサ", テレビ学技報, **16**, 58, pp. 19-24 (Sep. 1992)
- 8) 佐藤ほか: "カラーリニアイメージセンサを用いた画像読み取りにおける偽色抑制方式", 信学大全, D-242 (1989)
- 9) 渡辺ほか: "RGB 各色 2592 画素 CCD カラーリニアイメージセンサ", テレビ学技報, **15**, 24, pp. 19-24 (Mar. 1991)
- 10) 三輪田ほか: "6 ライン間隔カラー 5 k ビットリニアイメージセンサ", テレビ学技報, **15**, 16, pp. 19-24 (Feb. 1991)
- 11) I. Fujieda, et al.: "High Sensitivity Readout of 2D a-Si Image Sensor", Jpn. J. Appl. Phys., **32**, Part 1, 1A pp. 198-204 (Jan. 1993)
- 12) 山口ほか: "a-Si フォトトランジスタを用いた密着型二次元イメージセンサ", テレビ学技報, **17**, 16, pp. 19-24 (Mar. 1993)
- 13) 小林ほか: "アモルファスシリコン 2 次元イメージセンサとその応用", テレビ学技報, **17**, 16, pp. 25-30 (Mar. 1993)
- 14) 菅野: "デバイス動作の理論限界", 信学誌, **75**, 4, pp. 326-332 (Apr. 1992)
- 15) W. H. Lee, et al.: "Design Methodology and Limitations of Submicrometer MOSFET for DRAM Application", IEEE Trans. Electron Devices, **ED-35**, 12, pp. 2245-2252 (Dec. 1988)
- 16) 小松ほか: "受光面形状の異なる複数のイメージセンサを用いた高精細画像の入力法 その 2—実画像を用いた性能評価", 1993 年信学春季大, D-353 (1993)
- 17) 宮地ほか: "複素の低解像度画像からの高解像度画像取得に関する検討", 1993 年信学春季大, D-355 (1993)
- 18) 村山ほか: "文書画像の高解像度変換技術", 第 4 回画像入力技術シンポジウム講演予稿集 (SAIT'92), pp. 53-62 (Nov. 1992)
- 19) 谷口ほか: "エッジフィル変換によるカオス的画像の圧縮と再生", 第 20 回画像電学年次大予, pp. 121-124 (1992)

あんど う たか お
安藤 隆男 昭和 32 年, 静岡大学工学部電気工学科卒業。同年, 日本電気(株)中央研究所に入社。昭和 50 年, 静岡大学電子工学研究所に移る。現在, 同教授。固体撮像素子など画像電子デバイスの研究に従事。工学博士。正会員。