2. 映像信号処理 LSI

山口 二男[†], 菅原 寛[†], 仙田 哲也^{††}

1. ま え が き

近年のデジタル信号処理技術の急速な進歩は、テレビ、VTR等の映像信号処理システムの多くの部分をデジタル化しつつある。しかし、実際の商品ではどのようなになっているのか、また今後どうなっていくのか、これまであまり議論されたことがないように思われる。ここでは、ビデオ市場で最も急成長をとげたといわれているカムコーダ(カメラ一体型 VTR)用の映像信号処理 LSI を例にとり、これまでの変遷と現状を検証し、今後の展望について述べていきたい。

本稿では、まずカムコーダシステムを構成してきた LSI の変遷をカメラ系について記す。次に、ビデオ系の LSI の変遷について説明する。最後に、今後のカムコーダ用映像信号処理 LSI の(半導体サイドから見た)単なる技術的トレンドと課題に留まることなく、今後ますますシステムオンチップ化されるであろう LSI のあるべき開発形態まで言及してみたい。

2. カメラ系信号処理 LSI の変遷

2.1 カメラ系アナログ信号処理

CCD 撮像素子(以下イメージセンサと呼ぶ)を使用したカムコーダの信号処理は、2～3年前まではアナログ処理のものが主流であった。当社でも、イメージセンサを用いた最初のカメラ CCD-G5 から CCD-TR 705 まで、カメラ系の信号処理はアナログの信号処理 LSI を使用していた。

約 10 年前の第 1 世代のアナログカメラシステム¹⁾(図 1 参照)では、電源電圧に 8.5 V と 5 V を使用し

図 1 アナログカメラ第 1 世代

ていたため消費電力が多かった。また、IC の数としても、メインの信号処理 3 チップの他にオート系 1 チップ(オートホワイトバランス、オートアイリス等)、タイミングジェネレータ 1 チップ、SYNC ジェネレータ 1 チップ、および CCD ディレイラインで構成され、さらに外部周辺回路も多く必要とした。

その後、第 2 世代になると、低消費電力を実現するために電源電圧が 5 V 単一の LSI が開発設計された。また、ここではアイリスとオートホワイトバランス機能の一部を本線系に取り込むことにより、システム的にスリム化を行っている。加えて、信号処理にとって大きな変更となるイメージセンサの色配列の変更も行われ、それに対応するために IC を 1 個追加してシステムを構成した時期もあった。

第 3 世代のシステム²⁾では、そのころ主流になり始めていたイメージセンサの色配列に最初から対応し、さらに外部周辺回路をできるだけ取り込むため、まず LPF の内蔵化を行いシステムの部品点数を削減した(図 2 参照)。電源電圧としては、第 2 世代から大きく変化していないものの、内部の各ブロックで電流を削減することで全体の消費電力の削減も行っている。

一方では、将来のデジタル処理化への移行を目指して、すでに LSI 化の検討が開始されていた。

2.2 カメラ系デジタル信号処理

CCD-TR 105/205 シリーズからカメラ系の信号処

[†] ソニー株式会社 半導体事業本部

^{††} ソニー株式会社 パーソナルビデオ事業本部

“Recent Trends in Camera and Video Signal Processing LSI’s” by Futao Yamaguchi (Semiconductor Group, Sony Corp, Kanagawa), Hiroshi Sugawara (Semiconductor Group, Sony Corp, Tokyo) and Tetsuya Senda (Personal Video Group, Sony Corp, Tokyo)

図 2 アナログカメラ第3世代

図 3 デジタルカメラシステム

理には、デジタル LSI を搭載している(図3参照)。これは、外部周辺部品を少なくできることと回路自体のバラツキが少ないため安定した生産ができるという理由からである。これと同時に、電子ズームや手ぶれ補正のデジタルフィーチャが容易に実現できるというメリットもあるからである。特に、デジタルの LSI は、MOS プロセスの進歩により低電圧動作

が可能となり消費電力も下げることができ、さらにチップサイズが小さくなることにより LSI のコストを下げられることも、デジタル LSI 導入に弾みをつける要因になっていた。

(1) カメラ系 LSI の特長

現在のカムコーダに使用されているカメラ系信号処理の LSI(図4参照)は 1.0 μm ルールで造られていて、その基本ブロックは 1991 年の ISSCC に発表された「カメラ信号処理 LSI」³⁾⁴⁾ のものと大きく変わっていない。A/D コンバータからの入力語長は 10 ビット精度で、2H ディレイラインによる 3 ライン処理、原色分離クロマ処理による高品質色再現回路、高速 8 ビット D/A コンバータ内蔵による Y(輝度)、C(クロマ)アナログ出力を備えている。この LSI は、2H ディレイライン、2 チャンネルの高速 8 ビット D/A コンバータ、ROM(8 ビット $\times$ 1024 ワード) $\times$ 3、およびロジック部から構成され、回路規模は 27000 ゲートである。クロック周波数 14.3 MHz で、電源電圧 4 V における消費電力は 300 mW である。

(2) 新機能システムと LSI

最近、高機能フィーチャとして容易に実現できるようになった例として、手ぶれ補正とデジタル電子ズ

図 4 1チップデジタルカメラ信号処理 LSI

ームを挙げることができる。カムコーダの手ぶれ補正は、加速度センサから送られてきた手ぶれ方向と手ぶれ量を演算し、イメージセンサを駆動しているタイミングジェネレータとラインメモリ内蔵のズーム LSI をコントロールすることにより行われている。V 方向はイメージセンサから読出すラインを変えることで実現し、H 方向はアパーチャコントロール回路とガンマ補正回路を経てズーム LSI のラインメモリに取り込まれ、その読出し位置をずらすことにより補正を行う。また、電子ズームは手ぶれ補正と同一の回路を利用し、V 方向のラインホールド、H 方向は画素データをホールドすることにより実現している。

このシステムは、回路規模が小さく特殊なイメージセンサとズーム LSI を組合せるだけで、容易に上記機能を付け加えることができることが特長である。

2.3 イメージセンサ

カムコーダに用いられている画像入力素子は、当初、真空管の一種である撮像管を用いていたが、CCD や MOS といった固体撮像素子が開発されると、その耐久性や小型というメリットが重視されて民生用のカメラに使用され始め、現在ではすべてのカメラに CCD イメージセンサが搭載されている。カムコーダ

でも初期の CCD-G 5 でイメージセンサを使用し始めてから、イメージセンサの比率が上昇し、全機種に搭載されるようになった。

最初に使用したイメージセンサは、2/3 インチ光学サイズの 19 万画素のもので、色フィルタの構成は、緑(G)市松 RB 線順次というものであったが、CCD プロセスが進歩し、2/3 インチ系 27 万画素が開発され、さらに 1/2 インチ系 27 万画素、2/3 インチ系 38 万画素へと、ますます微細化されていった。画素数の面では、現在、比較的低価格の 27 万画素系と高画質機用の 38 万画素系に二分されている。しかし、光学的インチサイズが、2/3、1/2、1/3 と小型になり、最近では 1/4 インチ系のものも開発⁶⁾され、1 画素の大きさでみると、プロセスの進歩と共に小さくなっている。

イメージセンサの色フィルタの構成は、当初の原色系のものから、入射光量を有効に変換するために補色系が用いられるようになり、また水平の解像度を確保する意味で市松配列が採用された。現在では各社とも、補色市松配列のイメージセンサを使用している。

3. ビデオ系信号処理 LSI の変遷

3.1 半導体サイドからみた技術動向

ビデオ系の Y/C 信号処理の部分は今でもアナログ信号処理が用いられている。ビデオ信号処理部の IC 化の歴史は古く、ベータ方式の VTR 用 IC まで遡る。1970 年後半から現在までに開発されたビデオ系 LSI の技術変遷に関して、それぞれ電源電圧、プロセスルールおよび集積規模の観点から図 5 にまとめて示して

ある。これを見ると、1970 年後半は電源電圧が 12 V と高く集積規模も 500 素子以下と小さかった。このために各種 IC を開発し、多用しなければならなかった。その後、1985 年の 8 ミリカムコードの出現に合わせた LSI 開発が強力に推し進められると、技術は大きく進展した。まず電源電圧が 5 V に設定され、それに伴い回路技術が進歩した。次にパイポラのプロセスルール(最小加工サイズのことで通常エミッタの電極サイズを示す)は、10 μm から 5 μm と半分になり 1000~2000 素子規模までの LSI(第 1 世代)が開発⁶⁾されるようになった。そして 1987 年には約 9000 素子の搭載を可能にした 2.4 μm ルールのパイポラプロセスにより、世界で初めてのノーマルバンド 1 チップビデオ LSI(第 2 世代)の開発^{7,8)}に成功している。図 6 に示すように、この開発により従来 5 IC(全ピン数 208)および外部フィルタを含む約 160 点の部品で

図 5 ビデオ系 LSI の技術動向

図 6 第 1 世代と第 2 世代のビデオシステムの比較

構成されている部分が、この LSI(ピン数 64) 1 個で実現された。その結果、パスポートサイズのカムコーダに代表されるようにセットの超小型、低コスト化および信頼性改善に大きく貢献した。

その後の開発は、単に集積規模の向上だけではなく、トランジスタの接合容量の低減と低電流領域での高 f_T (トランジション周波数)化および低ベース抵抗の実現を可能とするバイポーラプロセスによる低消費電力化と広帯域化の方にも重きがおかれた。その代表例が、1.8 μm ルールのバイポーラプロセスで実現されたハイバンド 8 ミリカムコード用 1 チップビデオ LSI(第 4 世代)である⁹⁾。本 LSI は、約 12000 素子(IIL* 1000 ゲート分を含む)で、すべてのビデオ信号処理を行っており、その消費電力はカメラ記録時で僅か 350 mW というところまで来ている。

3.2 システムサイドからみた開発動向

1983 年の 8 ミリビデオフォーマット確立後に開発された第 1 世代の IC は、システムを実現しセットを造り上げるという点に重きがおかれた。そのために、IC 開発における技術的リスクはできる限り避け、特に画質を決めてしまいそうな重要な特性の部分は IC 外部で対応したものとなっている。前述したように、8 ミリビデオ世代になってからの一番大きな変化は、電源電圧が 9 V から 5 V に下がり、それに伴って新規回路が開発されたことである。次に、セットの小型化、低コスト化および高画質化を達成するために開発されたのが第 2 世代の 1 チップビデオである。この LSI で実現された信号処理の特長を以下に示す。

- ガラスディレイライン 2 本で構成していたしく型信号処理システムを CCD ディレイライン 1 本で実現¹⁰⁾。
- 外部フィルタ/長時定数回路を内蔵するための要素技術の確立。
- モード/画質等の切り替えのためのシリアル-パラレル変換のバスデコードの採用。
- 小型水晶発振子の採用を可能にする回路技術の確立。

1988 年には、8 ミリもハイバンドの仕様¹¹⁾が合意され、本システム用の LSI(第 3 世代)が急がれた。この時は高画質対応のための機能が増えたことと、セット導入を確実なものにするため等の理由から、輝度(Y)、クロマ(C)の 2 LSI 構成で 1990 年に開発された。また、これまでの専用 CCD ディレイラインから汎用のものを使用できるように開発することにより、

図 7 第 3 世代 8 ミリハイバンドシステムとその 1 チップ化(第 4 世代)

大幅なコストダウンと低消費電力化を実現している。ハイバンドまたは高画質対応のための設計の特長は以下の通りである。

- FM 変調/復調回路のリニアリティの広帯域化。
- Y 信号のエンファシス/ディエンファシス回路の広帯域化。
- CCD ディレイラインを 2 本使用したくし形信号処理システムの採用。
- Y/C 分離回路への Y 相関検出の採用とクロマ帰還くし形回路の採用。

1991 年には、カムコーダの大幅増産に対応するためにビデオ系でも生産ラインでの自動調整化が強く要求され、EVR(電子ボリューム)対応の各 IC が開発され増産に貢献した。そして、1993 年にはハイバンド用 1 チップビデオ LSI(第 4 世代)が開発⁹⁾され以下のことが達成された。

- 従来の Y/C 信号処理 LSI と EVR の IC 1 個の計 3 個を 1 チップ化(図 7 参照)。
- 全フィルタの内蔵化と完全無調整化。
- 4.5 V までの動作(バッテリー対策)

4. LSI 化の課題と将来の技術展望

本章では、今後カムコーダ用映像信号処理 LSI を開発していく上での課題と将来技術について述べるとともに、今後あるべき LSI の開発形態を考えてみたい。

4.1 カメラ系 LSI 化の課題と展望

カメラの信号処理 LSI はプロセスの微細化により、周辺の IC の機能までも内蔵したシステムオンチップ化や低電圧化(= 低消費電力化)に進んでいくことは、これまでの流れから明らかである。

システムオンチップ化は、多彩なフィーチャを持つ

* Integrated Injection Logic

た多機能な LSI を設計するために設計者に、より深い全体のシステムへの理解力を要求している。また、システム規模が大きくなるため、一度システムを決定した後からでは少量の修正でも難しくなる。このため、設計初期のシステム評価や検証を確実に行わなければならないという課題をかかえている。低電圧化の問題に対しては、単にプロセスルールの進歩による解決だけでなく、演算回路の工夫や新しい低電圧セルなどを開発して、さらに進む低電圧化に対応していかなければならないと考えている。

4.2 ビデオ系 LSI 化の課題と展望

記録フォーマットがデジタルでない現行のカムコーダでは、ビデオ系のシステムオンチップ化をする上でアナログ IC かデジタル IC かは単なる手段でしかないと思われる。これは、カメラ系ではアダプティブな画質制御、メモリーを利用した電子ズームや手ぶれ補正等の多機能化の要求があるのに対して、ビデオ系では多機能化の要求がなく、基本性能と消費電力およびコストで決定されるからである。もちろんセットの小型化という観点から部品点数の削減も大切であるが、アナログ LSI でもかなりの部品点数が削減されたことと、多層基板や小型部品の開発によって実装密度が大幅に進歩したことから、今やセットの小型化のネックは部品点数から消費電力の方へシフトして来ているのが現状である。カムコーダが VHS フォーマットのようにシステムが成熟し始めていることを考えると、アナログ LSI でもデジタル LSI と同等の低電圧化、低消費電力化が実現できれば、コスト競争に強いアナログ信号処理 LSI も生き残るのではないかとと思われる。

4.3 LSI の開発形態

民生用機器の中で、システムの規模としては恐らく一番大きいカムコーダ用 LSI の開発形態について少し考えてみたい。これまででは、IC 化する規模がシステムの中で小さいということもあって、セット側から開発依頼を受けて IC を開発してきた。しかし、カメラ系もビデオ系も第 4 世代あたりからシステムオンチップ化の様相が強く、LSI そのものがセットの商品力を左右するまでになって来ているというのが現状である。そこで、今後は半導体サイドとセットサイドが一体となって LSI を開発していく体制がますます重要となってくるとと思われる。

5. む す び

カムコーダ用信号処理 LSI の変遷をカメラ部とビデオ部に分けて述べてきた。その中で、カメラ系は特

に高画質、多機能および小型化の理由で、アナログ信号処理システムからすでにデジタルシステムに移行したことを述べた。ビデオ系はデジタルが得意とする画像処理が必要でないことと、コストと消費電力の点でまだ有利なため、依然アナログ信号処理システムが採用されていることを示した。また、今後の LSI 化の課題と将来技術について述べるとともに、今後の LSI 開発形態まで言及した。

(1993 年 8 月 31 日受付)

〔参 考 文 献〕

- 1) M. Onga, et al.: "Signal-Processing ICs Employed in a Single-Chip CCD Color Camera", ICCE, Digest of Technical Papers, pp. 32-33 (June 1984)
- 2) M. Onga, et al.: "New Signal-Processing LSIs for 8 mm Camcorder", IEEE Trans. on Cons. Elec., **36**, 3, pp. 494-502 (1990)
- 3) H. Matsumoto, et al.: "A Single-Chip Digital Signal Processor for CCD Cameras", ISSCC Digest of Technical Papers, pp. 250-251 (Feb. 1991)
- 4) 仙田, 松本, 福田ほか: "CCD カメラ用 1 チップ DSP", テレビ学技報, **16**, 6, pp. 37-41 (Jan. 1992)
- 5) J. Suzuki, et al.: "A 1/4-Inch 250 k Pixel IT-CCD Image Sensor" ICCE Digest of Technical Papers, pp. 160-161 (June 1993)
- 6) Y. Tanii, et al.: "LSI System for 8 mm Video", IEEE Trans. on Cons. Elec., **30**, 4 (1984)
- 7) F. Yamaguchi, et al.: "Single-Chip Signal-Processing LSI for 8 mm VCR System", BCTM Tech. Digest, pp. 139-141 (1987)
- 8) T. Fukuda, et al.: "New Video Signal-Processing LSIs for 8 mm VCRs", IEEE Trans. On Cons. Elec., **34**, 3, pp. 544-551 (1988)
- 9) F. Yamaguchi, et al.: "A New Single-Chip Video Signal-Processing LSI for the High-Band 8 mm Camcorder", ICCE Digest of Technical Papers, pp. 168-169 (June 1993)
- 10) 吉川, 谷井, 川俣ほか: "Single 汎用 CCD ディレイラインによる VTR 用 COMB FILTER SYSTEM", 1989 テレビ全大, pp. 189-190 (1989)
- 11) K. Tsuneki, et al.: "Development of the High-Band 8 mm Video System", IEEE Trans. On Cons. Elec., **35**, 3, pp. 436-441 (1989)

山口 五男 昭和 56 年, 山形大学大学院修士課程修了。同年, ソニー(株)に入社。以来, バイポーラプロセスの開発, バイポーラ IC の設計, 開発に従事。現在, 同社半導体事業本部バイポーラ事業部にて, ビデオ系全体の IC 企画, 開発を担当。

菅原 寛 昭和 55 年, 東京理科大学理工学部物理学科卒業。同年, ソニー(株)に入社。カムコーダ用デジタル LSI の開発設計に従事。

仙田 哲也 昭和 57 年, 岡山大学工学部電子工学科卒業。同年, ソニー(株)に入社。以来, コンシューマ用ビデオカメラのシステム開発とその IC 設計に従事。一時, 商品設計部門を経て, 現在に至る。