小特集

映像高能率符号化技術

4. 映像符号化の実現技術

正会員 村上篤道[†],

浅野研一[†],

正会員 丹野興一[†]

キーワード：映像符号化，ビデオコーデック，映像符号化デバイス

1. ま え が き

映像信号の情報量は、HDTV で1 Gbps 以上、標準テレビでも100 Mbps 以上と膨大であり、ネットワークの伝送容量や蓄積媒体の記録容量に
応じて、情報量を削減することが必要である。図1に通信・放送ディジタルネットワークと映像アプリケーションを示すが、いずれも圧縮符号化ツールは必須のものとなっている。

圧縮符号化を行う場合、コンテンツの流通性を高める互換性・相互接続性が、一般利用者の利便性向上の上で重要である。この目的から、ディジタル放送・蓄積メディア向けにMPEG-1および2が、テレビ電話・インターネット向けにH.261/MPEG-4等が、映像符号化ツールとして標準化されてきた。

このような接続性や流通性を、実際に様々なアプリケーションで提供するためには、最適となるコーデックアーキテクチャの開発が重要である。

2. 映像符号化アルゴリズムとビデオコーデックアーキテクチャ

2.1 映像符号化方式の遷移

図2は映像符号化方式における国際標準化の流れである¹⁾²⁾。

1980年代前半には、直交変換符号化やベクトル量子化、フレーム間符号化などの基本技術が開発された。

図1 デジタルネットワークと映像アプリケーション

図2 国際標準映像符号化方式の遷移

その後、ディジタル1次群の映像符号化標準化を経て、相互接続の必要性から動き補償フレーム間予測+DCTハイブリッド方式のH.261が1990年に標準化された。この動き補償やDCTは多くの演算を要するもので、

小形のテレビ会議やテレビ電話を実現するには、当時の半導体技術のレベルから見ると相当のギャップがあった。

1992年に標準化されたMPEG-1では、蓄積メディアを対象とした符号化性能の向上のため、双方向予測や、半

[†] 三菱電機株式会社 情報技術総合研究所
“Implementation Technologies for Video Coding” by Tokumichi Murakami, Kenichi Asano and Okikazu Tanno (Information Technology R & D Center, Mitsubishi Electric Corporation, Kamakura)

画素精度の動き補償、GOP 構造が追加された。

1995 年に標準化された MPEG-2 では、通信・放送・蓄積メディアを扱う汎用符号化方式として、インタレースに対応するフレーム/フィールド予測や適応 DCT などの新たなツールが加わった。また MPEG-2 では、プロファイルとレベルによりアプリケーションに対応したクラス分けがなされている。どのプロファイルレベルに属するかにより、要求される処理性能がスケラブルで、必要となる実現技術が異なる。

つづいて、携帯端末などの低レートアプリケーションへの適用を狙い、誤り耐性を強化した MPEG-4 が標準化されてきた。

2.2 符号化処理とアーキテクチャ³⁾⁴⁾

(1) 動き補償

動き検出の精度を上げるには、多大な演算処理を要する。ブロックマッチングによる動き検出には、

- ・全探索方式：検出精度高/演算量大
- ・階層/逐次探索方式：演算量小/検出精度低

などがあり、要求される性能と照らし合わせ、方式と探索範囲を選択する。

(2) 双方向予測フレームメモリーハンドリング

双方向予測では、2つの予測フレームメモリーからの動き検出用参照画像の出力が必要となるため、複雑なメモリーハンドリングと高速なデータバスが要求される。

特にインタレースをサポートする MPEG-2 では、フィールド/フレーム予測によりさらに複雑なメモリーアクセスを要し、マルチポートメモリーの採用やテンポラルバッファの適切な配置など、処理能力を引き出す構成が用いられる。

(3) スケーラビリティへの対応

幅広い用途に対応するためには、異なる解像度や符号化性能を実現するスケラブルなアーキテクチャが必要となる。

異なる解像度に対応するには画面分割の並列処理が適しており、機能分割並列処理との組合せで、符号化性能の

重みを付加することができる。また画面分割境界では、劣化をきたさないシーームレスな処理が重要である。

(4) 遅延制御と Quality of Service
パッケージメディアを除き、実時間で符号化処理を行う場合には、限られた処理遅延で高画質に符号化を完了する必要がある。

そのためには、入力する映像シーンの特性を用いたフィードフォワード制御の導入が有効で、低遅延と安定した映像符号化品質をもたらす。

3. 要求処理性能とデバイス動向⁵⁾

3.1 要求処理性能と半導体技術

前章のアーキテクチャを小形に実現する半導体の製造技術は、微細化が急速に進み、1チップに集積可能なトランジスタ数が2年で1.5倍(ムーアの法則)のペースで増加してきた。これに合わせて動作周波数も急速に向上しており、演算処理デバイスの代表格である CPU の性能を、飛躍的に伸ばしてきた(図3⁶⁾)。

映像符号化に必要な処理を大別すると、

- (1) 音声符号化や変復調と類似の処理
 - ・動き補償/直交変換に必要な算術演算
 - ・可変長符号化に必要なビット操作

図3 最先端 CPU と符号化に必要な処理性能

(2) 映像特有の処理

- ・時空間配列上での大量のデータハンドリング

がある。このうちデータハンドリングは、映像特有の処理であると同時に、アーキテクチャによって処理能力が大きく変化する要因となっている。このため、図3の各符号化処理に最低限必要な処理性能も、アーキテクチャによって大きく上下するものであり、図中の値は一例である。

3.2 最新の映像符号化デバイス

(1) MPEG-2 エンコーダ

最先端 CPU では SDTV 符号化の実現が間近にせまっている。しかし現状では、価格/性能の要求から専用プロセッサ(ハードウェアもしくは専用 DSP)をベースにほとんどの LSI 化が進められている。SDTV においては、1チップで映像/音声/メディア多重などを処理するものが製品化され始めている。HDTV では、複数チップにて映像符号化が実現されている。

表1には、MPEG-2の映像符号化デバイス開発例を示す⁷⁾⁸⁾。

(2) MPEG-2 デコーダ

デコーダに必要な処理性能はエンコーダの数分の1で済むことから、デコーダ以外の表示制御/メモリー/システム制御 CPU などまで取り込んだ1チップ LSI が、DTV 受信機や DVD 用等に多数開発されている。現状では、

表 1 MPEG-2 映像符号化 LSI 開発例
(0.25 μm 以下のプロセスを使用しているものに限定)

開発メーカー	三菱電機	松下電器	NEC	NTT エレクトロニクス
製品名	M 65728	MN 85560	μPD 61050	Super-ENC
映像符号化	MP@ML 422@ML 422@HL* ¹ エンコーダ	MP@ML エンコーダ	MP@ML エンコーダ	MP@ML 422@ML 422@HL* ¹ エンコーダ
音声符号化	○	×	×	×
メディア多重	○	×	○	×
動作周波数(最大)	81 MHz	81 MHz	?	81 MHz
製造プロセス	0.25 μm CMOS	0.25 μm CMOS	0.25 μm CMOS	0.25 μm CMOS
サンプル出荷時期	now	now	now	now

* 1: HDTV 対応時は複数チップ使用

価格を重視して専用プロセッサベースとしているものがほとんどであるが、近い将来にはソフトウェアベースのものが出現するものと推定される。

(3) H.261/H.263/MPEG-4 コーデック

携帯端末やインターネットなどを対象とした分野では、要求解像度が比較的低いため、汎用 CPU や DSP をベースとしたコーデックが多く見受けられる。一方、テレビ会議などを対象とした分野においては、解像度が比較的高

くなることから、専用プロセッサベースとしているものが多い。

こうしたアプリケーションに対し、伝送速度: 64 kbps/解像度: QCIF もしくは CIF/フレームレート: 15 frame/s 程度の能力を持った LSI が各社から発表されている。

4. ビデオエンコーダの構成⁹⁾

ここでは、三菱デジタル放送用 MPEG-2 マルチフォーマットエンコーダ MH-1200 E¹⁰⁾ を、ビデオエンコーダの実例として紹介する。MH-1200 E は、放送送出・番組素材伝送を主用途とした放送局用レベルのエンコーダである。

本エンコーダでは、幅広い用途に適用できるよう、以下に示すスケーラブルアーキテクチャ、高画質レート制御、小形化を実現した。図 4 に映像符号化部の内部構成を、図 5 に装置外観を示す。

(1) スケーラブルアーキテクチャ
SDTV から HDTV までの解像度に対応する以下のスケーラブルなアーキテクチャを実現している。

- (a) 映像品質スケーラビリティ
- ・映像符号化機能のツール化
 - ・各ツール間のフレキシブルな通

図 5 マルチフォーマットエンコーダ MH-1200 E の外観

図 4 映像符号化部のブロック構成

信機能

- ・探索範囲可変の動き補償

(b) 画面サイズスケラビリティ

- ・画面分割による並列処理
- ・分割境界で劣化のないシームレスな動き/画質制御

(c) 階層的符号化制御

- ・マクロブロック単位の局所制御を並列化
- ・グローバルな制御の統合

(2) 高画質レート制御

符号化映像の精細度/時間追従性/色再現性の向上を図るため、以下の制御を行うことにより、シーンによらない高画質化が実現される。これら高画質化により、所定の映像品質を得るための情報量が削減でき、デジタル放送のサービス領域拡大や蓄積メディアへの長時間記録が実現可能となる。

(a) 映像特性抽出

- ・視覚特性上不要な雑音等の除去
- ・シーンチェンジ/特殊効果の検出

(b) 映像に応じた符号化

- ・情報量の適応配分による高精細度、高い階調表現の実現
- ・4:2:2による忠実な色再現

(c) 動き補償処理の制御

- ・パン/ズームなどに応じた適応動き検出
- ・全探索動き検出を用いた精度向上による、なめらかな動きの再現

(d) 発生情報量の一定化

- ・フィードフォワード制御により安定した画質を低遅延で実現
- ・最適なバッファ配置による並列処理間での発生情報量平滑化

(3) 小形化

大規模 LSI の開発により、従来機種種の MH-1100 E と比し、1/5 以下の小形化を実現した。開発した LSI は、100 万ゲートクラスの下記 3 種で、前述のスケラブルアーキテクチャ、高画質レート制御機能を保有する。

- ・前処理 LSI: 映像特性抽出が可能
- ・符号化 LSI: 並列処理に対応
- ・動き補償 LSI: 探索範囲可変

また上記符号化 LSI は、映像符号化/音声符号化/多重化のすべての機能

を内蔵しており、民生用 1 チップエンコーダの実現も可能である。

5. 大規模 LSI と新しい設計手法の試み

5.1 大規模 LSI 設計の課題

製造プロセスの微細化に伴って、1 チップの LSI に集積可能なトランジスタ数は年率 50~60% の速度で増加し、0.25 μ m CMOS では 1 チップ = 100 mm² と仮定して、約 1000 万個のトランジスタが集積できる。このトレンドにしたがって、映像符号化 LSI の機能は図 6⁽¹⁾ のようにチップ上に集約化されてきており、今後もさらなる集約化が可能になると考えられる。一方、LSI 開発効率の進歩は、せいぜい年率 20% 程度しか増加しないと考えられており、LSI 集積度と開発可能なトランジスタ数とのギャップを埋めないと、高機能映像符号化 LSI の実現が困難となる。

また、0.25 μ m 以下のプロセスでは、トランジスタ(素子)間の配線遅延が動作周波数を支配すること、集積度の向上によって LSI 内部の消費電力が大きくなりすぎる、など半導体の製造技術に起因する課題も多く、設計/製造の両面から改善が進められている。

5.2 新しい設計手法

(1) LSI 設計資産の再利用

集積度の向上により各回路ブロックの規模と性能を最適化する意義が薄

れ、かわりに短期間に多くの機能を設計することが重要になった。

このため、汎用性を高めた機能モジュール群を設計し、新しい LSI では過去に設計した資産と新たに設計した機能モジュールを組合せる手法をとる。

さらに、こうして設計したモジュールを、検証の完了した信頼性のある機能ツールとして蓄積していく。その結果、機能ツールの組合せを変更して、別機能の LSI を短期間で開発することが可能になる。特に、多機能化と製品サイクルの短期化が急速に進んでいる情報家電分野においては、こうした手法への期待が大きい。

(2) 検証期間の短縮と設計品質の向上

LSI の大規模化は製造前に行う動作検証を複雑化させ、開発期間を指数関数的に増加させる。

こうした問題への対応策として、LSI 製造前に回路を実機に近い動作環境と速度で検証可能な、ハードウェアエミュレータを用いた検証手法が提案されている。映像符号化においては大量の画像を用いた検証が必須なことから、こうした手法の導入効果は顕著である。

(3) 機能仕様からの自動回路合成

映像符号化 LSI の機能集約化が進むと、(1)(2)の手法を用いても、やがて集積可能なスペースに相当する回路の設計が困難になってくることが予

図 6 映像符号化 LSI (SDTV) の機能集約化

想される。

この対策として有望視されているのが、システム仕様から回路を自動生成する手法である。現在の LSI 開発は、以下の3段階のステップを踏んでいる。

- (a) システム仕様をC言語などの高級言語で記述し仕様を検証
- (b) システム仕様から機能回路仕様/ソフトウェア仕様を作成し、各々を設計・検証
- (c) 機能回路から物理的な論理回路を合成し、これを元にレイアウト・遅延検証の後に製造

近年、このシステム仕様から機能回路を自動生成する CAD ツールが出始めている。こうしたツールは、現状では問題点が多く限定された機能にしか適用できないが、LSI 集積規模の急速な増加に対応していくためには必須な手法と見られることから、今後とも着実に発展していくものと考えられる。

6. む す び

近い将来、デジタル映像を扱うコーデックは、マイコンのようにさまざまな情報家電のキーパーツとなるであろう。新しい映像情報メディアの普及を祈念する。(2000年2月15日受付)

〔文 献〕

- 1) H. 261, ISO/IEC 13818-1~3, 7, MPEG-4
- 2) 村上: “高能率符号化技術”, テレビ誌, **42**, 11(1988)
- 3) 村上ほか: “DSP の画像信号処理への応用”, 情報処理, **30**, 11(1989)
- 4) T. Murakami, et al.: “Compression and Packetization for MPEG-2/4 Video and Audio”, Signal Processing IX (1998)
- 5) 浅野ほか: “MPEG-2 のハードウェア動向”, 信学誌, **80**, 10 (Oct. 1997)
- 6) “いよいよ始まるシステム LSI”, 日経マイクロエレクトロニクス (Oct. 1998)
- 7) “MPEG 2 符号化 LSI が家庭を変える” 日経エレクトロニクス, No. 711 (Mar. 1998)
- 8) 原田ほか “MPEG-2 422@HL エンコーダチップセットの開発”, DSP シンポジウム (Nov. 1999)
- 9) 丹野ほか: “デジタル放送コーデック”, 三菱電機技報, **72**, 1(1998)
- 10) 岡田ほか: “マルチフォーマット DTV エンコーダの開発”, 1999 映情学年次大

- 11) “次世代 MPEG 2 符号化 LSI がポスト VTR の普及を後押し” 日経エレクトロニクス, No. 761 (Jan. 2000)

村上 篤道

1971年、東北大学工学部卒業。同年、三菱電機(株)入社。以来、画像高能率符号化、通信方式、信号処理の研究に従事。現在、同社情報技術総合研究所副所長。IEEE フェロー。正会員。

あさの けんいち
浅野 研一

1979年、早稲田大学理工学部電子通信学科卒業。同年、三菱電機(株)入社。現在、同社情報技術総合研究所主席研究員。1984年より画像圧縮・伝送技術の研究・開発に従事。

たんの おきかず
丹野 興一

1984年、東京工業大学大学院理工学研究科修了。同年、三菱電機(株)入社。現在、同社情報技術総合研究所主席研究員。画像通信・信号処理方式の研究に従事。正会員。