ガス放電を利用した配列形ディスプレイ素子の駆動方法

A Method of Operation Display Devices Utilizing Gas Discharge and Tiling to Obtain Large-Area, Full-Color Flat Screens

正会員 浦 壁 隆 浩[†], 伊 藤 篤^{††}, 有 本 浩 延^{††}
Takahiro Urakabe[†], Atsushi Ito^{††}, Hironobu Arimoto^{††}

Abstract We have developed a display device that has a large-area, full-color flat screens and consists of many cells fabricated together on a single glass sheet. The device utilizes a Xe dielectric barrier discharge similar to the process used in plasma display panel. We have already reported on 64-inch display system employing 10-mm-pixel-pitch devices, at IDW'99. We have recently developed a 6-mm-pixel-pitch device. This paper describes the method of operation of these devices. The operating voltage margins were formulated by considering gas dielectric barrier discharges, and they were compared with the experimental data. There is an optimum operating frequency at which the device achieves maximum efficiency. The optimum operating frequency is 125 kHz in the case of a 6-mm-pixel-pitch device. In this operating method, a biasing voltage is added to a common electrode voltage pulse to reduce the required addressing voltage. The addressing voltage has thus been decreased by 50 V with respect to the conventional device for a given sustain voltage. The threshold addressing voltage is only 30 V for a 10-mm-pixel-pitch device.

キーワード：放電発光素子，配列形ディスプレイ，大形ディスプレイ，PDP，低電圧駆動

1. ま え が き

画面サイズ 60 インチ以上の大形表示を実現する手段として、投射形ディスプレイと配列形ディスプレイの2つのタイプがある。投射形タイプは、現在、家庭用のテレビあるいはモニターとして普及しているが、ホールあるいは競技場といった場所に設置するには明るさが足りない。競技場、ビルの壁面、デパートなどのホールに設置する大形ディスプレイは、現在ほとんど配列形ディスプレイになっている。配列形ディスプレイに用いられる発光素子には、CRT タイプ¹⁾、放電管タイプ¹⁾、LED²⁾ タイプがある。

95 年以降、LED 素子の高性能化²⁾、取扱い易さ(軽量、奥行きが小さい)に伴い、フルカラー LED 大形ディスプレイの販売台数が急速に伸びている³⁾。また、画素ピッチ数ミリの高精細大形ディスプレイが構成できることも魅力となっている。LED 大形ディスプレイは、RGB に発光する3つの LED ランプを1画素単位として、それをある決

められた数(例えば 16×16)で配列したものを1ユニット単位とし、そのユニットを配列することにより大形ディスプレイを得ている。よって、LED 大形ディスプレイは、使用する LED ランプ数に比例してコストが増加するという課題がある。

我々は、多数の発光素子を一括して形成できるようなディスプレイ素子の開発により、上記コストの課題を解決できると考え、プラズマディスプレイ(PDP)と同じようなXeの誘電体バリア放電を発光に利用したディスプレイ素子を開発した。そのディスプレイ素子は4素子で、画素ピッチ 10 mm、16×16 画素の1ユニットが構成されている。このディスプレイ素子を配列し、スタティック駆動により 64 インチのフルカラー動画表示を実現している⁴⁾。また、画素ピッチ 10 mm に加えて、6 mm のガス放電ディスプレイ素子の開発も進めている。

本論文において、まず、10 mm ピッチ、6 mm ピッチディスプレイ素子の構造について述べる。次に、点灯制御方法、駆動電圧範囲の定式化、維持放電周波数と発光効率の関係について述べる。10 mm ピッチ素子はスタティック駆動、6 mm ピッチ素子は2分割のスタティック駆動である。10 mm ピッチ素子は各セル毎に、6 mm ピッチ素子は2セル毎に1本の制御回路が必要となる。最後の章では、駆動回路を安価に構成するために開発した、アドレスに要する電圧を2電極で分担することにより、低電圧パル

2000 年 6 月 21 日受付，2000 年 12 月 19 日再受付，2001 年 1 月 30 日採録

[†] 三菱電機株式会社 先端技術総合研究所

(〒661-8661 尼崎市塚口本町 8-1-1, TEL 06-6497-7109)

^{††} 三菱電機株式会社 通信機製作所

(661-8661 尼崎市塚口本町 8-1-1, TEL 06-6495-5480)

[†] Advanced Technology R & D Center, Mitsubishi Electric Corp.

(8-1-1, Tsukaguchi-honmachi, Amagasaki-shi, Hyogo 661-8661, Japan)

^{††} Communication Systems Center, Mitsubishi Electric Corp.

(8-1-1, Tsukaguchi-honmachi, Amagasaki-shi, Hyogo 661-8661, Japan)

スでセル選択を可能にした駆動方式について述べる。この方式により、10 mm ピッチ素子において、個別電極に印加する電圧を最低 30 V まで低下させることができることを示す。また、10 mm ピッチ素子において、駆動電圧マージンを低下させることなく、各維持電圧設定値において 50 V の低電圧化ができることを示す。

2. ディスプレイ素子の構造

図 1 は、10 mm ピッチディスプレイ素子の 4 画素分を前面基板上面から見た図と放電セル断面図および個別電極引き出しピン部断面図が示されている。本ディスプレイ素子の構造は、3 電極面放電 AC 形 PDP[®] のメリットを取り入れている。放電電極は前面基板側、蛍光物質は背面基板側と、基板ごとに放電と光変換の機能を分けた構成になっている。この構成は、放電が直接蛍光物質をたたくことがないため、蛍光体劣化が非常に少なく長寿命なディスプレイ装置を得ることができる。

図 1 に示すように、前面基板には各セル毎に個別電極が設けられ、それに面対向するように共通電極が設けられている (2 電極面放電形)。放電ギャップ長 (個別電極-共通電極間長さ) は 0.1 mm である。発光効率を高めるため、個別電極、共通電極は透明電極にしている。個別電極および共通電極は透明な誘電体で覆い、誘電体上面には保護膜として酸化マグネシウム膜を形成している。共通電極は放電セル外部で、共通電極引き出し線により接続され、個別電極は放電セル外部に個別電極引き出しピンと接続するための個別電極引き出し PAD を設けている。背面基板は、

図 1 10 mm ピッチディスプレイ素子の構造図
Structure of a 10-mm-pitch display device.

放電セルが対応する部分を掘り込み、蛍光体を塗布している。掘り込み深さは 0.6 mm である。また、電極の引き出し部にはスルーホールが設けられ、断面 B 図に示すように、前面基板と背面基板を張合せた後、個別電極引き出しピンと引き出し PAD を接続して、スルーホールとピンの隙間に封着ガラスフリットを流し込み固定している。共通電極の外部引き出しも同様である。焼成封着後、排気、放電ガス封入を行う。放電ガスは Ne-Xe (5%)、ガス圧は 66.5 kPa である。10 mm ピッチ素子は、8×8 画素のパネル 4 枚で 16×16 画素の 1 ユニットを構成し、それを最小単位にしている。1 ユニットサイズは 160×160 mm である。

共通電極-個別電極間に電圧を印加することにより、放電が発生し Xe が励起され、紫外線が放射される。放射された紫外線は、蛍光体の電子を励起することにより可視光に変換される。各セルは、RGB 3 色に発光する蛍光体が塗り分けられており、放電時間を制御することにより、各セルの発光量を変化させフルカラー画像を得ることができる。

次に 6 mm ピッチディスプレイ素子のパネル構造について述べる。図 2 に正面図を示す。放電セル断面の構成、電極外部引き出し部の構成は、10 mm ピッチ素子と同様である。放電セル深さは 0.6 mm、放電ギャップ長は 0.1 mm、放電ガスは Ne-Xe (5%) 66.5 kPa である。10 mm ピッチ素子と異なる構成部分は、共通電極、個別電極の引き出し部である。6 mm ピッチ素子は、上下 2 セルの個別電極に対して 1 つの個別電極引き出し PAD が設けられ、引き出しピンによりパネル外部から 2 セル同時に電圧が印加できる。一方の個別電極に対する共通電極を共通電極 1、もう一方の個別電極に対する方を共通電極 2 として配置し、それぞれ電極ピンを介して外部に引き出している。

6 mm ピッチ素子は、電極の外部取り出しを容易にし、また駆動回路数を削減するために、個別電極を 2 セルに 1 つに共通化し、共通電極を 2 ブロック化して時分割駆動す

図 2 6 mm ピッチディスプレイ素子の正面図
Structure of a 6-mm-pitch display device.

図 3 6mm ピッチディスプレイ素子の概観
View of a 6-mm-pitch display device.

図 5 各電極の電圧波形、電極間の電圧波形、壁電圧の波形と発光状態の関係
Waveforms of the voltage supplied to each electrode, the voltage between the electrodes, the estimated wall voltage and emission of light are shown.

る構成(2分割スタティック駆動)にしている。また、このような電極構成にすることにより、共通電極の引き出し線が基板上で交わることがないため、電極のパターンニングに工夫を労することなく外部に電極を取り出すことができる。パネルサイズは96×96 mm、画素数は16×16である。画素16×16で最小単位をなしている。また、画素ピッチは等間隔でなければならぬため、パネルを配列したその境目の画素間のピッチも等ピッチでなければならぬ。よって、パネル周囲の封着層幅によってセル開口率が決まる。6 mm ピッチ素子は、0.5 mm 幅の狭封着を実現したことにより、セル開口率を50%まで高めている。

図 4 6 mm ピッチディスプレイ素子の駆動電圧波形および発光波形 (実測)
Waveforms of the driving voltages and the emission of light.

図3に6 mm ピッチ素子のパネル概観写真を示す。中央部の排気管より排気・ガス封入がなされる。背面基板から取り出された電極ピンは、駆動回路基板に半田付けにより接続される。

3. 駆動方法

3.1 点灯制御方法

10 mm ピッチ素子はスタティック駆動、6 mm ピッチ素子は2分割スタティック駆動で制御される。本ディスプレイ素子の点灯制御方法について述べる。図4に、6 mm ピッチ素子の個別電極、共通電極1、2の電圧波形および各放電セルの発光波形を示す。共通電極1、2で分けられる2つの表示エリアを時分割で駆動している。維持周波数125 kHz、維持放電電圧 (V_s) 160 V、アドレス電圧 (V_a) 60 V の条件において、共通電極1のエリアを表示時間率75% (各表示エリアの表示時間を100%としている)、共通電極2のエリアを10%で発光させた場合の駆動電圧波形および発光波形(測定値)が示されている。本ディスプレイ素子は、個別電極にアドレス電圧 V_a を印加することにより、交流維持パルスの中心値をシフトさせ、発光を止めている。アドレス電圧 V_a を印加している時間を変化させることにより、放電時間を変化させ階調を得ることができる。10 mm ピッチ素子は、高い輝度を得るために上記のような時分割駆動は行っていないが、同様な駆動原理で点灯制御を行っている。

本ディスプレイ素子のスタティック駆動方式とPDPに用いられているマトリックス駆動方式⁹⁾を比較した場合、制御電極数が多くなる点で回路コスト上不利であると思われるが、16×16×3程度のセル数単位で1ユニットを構成

することを考えると、マトリックス駆動の回路構成の方が複雑で回路コストは高くなる。また、この駆動方式をPDPマトリックス駆動方式と比較した場合のメリットは、制御する電極数が少ない、発光の時間利用効率が高いため輝度が高い、ピーク輝度を大きくとることができるため暗コントラスト比が大きい、サブフィールド制御をしていないため動画偽輪郭⁹⁾が発生しない、が挙げられる。

3.2 駆動電圧条件

駆動原理について述べる。図5は、個別電極印加電圧波形、共通電極印加電圧波形、個別電極-共通電極間に印加される電圧波形(実線)、壁電圧波形(破線)、および発光状態を示す。一般のAC形PDPの駆動原理は、消去、アドレス(書込み)、表示(維持)の3過程で表示を実現している⁹⁾が、本方式の駆動原理は、1フレームに1回の壁電圧を形成する過程と、放電スイッチON/OFF過程の2過程で表示を実現している。AC形PDPは、壁電荷を必ず1サブフィールドに1回消滅(ある値にリセット)させなければならないが、本駆動方式では作られた壁電荷が常に保存される。

動作原理について詳しく述べる。1フレームに1回、共通電極-全個別電極間に全面放電させるのに十分な壁電圧形成電圧 V_r を印加し、全画面(全セル)に壁電圧を形成する。壁電圧と電極間に印加される電圧 $2V_s$ (維持電圧 $V_s \times 2$) によって、 $2V_s$ が電極間に印加された時と $0V$ に電圧が立ち下げられた時の2回放電が発生し、壁電圧 V_w を放電セル内に形成する。このときの壁電圧 V_w は、放電セル条件(放電ギャップ、ガス圧等)から決まる、すなわち放電セルの放電消滅電圧 V_e になる⁷⁾。

$$V_w = -V_e \quad (1)$$

アドレス時には、個別電極にアドレス電圧 V_a を印加することにより、維持放電ができない程度(放電空間内の電圧が壁電圧を足しても放電開始電圧に達しない程度)に外部から入力している電圧を低下させ、放電を止め、発光を止める。放電空間(放電ギャップ間)の放電開始電圧を V_{gf} 、壁電圧を $V_w (= -V_e)$ とすると、

$$\begin{aligned} V_{gf} &> V_w + 2V_s - V_a \\ V_{gf} &> 2V_s - V_a - V_e \end{aligned} \quad (2)$$

電圧条件になっていることになる。放電を止めた直後、維持放電サイクルが半周期進むと $0V$ の電圧が電極間に印加される。そのときの外部から印加されるアドレス電圧 V_a は、放電を促がす方向に印加されているが、壁電圧とそれを足しても放電開始電圧 V_{gf} に達しないので、放電は発生しない。このときの電圧条件は、

$$V_{gf} > V_a + V_e \quad (3)$$

になっている。よって、アドレス電圧 V_a を電極間に外部より印加している間は、放電・発光が止んでいる。個別電極に印加されているアドレス電圧 V_a を立ち下げ、電極間に印加されている電圧パルスの中心点を $(V_s - V_a)$ から V_s に戻すことにより、壁電圧 V_w に維持電圧 $2V_s$ が加

図6 駆動電圧範囲と実測した制御下限電圧値(6mmピッチディスプレイ素子)

The upper and lower limits of the driving voltage and the measured lower limits of addressing voltage. (6-mm-pitch display device)

わった電圧が放電ギャップ間に印加され、その電圧は放電開始電圧 V_{gf} よりも大きいので、放電は再び発生する。

(2)式、(3)式より、本方式の駆動電圧範囲が以下の式で与えられることがわかる。

$$2V_s - (V_{gf} + V_e) < V_a < V_{gf} - V_e \quad (4)$$

また、 $V_{gf} \leq 2V_s + V_w$ の条件を満たさないと維持放電が持続しないため、以下の式で表わせられる条件も駆動電圧範囲を決めることになる。

$$V_s \geq (V_{gf} + V_e)/2 \quad (5)$$

外部印加電圧は分圧されて放電空間に印加されるので、正確には外部印加電圧 V_s と放電空間に印加される電圧値は異なるが、誘電体層と電極によって形成される容量と放電空間の容量には大きな差があると考え、ここでは、外部印加電圧がそのまま放電空間に現れると考えた。

図6に、測定された6mmピッチ素子の発光のON/OFF境界電圧ポイントおよび式から予測した駆動電圧範囲を示す。駆動周波数条件は、次節で述べる、発光特性から決められた維持周波数125kHzである。図を見ると、測定された境界電圧ポイントは(4)式で示したように、 $V_a = 2V_s + \text{定数}$ の直線上にほぼのっていることがわかる。また、アドレス電圧 V_a を上げれば上げるほど駆動できる維持電圧 V_s の範囲は広がり、例えば、 $V_a = 150V$ とした場合、実測値から判断すると、 V_s は160V~220Vの範囲の中から選ぶことができることがわかる。

3.3 維持放電周波数と発光効率

本ディスプレイ素子の維持放電周波数とパネルの発光効率の関係について述べる。6mmピッチ素子を用いて、個別電極をGND、共通電極に交流パルス電圧を印加し、輝

図 7 維持周波数とパネル電力，輝度，パネル効率の関係 (6 mm ピッチディスプレイ素子)
Power, luminance and efficiency as a function of the sustain frequency. (6-mm-pitch display device)

度，消費電力を測定した．点灯パルス条件は，平均周波数 12.5 kHz 一定にし，維持周波数を 12.5 kHz，31.25 kHz，62.5 kHz，125 kHz，312.5 kHz と変化させた．維持周波数が発光効率に与える影響のみを調べるためである．電力は維持電圧電源の DC 電流値を測定し，非点灯時の電力を差し引いてパネルに投入される電力で評価した．パネル効率 η は，このパネルの電力 P と測定された輝度 L および発光面積 S から，発光が完全拡散光であると仮定して，以下の式を用いて求めた．

$$\eta = \pi L S / P \quad (6)$$

図 7(a) にパネル電力，図 7(b) に輝度，図 7(c) にパネル効率の維持周波数による変化を示す．維持電圧 V_s は 170 V，190 V，210 V と変化させた．31.25 kHz までは輝度，電力，効率とも変わらないが，それ以上の周波数で，電力は減少し，輝度は上昇し 62.5 kHz 付近にピークをもち，一方，効率は 125 kHz にピークをもつことがわかった．効率が 31.25 kHz から 125 kHz にかけて増加するのは，印加電圧パルスの正極の立ち下がり，負極の立ち上がり時に自己消去放電⁹⁾が発生しているからであり，自己消去放電の発生により 1 発光パルス当たりの放電エネルギーが減少するために，放電のエネルギー利用効率が上昇したと考えられる．この 1 発光パルス当たりの放電エネルギー

図 8 低電圧駆動実験の各電極の電圧波形，電極間の電圧波形，壁電圧の波形と発光状態の関係
Waveforms of the voltage supplied to each electrode, the voltage between the electrodes, the estimated wall voltage and emission of light are shown in the experiment where the device is operated with a low addressing voltage.

を下げることによる発光効率の向上は，AC 形 PDP において確認されている⁹⁾。

これらの結果から，6 mm ピッチ素子の場合，最大効率を得られる維持放電周波数は 125 kHz であることがわかった．また，本ディスプレイ素子は，維持放電周波数により発光効率が変わり，最大効率を得られる維持放電周波数条件があることがわかった．

4. 低アドレス電圧駆動方法

本ディスプレイ素子は，個別電極によるスタティック駆動によって発光を制御している．この方式は制御電極数が多いため，制御する電圧が大きくなればなるほど回路コストが心配される．個別電極の電圧を低下できれば，駆動 IC の高集積化が可能となり，コストを低減できる．本章では，この個別電極印加電圧を低減させる駆動方式について述べる．

図 6 に示した，発光を制御できる維持電圧とアドレス電圧の関係をみると，維持電圧 V_s が 180 V のときアドレス電圧 V_a の下限値は 85 V であり，アドレス電圧を 85 V より低下させると，ディスプレイ素子は発光し，85 V よりも増加させると非発光となることがわかる．例えば， V_a を 70 V から 90 V と 20 V 変化させれば，パネルの発光・非発光が制御できることがわかる．アドレスのための電圧変化を 20 V とした時，残りの 70 V (90 V - 20 V) は，バイアス電圧として共通電極に印加する電圧パルスに分担させればよい．このような方法を用いれば，個別電極に印加する電圧を低電圧化できる．この駆動方式を検証するために，10 mm ピッチ素子を用いて実験を行った．

図 9 $\Delta V=0\text{ V}$ と $\Delta V=\Delta V'$ の場合の駆動電圧範囲を予測した図

The estimated voltage areas of $\Delta V=0\text{ V}$ and $\Delta V=\Delta V'$ in which the device can be operated.

共通電極にバイアス電圧を重畳した場合について、(4)、(5)式の駆動電圧範囲に対応する式を定式化する。図 8 に個別電極、共通電極の印加電圧波形と電極間電圧波形、予測される壁電圧波形と発光状態を示す。アドレス電圧を Va' 、バイアス電圧 ΔV 、維持電圧 Vs とする。(4)式の Va は、ここでは $Va' + \Delta V$ と等価であるから、(4)式より以下のアドレス電圧 Va' の条件式が導かれる。

$$2Vs - (Vgf + Ve) - \Delta V < Va' < Vgf - Ve - \Delta V \quad (7)$$

バイアス電圧を重畳した場合としない場合では、最低維持電圧条件が異なる。図 8 において、アドレス電圧 Va' を立ち下げると、共通電極に $2Vs - \Delta V$ の電圧が印加されたときに、放電ギャップ間電圧は $2Vs - \Delta V - Ve$ となり、放電開始電圧 Vgf 以上となるため放電が開始する。その時の条件は下式のようにになる。

$$Vgf \leq 2Vs - \Delta V - Ve \quad (8)$$

この放電により形成される壁電圧は、放電ギャップ間電圧が $2Ve - \Delta V$ から Ve に低下するまで放電が持続するので、 $-2Vs + \Delta V + Ve$ となる。

共通電極に $-\Delta V$ が印加されたとき、放電ギャップ間電圧は $-2Vs + Ve$ となり、この電圧は $-Vgf$ 以下であるので、放電が持続する。条件は下式のようにになる。

$$Vgf \leq 2Vs - Ve \quad (9)$$

このときの放電により形成される壁電圧は、印加電圧 $-\Delta V$ の放電であるので、 $\Delta V - Ve$ となる。再び共通電極に $2Vs - \Delta V$ が印加されると、壁電圧 $\Delta V - Ve$ が足されて放電ギャップ間電圧は $2Vs - Ve$ となり、この電圧は放電開始電圧 Vgf 以上であるので、放電が持続する。条件式は(9)式と同じであり、以降共通電極に $-\Delta V$ 、 $2Vs$ が印加されるたびに放電ギャップ間電圧の絶対値は、 $2Vs$

図 10 $\Delta V=0\text{ V}$ 、 20 V 、 50 V 、 70 V の最低アドレス電圧と最低維持電圧の実測値 (10 mm ピッチディスプレイ素子)

The measured values of minimum addressing voltage and minimum sustain voltage when ΔV are 0 V , 20 V , 50 V and 70 V . (10-mm-pitch display device)

$-\Delta V$ となり放電が持続する。(8)、(9)式より最低維持電圧条件(10)式が求まる。

$$Vs \geq (Vgf + Ve)/2 + \Delta V/2 \quad (10)$$

最低維持電圧条件(10)式は、アドレス電圧 Va' を立ち下げた直後の放電ギャップ間電圧から決まるとしているが、この1パルス以外のそれ以降の連続した維持放電パルスの条件は $Vs \geq (Vgf + Ve)/2$ であるので、実際は $(Vgf + Ve)/2 + \Delta V/2 \sim (Vgf + Ve)/2$ の間になると考えられる。維持放電が持続する条件は、連続した複数パルスの電圧条件から決まると考えている。

図 9 に ΔV を $0 \rightarrow \Delta V'$ と変化させた場合の(7)、(10)式から求められる、駆動電圧範囲の予測を示す。実線は $\Delta V=0\text{ V}$ 、破線は $\Delta V=\Delta V'$ を示す。図からわかるように、ある維持電圧 $Vs1$ を設定した場合、駆動できる最低のアドレス電圧は、 $Va1$ から $Va2$ に共通電極に印加したバイアス電圧 $\Delta V'$ 分だけ低下させることができる。また、逆にアドレス電圧の設定を $Va1$ から $Va2$ に低下させたとすると、駆動できる維持電圧範囲が $\Delta V'/2$ 減少し、駆動マージンが低下することがわかる。この低アドレス電圧駆動方式は、駆動マージンが低下する可能性があるが、アドレス電圧を低下できることが原理的に示された。

次に、実際に ΔV を 0 V 、 20 V 、 50 V 、 70 V を変化させて、発光の ON/OFF の境界電圧ポイントを測定した結果を図 10 に示す。維持周波数は 50 kHz である。最低維持電圧の測定値と最低アドレス電圧の測定値を示している。 $\Delta V=0\text{ V}$ の結果をみると、図 6 に示した測定値と 30 V 程度のズレがあることがわかる。これは、 6 mm ピッチ

表 1 画素ピッチが 6 mm ピッチと 10 mm ピッチの比較表
Comparison between a 6-mm-pitch display device
and a 10-mm-pitch one.

画素ピッチ	6 mm ピッチ	10 mm ピッチ
駆動法	2 分割スタティック	スタティック
維持放電電圧 V_s	160~210 [V]	160~190 [V]
維持周波数	125 [kHz]	50 [kHz]
アドレス電圧の 低電圧化	60 V [V] ($V_s=160$ V) * バイアス印加実験は 行っていない	80 [V]→30 [V] に改善 ($V_s=160$ V) * 50V のバイアス電圧を印加
構 造		
放電ギャップ長	0.1 [mm]	0.1 [mm]
セル深さ	0.6 [mm]	0.6 [mm]
セル開口率	50 [%]	70 [%]
1 パネルの画素	16×16 画素	8×8 画素
発光特性		
発光効率	2 [lm/W]	2.5 [lm/W] ⁴⁾
ピーク輝度	—	2000 [cd/m ²] ⁴⁾
画像表示	未確認	64 インチ大画面表示に成功 ⁴⁾ * バイアス電圧の印加はなし

素子と 10 mm ピッチ素子の背面基板と前面基板の隙間の違いにより、隣接セルからのプライミング粒子(イオン、電子、準安定原子)の漏れ量に違いがあったためと考えている。

図 10 より、 ΔV を増加させていくと上述の通りに最低アドレス電圧のラインが増加電圧分だけ低下することがわかった。最低維持電圧ラインは、図 9 で示した予測とは異なり ΔV が 0 V~50 V は変化がなく、70 V では、予測の 35 V ($\Delta V/2$) より小さな 10 V 程度の上昇であることがわかった。上記駆動電圧範囲の予測において述べたように、最低維持電圧のラインは $(V_{gf} + V_e)/2 \sim (V_{gf} + V_e)/2 + \Delta V/2$ になった。 $\Delta V=50$ V 条件では、駆動電圧範囲が減少しないことがわかり、また各維持電圧条件においてアドレス電圧が 50 V 低下できることもわかった。さらに、アドレス電圧がもっとも低い条件は、 ΔV が 50 V、70 V のときであり、アドレス電圧 30 V であることがわかった。

上記定式化された駆動電圧条件式をみると、 $V_{a'}=0$ V で最低維持電圧ラインと最低アドレス電圧ラインが交わることになり、どの ΔV 条件でもアドレス電圧が 0 V よりも大きな値ならば制御できることになる。実際と異なるのは、放電ギャップ間の放電開始電圧 V_{gf} 、放電消滅電圧 V_e がどのような電圧条件においても変化せず、素子内の放電セルの特性ばらつきがない、と仮定しているからである。実際は放電セルの特性ばらつきがある。また、放電電圧条件により V_{gf} 、 V_e が変化(低電圧領域では放電も弱く、放電が強い状態よりも V_{gf} 、 V_e が大きな値になる)し、低維持電圧領域において V_{gf} 、 V_e が上昇し予想した最低維持電圧ラインよりも高い値になると考えている。準安定原子、イオン等のプライミング粒子の量により、放電電圧 V_{gf} 、 V_e は変化するからである。

5. ま と め

多数セルを一括形成できる、配列形の高圧放電ディスプレイ素子の駆動方法について述べた。放電現象の考察から駆動電圧範囲の定式化を行った。また、6 mm ピッチディスプレイ素子の発光特性を調べた結果、維持放電周波数により発光効率が変化することがわかった。6 mm ピッチ素子の場合、125 kHz において最大効率が得られることを示した。共通電極にバイアス電圧を重ねることにより、個別電極に印加するアドレス電圧を低電圧化した、低アドレス電圧駆動方法を開発した。この駆動方法により、アドレス電圧を最低 30 V まで低下でき、また、駆動電圧マージンを低下させることなく、それぞれの設定維持電圧に対してアドレス電圧を 50 V 低下できることを 10 mm ピッチ素子において確認した。この方式は、駆動 IC コスト削減に大きな効果がある。表 1 に 6 mm ピッチ素子と 10 mm ピッチ素子の比較表を示す。

本研究を進めるにあたり、パネルおよび回路を提供していただき、貴重なご助言を頂いた三菱電機(株)通信機製作所応用電子デバイス製造部の関係各位、また、本研究のデータ取得にご協力していただき、貴重なご助言を頂いた三菱電機(株)先端総合研究所レーザ・電子応用技術部の関係各位に感謝いたします。

〔文 献〕

- 1) 小林, 遠山編: “ディスプレイ”, pp. 296-301, 丸善 (1993)
- 2) 日経マイクロデバイス編: “フラットパネルディスプレイ 1999”, pp. 182-188, 日経 BP (1999)
- 3) 川田編: “大型映像年鑑/1997~1998”, pp. 38, シード・プランニング (1997)
- 4) A. Ito, et al.: “Tiled Display Device Utilizing PDP Discharge for Large Area Full-Color Flat Screen”, IDW'99 Digest, pp. 1117-1118 (1999)
- 5) K. Yoshikawa, et al.: “A Full Color AC Plasma Display with 256 Gray Scale”, IDRC'92 Digest, pp. 605-608 (1992)
- 6) 山本他: “PDP における動画偽輪郭妨害による動画質劣化の改善”, 映像学誌, 54, 5, pp. 717-725 (2000)
- 7) 民田他: “V-Q Lissajous 図形を用いた acPDP の放電計測”, Trans. IEE of Japan, 118-A, 4, pp. 353-358 (1998)
- 8) 橋本他: “自己消去誘発波形を用いた AC 型 PDP の高効率化”, 信学技報, EID-98-97, pp. 103-108 (1999)

うらかべ たかひろ
浦壁 隆浩 1988 年、慶応義塾大学理工学部計測工学科卒業。同年、三菱電機(株)入社。以来、平面型蛍光灯、PDP、低温 poly-Si TFT-LCD ドライバ、大画面表示デバイスの開発に従事。正会員。

いとう あつし
伊藤 篤 1997 年、慶応義塾大学理工学研究科電気工学専攻前期博士課程卒業。同年、三菱電機(株)入社。以来、大画面表示デバイス、密着型イメージセンサ等の開発・設計に従事。

ありもと ひろぶ
有本 浩延 1986 年、神戸大学大学院自然科学研究科物理学専攻修士課程卒業。同年、三菱電機(株)入社。以来、密着型イメージセンサ、PDP、大画面表示デバイス等の開発・設計に従事。