テーマ解説

大規模量子計算に向けた超伝導量子回路の作製技術

寺井 弘高^{*1,†}, 丘 偉^{*1}, 山下 太郎^{*2,*3}

Fabrication Technologies for Superconducting Quantum Circuits for Large-scale Quantum Computing

Hirotaka TERA^{*1,†}, Wei QIU^{*1} and Taro YAMASHITA^{*2,*3}

Synopsis: The superconducting qubit technology based on Josephson junctions is a promising platform for realizing quantum computers. Since being first demonstrated, the coherence time of superconducting qubits has improved from 10 ns to 100 μ s over the past 18 years. As a result, high-fidelity qubit operations in a scalable architecture are now becoming possible. In this article, we introduce recent progress in the fabrication process of superconducting qubits for large-scale quantum computation.

Keywords: superconducting qubit, coherence time, fabrication process, circuit quantum electrodynamics

(Some figures in this article may appear in colour only in the electronic version)

1. はじめに

量子コンピュータが世間を賑わせている。Google、IBM、Intel、Microsoft といった巨大企業がこぞって巨額の研究資金を投じて研究開発に凌ぎを削っており、IBM が 50 量子ビットプロセッサの構築を発表したかと思えば、Google が 72 ビットの量子プロセッサを開発中というニュースが世界を駆け巡っているという状況である^{1,2)}。この原稿が出版される頃にも、この数字は塗り替えられているかもしれない。この異常とも思える過熱ぶりの中心にある技術が、本稿で取り上げる超伝導量子ビットである。

超伝導量子ビットは、1999 年に当時 NEC 基礎研究所の中村・蔡らが世界で初めて超伝導人工原子においてコヒーレンス振動の観測に成功して以来³⁾、世界中で活発に研究開発が行われている。超伝導量子ビットは固体素子である

ため、設計自由度や集積性・スケーラビリティに優れている反面、超伝導量子ビットを取り巻く様々なノイズと容易に結合するため、量子状態を長時間保持することが難しく、如何にしてコヒーレンス時間を延伸するかが積年の課題であった。しかしながら、初めて動作が実証された時点で 1 ns 程度だったコヒーレンス時間は、様々な技術革新の結果、現状では 100 μ s 程度にまで達している⁴⁾。量子計算がどれだけ正しく行われるかを示す指標として、コヒーレンス時間とゲート制御時間の比で決まるゲート忠実度があるが、コヒーレンス時間が大きく改善した結果、1 量子ビットゲートの忠実度で 99.92%、2 量子ビットゲートで 99.4%、測定の忠実度としても 99%が達成されている⁵⁾。

一方、量子コンピュータの研究開発が過熱しているもうひとつの背景として、量子誤り訂正方式の進展がある。スタビライザ符号と呼ばれる方式ではゲート当たり 0.001% 程度の誤り率でなければ量子誤り訂正が機能しなかったが、表面符号と呼ばれる方式の登場で 1%程度の誤り率が許容されるようになった⁶⁾。超伝導量子ビットのゲート忠実度がすでに 99%を越えているということは、この表面符号を超伝導量子ビットで実装すれば、原理的には誤り耐性を備えた量子計算、いわゆるユニバーサル量子計算が可能であることを意味する。実現可能性が低いと思われていた量子誤り訂正が、超伝導量子ビットという集積性に優れた実素子で実装できる可能性が、少なくとも数字上では見えてきたことになる。

しかしながら、意味のあるタスクを実行するには、さらなる規模の拡大が必要で、その道のりは決して平坦ではな

Received July 22, 2018

^{*}1 (国立研究開発法人) 情報通信研究機構 未来 ICT 研究所
〒651-2492 兵庫県西区岩岡町岩岡 588-2

Advanced ICT Research Institute, National Institute of Information and Communications Technology, 588-2 Iwaoka, Nishi-ku, Kobe, Hyogo 651-2492, Japan

^{*}2 (国立大学法人) 名古屋大学大学院 工学研究科 電子工学専攻
〒464-8603 愛知県名古屋市中千種区不老町
Department of Electronics, Graduate School of Engineering, Nagoya University, Furo-cho, Chikusa-ku, Nagoya, Aichi 464-8603, Japan

^{*}3 (国立研究開発法人) 科学技術振興機構 さきがけ
〒332-0012 埼玉県川口市本町 4-1-8
JST-PRESTO, 4-1-8 Honcho, Kawaguchi, Saitama 332-0012, Japan

[†] E-mail: terai@nict.go.jp

DOI: 10.2221/jcsj.53.295

い。例えば、現在の素因数分解の世界記録である RSA-768 を誤り耐性量子計算で実行するためには、1154 個の論理ビットが必要であるが、ここでいう論理ビットとは誤り耐性を備えた論理ビットであり、物理的な量子ビット（物理ビット）ではない。量子誤り訂正に必要なハードウェア量（物理ビット数）とビット当たりの誤り率の間にはトレードオフが存在する。表面符号方式で誤り耐性を備えた 1 論理ビットを実現するために、ゲート当たりの誤り率が 1% では 10,000 個もの物理ビットが必要である⁷⁾。この数は、誤り率を 0.001% まで低減できれば、170 個にまで減少するが、RSA-768 を誤り耐性量子計算で実行するためには、誤り率を 0.001% と仮定しても 196,180 個、誤り率が 1% では 11,540,000 個もの物理ビット数が必要となる⁸⁾。これだけの数の量子ビットを集積化することがどれほど困難であるかは想像に難くないが、ハードウェア量の削減という観点で、できるだけ高いゲート忠実度が必要であり、コヒーレンス時間が 100 μ s にまで向上しているとはいえ、さらなる延伸が不可欠である。

一方、量子誤り訂正を実装しない数十ビットの量子コンピュータで古典コンピュータを上回る性能を実現し、量子優位性（Quantum Supremacy）を実証しようというアプローチも並行して進められている。浅い量子演算を実行し、その出力を入力として次の浅い量子演算を行うというサイクルを何度か繰り返すことで近似的に解を求めるというもので、このアプローチに基づくいくつかのアルゴリズムがすでに提案されている^{9), 10)}。例えば、50 量子ビットの量子演算で考えた場合、忠実度が 99% では平均して 100 回に 1 回のエラーが発生するため、50 量子ビットによる演算を 2 回繰り返すと 1 回エラーが発生する計算になる。この 1 回エラーが発生するまでに何回計算を繰り返すことができるかを「深度」と呼ぶことにすると、深度が大きいほどより精度の高い近似解が得られることになる。忠実度が 99.9% にまで改善すると深度は 20 となるが、これと同じ量子アルゴリズムを古典コンピュータで実現した場合、現状の技術で実現可能な深度は 20~40 程度と考えられている。従って、深度が 40 を超えると、古典コンピュータに対して量子の優位性が見えてくることになる。Google、IBM、Intel が 50 ビット、72 ビットと競い合っている背景には、この量子優位性を世界に先駆けて実証するという大きな目標がある。ただし、ここでもゲート忠実度、つまりはコヒーレンス時間のさらなる改善が望まれることは言うまでもない。

このような背景のもと、現在世界的な盛り上がりを見せている超伝導量子ビットの研究開発について、本稿では主にその作製技術に焦点を当てながら、最近の研究開発動向を紹介したい。

Fig. 1 Progress in qubit coherence times (T_2) over the past 18 years.

2. 超伝導量子ビットのコヒーレンス時間

2.1 超伝導量子ビットのコヒーレンス時間の歩み

Fig. 1 に超伝導量子ビットのコヒーレンス時間（位相緩和時間: T_2 ）のこれまでの歩みを示す。1999 年に世界で初めてコヒーレント振動が観測された超伝導量子ビットは電荷型であったが、電荷ノイズの影響を受けやすく、そのコヒーレンス時間は 1 ns 程度であった³⁾。2003 年に動作が実証された磁束量子ビットでは電荷ノイズの影響が抑制され、コヒーレンス時間は数 10 ns に向上した¹¹⁾。サクレ研究所のグループは Quantonium と呼ばれるエネルギー準位構造を最適化した量子ビットを開発し、最適動作点で量子ビットを動作させることで、1 μ s を超えるコヒーレンス時間を達成した¹²⁾。2004 年以降は、回路量子電磁力学（Quantum Electrodynamics: QED）と呼ばれる共振器 QED（原子と空洞共振器中の光子が相互作用する系）の回路版が提案され¹³⁾、この回路 QED を中心に超伝導量子ビットの研究は発展していくことになる。ここで、超伝導量子ビットは設計自由度の高い人工的な量子 2 準位系、つまり人工原子であり、共振器 QED における空洞共振器に対応するのが超伝導体で構成したコプレーナ線路（Coplanar Waveguide: CPW）共振器である¹⁴⁾。回路 QED では、量子ビットの周波数、共振器モード周波数、量子ビット（人工原子）と共振器光子の結合強度を自在に設計でき、マイクロオーダーの巨視的スケールをもつ超伝導量子ビットの大きな電気双極子モーメントにより、原子系ではその実現に多大な労力を必要とする共振器との強結合状態を容易に実現することができる。また、共振器中の仮想光子を介して複数の量子ビットを結合させることや¹⁵⁾、量子非破壊測定もこの回路 QED により比較的容易に実現できるようになった¹⁶⁾。量子コンピュータを実現するために不可欠な

操作が、制御性、スケーラビリティに優れた超伝導量子ビットで可能になったわけである。

回路 QED の中でも電荷量子ビットと CPW 共振器が結合したトランズモン (transmission-line shunted plasma oscillation qubit: transmon) と呼ばれる量子ビットが多くの研究機関で採用されている¹⁷⁾。トランズモンは、CPW の信号線とグラウンド間にクーパペアボックスを配置し、クーパペアボックスと接続したジョセフソン接合を大きなキャパシタンスでシャントすることで、ジョセフソンエネルギー (E_J) と電荷エネルギー (E_C) の比を数十～数百と大きく設定している。そのため、エネルギー分散の電荷依存性がほぼ平坦となり、電荷ノイズに対する高い耐性を実現している。また、従来の電荷量子ビットや磁束量子ビットでは、読み出しのための周辺回路とそれを制御するための直流配線が必要であったが、トランズモンはマイクロ波を使って量子ビットの制御、読み出しを行うため、直流配線からの低周波ノイズの混入を抑制する上でも有利である。トランズモンの登場により、2008 年にコヒーレンス時間は $2\ \mu\text{s}$ を超えた¹⁸⁾。当初提案されたトランズモンは超伝導量子ビットと基板上に作製した超伝導 CPW 共振器が結合した 2 次元の系であったが、共振器としてバルクのアルミや無酸素銅の空洞共振器を用いることで (2 次元の場合と区別して 3 次元トランズモンと呼ばれる)¹⁹⁾、コヒーレンス時間は $92\ \mu\text{s}$ まで延伸した⁴⁾。その後、材料プロセス技術の向上により、集積性に優れる 2 次元のトランズモンでもコヒーレンス時間が改善しており、シャントキャパシタンスを構成する電極材料に TiN を採用することで $60\ \mu\text{s}$ のコヒーレンス時間が達成されている²⁰⁾。最近では、キャパシタンスでシャントした磁束量子ビットと超伝導 CPW 共振器が結合した系で、 $85\ \mu\text{s}$ のコヒーレンス時間が報告されており²¹⁾、すべてを基板上に集積化した 2 次元構造でも $100\ \mu\text{s}$ 近いコヒーレンス時間が実現している。

2.2 デコヒーレンス要因

固体素子である超伝導量子ビットは、設計自由度、集積性・スケーラビリティに優れている反面、その周辺は様々なデコヒーレンス要因で溢れている。Fig. 2 にトランズモンを例にその様子を示す。電荷、磁束、臨界電流の低周波 ($1/f$) 揺らぎ、2 準位系 (Two-Level System: TLS) による損失、表面の電子/核スピン、迷光 (フォトン) 吸収、環境 (寄生モード) との結合、電極に残留した非平衡準粒子トンネルによる損失等、様々なデコヒーレンス要因が考えられる²²⁾。Fig. 1 に示したこれまでのコヒーレンス時間改善の歴史は、これらの要因をひとつひとつ取り除く作業であったといっても過言ではない。

初期の電荷量子ビットは電荷揺らぎに対する感度が高く、大きなデコヒーレンス要因となっていたが、サクレ研究所のグループが提案した Quantonium では、エネルギー準位構造を最適化して、電荷や磁束の揺らぎに対して感度の

Fig. 2 Illustration of various decoherence sources that can affect superconducting qubits (transmon qubit is illustrated as an example).

低いバイアス点で動作させることで、コヒーレンス時間を大きく改善することに成功した。トランズモンもすでに説明したように電荷揺らぎによる影響の低減を狙ったタイプの量子ビットといえることができる。このように素子設計によりノイズの影響を低減するというのがコヒーレンス時間の改善に向けた第一の方策である。

一方、材料プロセス技術のブレークスルーもコヒーレンス時間の改善に欠かすことができない。材料プロセスに関わるデコヒーレンス要因として 2 準位系 (Two-Level System: TLS) がある。2 準位系は非結晶の誘電体に数多く含まれ、誘電損失の原因となる。現状の量子ビットが多結晶の Al を電極材料として用いていることを考えると、Al 表面の酸化膜にも TLS が存在する。また、材料欠陥や基板表面の不規則なボンドも TLS として振る舞うため、基板内部や電極/基板界面にも TLS が存在すると考えられる。TLS は 2 つの量子状態間をトンネルする電荷としてイメージすることができ、電気双極子として振る舞う。トランズモン量子ビットはジョセフソン接合 (接合キャパシタンスは Fig. 2 の C_j) を大きなキャパシタンス (Fig. 2 の C_s) でシャントした構造を持ち、そのエネルギーは寄生容量も含めた全キャパシタンス (Fig. 2 の C_j+C_s) で決まるため、キャパシタンスを横切る電界が、接合障壁層、基板、基板/電極界面に存在する TLS の電気双極子モーメントと結合することでデコヒーレンスが引き起こされる。TLS と量子ビットが共振状態になると、量子ビットは TLS とコヒーレントにエネルギーを交換し、TLS によるフォノン励起を介してエネルギーが緩和される。当初、超伝導 CPW 共振器を用いた 2 次元トランズモンのコヒーレンス時間は数 μs であったが、空洞共振器を用いた 3 次元トランズモンでコヒーレンス時間

が 92 μs まで延伸したのは、共振器が物理的に大きくなることでモードボリュームが大きくなり、TLS の電気双極子モーメントとの相互作用が実効的に弱まった（希釈された）ためと考えられる。つまり、量子ビット周辺に電界が集中する 2 次元トランズモンのほうが、同じ TLS 密度であってもその影響をより受けやすく、3 次元トランズモンでコヒーレンスが改善されたという結果は、TLS がコヒーレンス時間を制限していることを裏付けている。この結果を受けて、表面、界面の TLS 密度の低減を目的に、3 節で述べる超伝導共振器で得られた知見を積極的に量子ビットの作製プロセスに取り入れた結果、2 次元トランズモンでもコヒーレンス時間が 100 μs 近くまで延伸した。コヒーレンス時間のさらなる延伸には、今後もこのような材料プロセスのブレークスルーが不可欠と考えられ、デコヒーレンス要因のさらなる深い理解と材料プロセスの革新が求められる。

3. 超伝導共振器

超伝導共振器の特性は、超伝導量子ビットのデコヒーレンス要因となる材料欠陥や基板/電極界面の状態に対して非常に敏感であるため、様々な超伝導材料や基板処理方法の有効性を検証する目的で、超伝導共振器の特性を調べる実験が数多く行われている。例えば、共振器の損失（Loss tangent: $\tan\delta$ ）のマイクロ波パワー依存性や温度依存性から TLS の影響を評価できる²³⁾。共振器内に閉じ込められたマイクロ波のエネルギーや熱エネルギーが、TLS の基底状態と励起状態のエネルギー差よりも十分に大きい場合は、TLS は共振器や結晶格子とのエネルギー交換において、吸収と励起が等しい確率で起こるため、共振器に顕著なエネルギー損失は発生しない。しかしながら、低マイクロ波パワー、極低温の条件下では、TLS はおおそ基底状態にあり、共振器中のマイクロ波光子からエネルギーを吸収して励起状態に遷移し、フォノン励起を介してそのエネルギーを散逸することで、共振器に誘電損失が発生する。超伝導量子ビットは、共振器中のマイクロ波光子が 1~10 個程度という超低パワーで制御・読み出しが行われるため、この TLS による損失を最小限に抑える必要があり、そのための材料プロセス技術の開発が重要課題となっている。

超伝導量子ビットのコヒーレンスへの影響という文脈で TLS の影響が議論され始めたのは、Martinis らの LC 共振器を用いた実験が最初である²⁵⁾。化学気相法（CVD）で作製したアモルファスの SiO_2 膜と SiN_x 膜を層間絶縁に使用した場合で LC 共振器の損失を比較し、いずれの膜を用いた場合でも誘電損失のマイクロ波パワー依存性が TLS の存在を仮定するとよく説明され、 SiN_x を用いることで SiO_2 を用いる場合よりも 20 倍損失を低減できることが報告された。実際の超伝導量子ビットの多くは、シャドーマスク法を用いて作製した $\text{Al}/\text{AlO}_x/\text{Al}$ 接合を採用しており、CPW 共振器を含めてすべてが層間絶縁膜のない平面構造をしているため、

層間絶縁膜に起因した誘電損失を考える必要はないが、TLS は超伝導電極表面の自然酸化膜や、電極と基板の界面にも存在するため、それらの影響を極力排除する必要がある。これまでに、低損失な超伝導共振器を実現することを目的に、様々な超伝導材料、作製プロセスが検討されている²⁴⁻²⁹⁾。

例えば、単元素の金属よりも表面が酸化しにくい TiN や NbTiN といった窒化物超伝導体を用いた超伝導共振器で、アルミを用いた場合よりも高い Q 値 ($1/\tan\delta$) が報告されている^{25,26)}。Al と比較して TiN の表面酸化膜厚が大きく異なるわけではないので、この結果は同じ酸化膜厚でも TiN のほうが TLS 密度が低い可能性を示している。また、エッチング時の反応生成物や基板との界面状態の違い等、作製プロセスに関連した要因も考えられる²⁹⁾。また、基板材料や基板処理方法も超伝導共振器の損失に大きく影響している。Vissers らは TiN 薄膜を用いた共振器について、様々な基板材料や基板処理方法、バッファ層の影響について検討を行い、水素終端処理をした Si (100) 基板上に高温（約 500°C）成膜した TiN 共振器において、 10^6 の内部 Q 値を報告している²⁶⁾。この TiN 薄膜をトランズモンのシャントキャパシタンスに適用することで、すでに述べたように 2 次元のトランズモンでも 60 μs のコヒーレンス時間が実現された²¹⁾。基板表面処理の重要性は分子線エピタキシーで成膜した Al 共振器でも報告されており、活性酸素中 850°C でサファイヤ基板を表面処理することで単一光子レベルのマイクロ波パワーにおいて 10^6 以上の Q 値が報告されている²⁸⁾。

NICT においても、Si (100) 基板上で高い内部 Q を実現する TiN 薄膜および NbN 薄膜の作製条件の検討を進めている。その結果、共振器の Q 値は成膜時のガス圧や成膜前の基板処理方法に非常に敏感であることがわかってきた。Ohya らは水素終端処理をした Si (100) 基板上に室温成膜した TiN 薄膜を用いて CPW 共振器を作製・評価した結果、高ガス圧で成膜した膜ほど高い内部 Q 値を持つことを報告しているが³⁰⁾、同様の結果が NICT においても得られている³¹⁾。2 mTorr で成膜した TiN 共振器の内部 Q 値は 10^5 に達しないが、8 mTorr で成膜することで低パワー領域でも 10^6 近い内部 Q 値が得られた。なぜ高ガス圧条件下で成膜した薄膜で損失の少ない共振器を実現できるのか詳細な理由は不明だが、スパッタ法では高ガス圧で成膜するほどスパッタ粒子の平均自由行程が短くなるため、基板到達時の粒子エネルギーが小さい。そのため、スパッタ粒子による基板表面の水素離脱が抑制され、そのことが共振器の Q 値に影響していることが考えられる。また、高ガス圧で成膜した薄膜ほど結晶粒径が小さく、薄膜のストレスが結晶粒界により緩和されている。そのような薄膜ストレスの違いが Q 値に影響を及ぼしている可能性も考えられる。

一方、共振器の Q 値は成膜前の基板処理方法にも敏感で

Fig. 3 Microwave power dependences of internal quality factors in CPW resonators made of TiN films for various surface treatment. The horizontal scale is converted into the number of photons in CPW resonators.

ある³²⁾。Fig. 3 に様々な基板処理条件で作製した TiN 共振器における内部 Q 値のマイクロ波パワー依存性を示す。Fig. 3 の横軸は共振器中のマイクロ波光子数に換算して表示している。いずれの共振器において、水素終端した Si(100) 基板を用いており、TiN 薄膜は 1.1 Pa のガス圧で成膜した。最も内部 Q 値が低かったのは、成膜前に Ar イオンにより基板洗浄を行った試料で、 10^5 以下の値であった。Ar イオンにより水素終端された基板表面が荒らされた結果、基板/電極界面の TLS 密度が増大したと考えられる。一方、成膜前に 900°C で基板アニールした試料、900°C で成膜を行った試料では、 10^5 以上の内部 Q が得られている。しかしながら、低パワー領域では内部 Q の低下がみられており、基板表面を終端していた水素が基板加熱で離脱することにより、基板/薄膜界面の TLS 密度が増加したと推察される。マイクロ波光子数が 16 程度までしか評価できていないが、基板を水素終端処理した後、ただちに真空チャンバーに導入し、室温成膜した試料が最も高い内部 Q 値を示した。NbN 薄膜でも同様の傾向がみられており、Q 値としても TiN と同程度のものが得られている。

高ガス圧で成膜した TiN 薄膜は、結晶粒径が細かく、 $700 \mu\Omega\text{cm}$ 以上という非常に大きな抵抗率を持つ。結果として、磁場侵入長 (λ) が 1000 nm を超える値となり、巨大なカイネティックインダクタンス (L_K) を持つ。線幅・膜厚等、共振器の設計にも依存するが、信号線幅 20 μm 、膜厚 120 nm の CPW 共振器では、 L_K は磁氣的インダクタンスの 6 倍以上にもなる。従って、共振周波数は大きく低周波側にシフトし、伝送線路の特性インピーダンスも 100 Ω を超える値となる。このように大きな L_K は、光子検出による L_K の変化を積極的に使うマイクロ波カイネティックインダクタンス検出器 (MKID) においては好ましい特性であり、超

伝導量子ビットにおいても共振器をよりコンパクトにできるという利点があるが、設計の際には大きな共振周波数シフトを十分に考慮する必要がある。

4. ジョセフソン接合

4.1 トンネル障壁材料

現在、超伝導量子ビットの多くは、シャドーマスク法を用いた Al の斜め蒸着により作製されており、蒸着された Al 多結晶膜を自然酸化した AlO_x 膜がトンネル障壁として機能する。Al 表面は自然酸化により不動態を形成するため、その表面酸化膜は非常に安定で、制御性、均一性にも優れることから、Nb 系ジョセフソン接合のトンネル障壁にも採用されており、超伝導量子干渉計 (SQUID) を初めとする各種超伝導検出器やデジタル集積回路で利用されている。このように優れた特徴を持つ AlO_x 障壁層であるが、アモルファスの酸化膜であるため、やはり多数の TLS が含まれており、アモルファスの SiO_2 と同様、 10^{-3} 程度の誘電損失があることが知られている。また、位相量子ビットの分光特性において、量子ビットと TLS の縮退による明瞭な反交差が多数観測されることから、アモルファス AlO_x 膜中に多数の TLS が存在することは疑いの余地がない²³⁾。比較的大面積 (1~100 μm^2) のジョセフソン接合を使用する位相量子ビットでは、その影響はより顕著で、サブミクロンサイズの接合を用いたトランズモンや磁束量子ビットでは、統計的にはその影響を低減できる。しかしながら、さらなるコヒーレンス時間の改善、今後のスケラブルな規模拡大に向けて、トンネル障壁に含まれる TLS の密度自体を低減することが重要であることは明らかである。

このようなことから、トンネル障壁の品質向上を目指したいくつかの試みが行われている。Oh らは、レニウム (Re) 膜を高温でサファイヤ基板上にエピタキシャル成長させ、 Al_2O_3 層を成膜、酸素中の高温アニールにより結晶化させるという手法を開発した。この手法で作製したジョセフソン接合を用いることで、アモルファス AlO_x 層を用いたジョセフソン接合よりも TLS 密度を 1/5 に低減できることを報告している³²⁾。

NICT/NEC においても、MgO (100) 基板上に下部電極から上部電極までエピタキシャル成長した NbN/AlN/NbN 接合を用いたトランズモン量子ビットの作製・評価を行った³³⁾。バルクの AlN はウルツ鉱型の六方最密構造で、ピエゾ効果を持つことが知られているが、(100) 配向した NbN 上では立方晶 (岩塩構造もしくは閃光亜鉛構造) で成長し、上部の NbN 電極まで (100) 配向したフルエピタキシャル接合が得られる³⁴⁾。Fig. 4 に NbN/AlN/NbN 接合の断面 STEM (Scanning Transmission Electron Microscopy) 像を示す。AlN が立方晶で成長し、上下電極の NbN も (100) 配向で成長している様子がわかる。この STEM 像から、AlN が岩塩構造、閃光亜鉛構造のどちらで成長しているのか判別することはできない

Fig. 4 Cross-sectional STEM images of fully epitaxial NbN/AlN/NbN junctions deposited on a MgO (100) substrate.

が、いずれの構造でも結晶格子が反転対称性を持つためピエゾ効果は持たないと考えられる。その証左として、このフルエピタキシャルNbN/AlN/NbN接合を用いた初期の比較的接合面積の大きい位相量子ビットにおいて、5 μ s ものコヒーレンス時間が報告されている³⁵⁾。我々は、この結晶化した窒化物トンネル障壁を、接合面積の小さいトランズモン量子ビットに用いることで、コヒーレンス時間のさらなる延伸を期待して実験を行った。

その結果、我々が作製したトランズモン量子ビットにおいても明瞭な真空ラビ分裂およびラビ振動が観測されたものの、コヒーレンス時間は、エネルギー緩和時間 (T_1) で ~ 450 ns、スピンエコー法で評価した T_2 も T_1 と同程度であった (位相緩和のない理想的な量子ビットでは $T_2=2T_1$)³⁰⁾。我々は、基板材料にMgO基板を用いたことが期待したほどコヒーレンス時間の改善が見られなかった原因と考えている。(100)配向のNbN薄膜をSiやサファイヤ基板上に成長することは難しく、NbNと格子整合性に優れたMgO(100)基板上でのみ(100)配向のNbN薄膜が得られるが、この実験で観測したNbN共振器の内部Q値は、MgO基板の大きな誘電損失のために250程度と著しく低い値であった。トランズモン量子ビットでは、Fig. 2に示したように接合を基板上に形成した平面構造のキャパシタンスでシャントするため、MgO基板の大きな誘電損失がコヒーレンス時間を制限してしまう。そのため、本来の目的である結晶化した窒化物トンネル障壁を用いることによるコヒーレンス時間の改善を実証するには至らなかった。なお、この実験では接合周辺部 (配線層の下部) 以外のSiO₂は配線層のNbTiNをエッチングする際に除去したが、接合周辺部にはSiO₂が残っている。しかしながら、接合周辺部のSiO₂の膜厚、面積から考えて、デコヒーレンスの支配的要因ではないと考えている。

この結果を受けて、我々はフルエピタキシャル

Fig. 5 a) An X-ray diffraction pattern and b) a cross-sectional STEM image of TiN film deposited on a Si (100) substrate at the substrate temperature of 850°C.

NbN/AlN/NbN接合のSi(100)基板への作製手法について検討を進めている。Vissersらは、水素末端処理したSi(100)基板を高真空中で500°C以上に加熱し、水素が基板表面から離脱して活性なボンダが現れたところに、TiNをスパッタ成膜することで、(100)配向のTiN薄膜を作製することに成功している²⁷⁾。NICTでも、到達真空度が 1×10^{-7} Pa以下の高真空スパッタ成膜装置で、基板を600°C以上に加熱してTiNを反応性スパッタにより成膜することで、(100)配向のTiN薄膜をSi(100)基板上に作製することに成功した³⁵⁾。得られた薄膜のX線回折パターンと断面STEM (Scanning Transmission Electron Microscopy) 像をFig. 5に示す。Siがダイヤモンド構造を持ち格子定数が0.357 nmであるのに対して、TiNは岩塩構造を持ち格子定数は0.424 nmである。これだけ大きな格子不整合がありながらTiNが(100)配向で成長するメカニズムの詳細は不明であるが、X線回折において観測されているのはTiNの(100)配向を示す強いピークのみで、多結晶のTiN薄膜に見られる(111)配向のピークは観測されていない。また、Fig. 3に示す断面STEM像からも、TiNが(100)で配向成長していることを確認できる。

このSi(100)基板上のTiN薄膜(50 nm)をバッファ層としてフルエピタキシャルNbN/AlN/NbN接合を作製すること

Fig. 6 a) Fabrication process of superconducting qubits using trilayer junctions and a planarization process, and b) a SEM image of fabricated junctions with a diameter of 0.8 μm .

が可能であり、 $\text{MgO}(100)$ 基板上の接合と遜色のない 5 mV 以上のギャップ電圧を有するジョセフソン接合の作製に成功している^{36,37)}。このような 3 層の積層型接合を超伝導量子ビットに適用するためには、新たな作製プロセスの開発も必要である。フルエピタキシャル NbN/AlN/NbN 接合を用いた文献 33 の実験では、サブミクロン寸法の接合を作製するために、リフトオフプロセスを採用したが、今後、ディープサブミクロン寸法の接合を実現するためには、電子線描画の導入が不可欠となり、リフトオフプロセスでは作製歩留まりという観点で限界がある。NICT では、**Fig. 6 a)**に示す平坦化プロセスを用いた作製プロセスの開発を行っている。CMP (Chemical Mechanical Polishing) による平坦化プロセスにおける問題は、平坦化に要する研磨時間がパターンサイズに依存することで、この問題を解決するために、カルデラ法と呼ばれる手法を導入している³⁸⁾。平坦化そのものは短い研磨時間で完了するため、CMP で平坦化後に接合の頭出し (**Fig. 6 a)**における工程 5) をドライエッチングで行うことも可能である。**Fig. 6 b)**に作製した NbN/AlN/NbN 接合の電子顕微鏡 (SEM) 写真を示す。接合周辺に残るアモルファス SiO_2 が接合全体のキャパシタンスに占める割合は数%と決して大きくはないが、デコヒーレ

ンスの原因となるため除去することが望ましい。配線層をパターンニング・エッチング後 (通常はこれで完成) にバッファード弗酸 (BHF) で SiO_2 を除去することが可能である。我々は、この BHF によるウェットエッチの前後で接合特性にはば変化がないことを確認している。ただし、配線層のパターン面積が大きいと、BHF で SiO_2 をエッチング後、配線層と基板の間にリンス液が入り込み、乾燥時に表面張力により橋脚部分の倒壊が発生する。経験的には、線幅が 2 μm であれば、長さ 10 μm 程度までは、橋脚部が倒壊しないことを確認しているので、配線層を接合周辺部の小面積に留めれば、 SiO_2 の除去も可能である。どうしても大きな面積となる場合は、超臨界乾燥の導入等、プロセス上の工夫が必要である。この Si(100)基板上のフルエピタキシャル NbN/AlN/NbN 接合を用いた超伝導量子ビットの特性については未評価であり、今後、設計・作製・評価を進めていく予定である。

4.2 強磁性ジョセフソン接合 (π 接合)

現在、トランズモン量子ビットが多くの研究機関で採用されているが、電荷揺らぎの影響を抑制するために E_J と E_C の比を大きくした結果、非調和性 (基底状態と第一励起状態のエネルギー差とさらに高次の励起状態間のエネルギー差の違い) が弱く、ビット数が増えた際に、異なる周波数を持つ量子ビット間で誤動作 (操作) が発生することが懸念されている。85 μs の T_2 が報告されているキャパシタンスシャントの磁束量子ビットにおける非調和性はトランズモンの 2~3 倍程度あり²¹⁾、非調和性の問題はいくぶん緩和されるが、最適点 (コヒーレンス時間が最も長い動作点) で動作させるには、外部から磁場を印加して素子の基本構成要素である超伝導量子干渉計 (SQUID) ループに磁束量子 ($\Phi_0 = 2.07 \times 10^{-15} \text{ Wb}$) の半分 ($\Phi_0/2$) に相当する磁束をバイアスする必要がある。この磁束バイアスの揺らぎはデコヒーレンスの要因となる他、原理的に磁束バイアスをするために超伝導磁気シールドを適用できず、外界ノイズを遮蔽することが困難である。また多ビット化した場合に、量子ビットを個別に最適動作点にバイアスするために、個々の量子ビットに磁場印可用のバイアス線が必要となるため、直流配線からの低周波ノイズの混入、スケラビリティという観点でも好ましくない。この問題を解決する方策として、筆者の 1 人である山下らは強磁性ジョセフソン接合の導入を提案した³⁹⁾。

強磁性ジョセフソン接合は、強磁性体を障壁層として用いたジョセフソン接合で、強磁性体中の交換相互作用により、超伝導層から強磁性層に浸み出すクーパーペアの波動関数に振動項が現れる。その様子を **Fig. 7 a)**に示す。その結果、ある範囲の強磁性層膜厚 d_F (例えば **Fig. 7 a)** の t_1 から t_2) に対して、接合の位相が反転した (ゼロバイアス状態で位相差 π を持つ) 状態が出現する。**Fig. 7 a)**において、 J_0 は接合の最大臨界電流密度、 ϕ は超伝導電極間の位相差で

Fig. 7 a) An interface of a superconductor/ferromagnet and ferromagnetic Josephson junction, and b) a superconducting qubit using a π junction.

ある。この位相差 π が安定な状態を π 状態と呼び、 π 状態にあるジョセフソン接合は π 接合と呼ばれる。 π 状態の発現は、Buzdin らによって 1980 年代に理論的に予言され⁴⁰⁾、2000 年代に入って Ryazanov らや Kontos らによって実験的にも確認された^{41,42)}。その後、強磁性ジョセフソン接合を単一磁束量子 (SFQ) 論理回路や極低温磁性メモリに応用する研究も活発に行われている^{43,44)}。

強磁性ジョセフソン接合を磁束量子ビットに適用すると、Fig. 7b)に示すように、外部から磁場を印加することなく、SQUID ループに $\Phi_0/2$ をバイアスした状態を作り出すことができる。磁束量子ビットでは、通常ジョセフソン接合を 3 つ含む SQUID が基本素子となるが、この 3 つのジョセフソン接合のうちの 1 つ (あるいは 3 つすべて) を π 接合に置き

換えることで、SQUID ループを周回した電子 (クーパペア) の位相差が π (あるいは 3π) となる状態が作り出される。この状態は SQUID ループ内に $\Phi_0/2$ ($3\Phi_0/2$)が入っているのと等価であり、外部磁場を印加することなく、磁束量子ビットが自発的に最適動作点にバイアスされる。ここで重要なポイントとして、Fig. 7 a)において磁性層の膜厚が t_1 から t_2 の範囲にあれば、接合の位相差は π に確定しており、強磁性層膜厚に多少の分布があっても、磁束量子ビットは必ず最適動作点にあり、外部磁場による微調整が不要である点を強調したい。また、量子計算を実行するための制御においても、クロスレゾナンスと呼ばれるすべての量子ビット操作をマイクロ波のみで行う方式を採用すれば、量子ビットに個別に磁束バイアスを印加する必要がないため⁴⁵⁾、量子ビットの制御まで含めて外部印加磁場を完全に排除することが可能となる。このことは、低周波ノイズの低減、多ビット化した場合のスケーラビリティという観点で極めて有効で、量子ビット周辺を局所的に磁場の遮蔽性に優れた超伝導体でシールドすることも可能となる。 π 接合の量子ビット応用に関する実験としては、 π 接合を組み込んだ位相型の量子ビットにおけるラビ振動の観測や⁴³⁾、Al ベースの磁束量子ビットと Nb 系の π 接合のハイブリッド構造の作製が報告されているが⁴⁶⁾、今後は π 接合導入によるコヒーレンス時間向上等の具体的な優位性の実証に期待が寄せられている。これまでの強磁性ジョセフソン接合の研究は、電極材料に Nb を用いる場合がほとんどであったが、NICT では電極材料に平坦性に優れた MgO (100)基板上にエピタキシャル成長した NbN 薄膜を用いて、強磁性ジョセフソン接合の作製に成功している⁴⁷⁾。今後、MgO (100)基板を Si (100)基板上に置き換えて、(100)配向 NbN 電極を用いた強磁性ジョセフソン接合を実現し、磁束量子ビットに適用することで、コヒーレンス時間の改善に取り組んで行く予定である。

5. 3次元実装技術

量子コンピュータが注目を集めている背景として、量子誤り訂正プロトコルの進展があり、表面符号と呼ばれる方式を採用すれば、1%のエラー確率 (ゲート忠実度が 99%) でも誤り耐性量子計算を実現できることはすでに述べた。表面符号では、Fig. 8に示すように量子ビットを 2 次元的に配置し、ある量子ビットのエラーを、その量子ビットと量子もつれ状態にある周囲の量子ビットを観測することで検出する (シンδροーム測定と呼ぶ)。これまでに報告されている超伝導量子ビットでは、ほとんどが 1 次元や擬似 2 次元 (Google の 22 量子ビットでは 2×11 、Rigetti の 8 量子ビットは 3×3 の中央部のない配置) といった配置が採用されており、真の意味で Fig. 8に示す 2 次元配置で動作を実証したという報告例は今のところない。Fig. 8の 2 次元配置では個々の量子ビットをマイクロ波で制御する必要がある

Fig. 8 Three-dimensional superconducting wiring process using through-silicon vias (TSVs) to realize 2-D integration of a superconducting quantum circuit that enables error correction based on topological surface codes.

が、チップ周縁部のボンディングパッドから個々の量子ビットにアクセスすることを考えた場合、回路の周縁部にある量子ビットには容易にアクセスできるが、回路内部にある量子ビットにアクセスするには、配線の交差が必要であり、そのための多層配線が必要となる。従って、配線層間を絶縁する必要があるが、通常アモルファスの SiO_2 等が用いられるが、すでに述べてきたようにアモルファス SiO_2 の誘電損失は量子ビットのデコヒーレンス要因となるため、通常の半導体プロセスにおける多層配線技術を、超伝導量子ビットにそのまま適用することはできない。

この問題を解決するために、筆者らが関わっている JST ERATO 中村巨視的量子機械プロジェクトでは、超伝導量子回路の 3 次元実装技術の開発に取り組んでいる。具体的には、基板裏面からスルーシリコンビア (Through Silicon Via: TSV) を介して基板表面に集積化した超伝導量子回路へのアクセスを可能とする超伝導 3 次元配線の実現を目指している。TSV を形成する手法として、ディープ反応性イオンエッチング (Deep Reactive Ion Etching: DRIE) を用いたボッシュプロセスがよく知られているが、ビア内壁に生じるボッシュプロセスに起因したスキヤロップと呼ばれる凸凹構造を如何に低減するかが重要となる。また、ビア側面を超伝導体でメタライズする必要があり、スパッタ法、斜め蒸着、原子層堆積 (Atomic Layer Deposition: ALD) 等、様々な成膜手法を今後検討していく予定である。いずれにしても、低損失の超伝導量子回路を Fig. 8 に示す 3 次元配線技術まで含めていかにして実現するかが今後の作製プロセス開発における重要な課題となっている。

6. おわりに

本稿では、大規模量子計算の実現に向けた超伝導量子ビットの研究開発状況について、おもに作製プロセスに焦

点を当てて概説した。超伝導量子ビットは固体素子であり、設計自由度、集積性・スケーラビリティに優れている反面、その周辺を様々なデコヒーレンス要因で取り囲まれている。これまでの超伝導量子ビット研究の歩みは、それらのデコヒーレンス要因をひとつひとつ取り除く地道な努力の歴史であり、特に、ノイズ耐性の高い回路設計、デコヒーレンス要因となる材料欠陥を低減する材料プロセスの進展が車の両輪となって、コヒーレンス時間はこの 18 年で約 5 桁と大きく引き上げられた。しかしながら、この技術が真に役立つ技術となるためには、まだまだ超えなければならないハードルが数多く残されており、コヒーレンス時間のさらなる改善もそれら残されたハードルの一つである。本稿で主に取り上げた基板、基板/電極界面、ジョセフソン接合における障壁層の TLS 密度の低減だけでなく、本稿では紙幅の都合であまり取り上げるのでできなかった非平衡準粒子や核スピンの影響を低減することも、今後のさらなるコヒーレンス時間の延伸には不可欠かもしれない。超伝導量子ビットはある意味材料欠陥の究極のセンサであり、材料プロセスに起因したデコヒーレンス要因を完全に取り除くことは容易ではない。それ故、挑戦しがいのある課題でもあり、超伝導という枠を超えて多くの英知が結集することで、研究が大きく進展することを願ってやまない。

本稿の内容について、有益なご議論をいただいた東京大学の中村泰信教授、情報通信研究機構の仙場浩一博士、吉原文樹博士、布施智子博士、金鮮美博士、産業技術総合研究所の牧瀬圭正博士、猪俣邦宏博士に感謝する。また、STEM 観察でご協力いただいた物質材料研究機構の本木浩司博士、試料の作製にご協力いただいた情報通信研究機構の今村三郎氏、菱田有二氏に感謝する。本研究の一部は JST ERATO (JPMJER1601) および CREST (JPMJCR1775) による支援を受けた。

参 考 文 献

- 1) Will Knight: 「50 キュービットの量子コンピュータを IBM がついに発表」 MIT Technology Review.
<https://www.technologyreview.jp/s/62657/ibm-raises-the-bar-with-a-50-qubit-quantum-computer/> (参照 2017-11-15)
- 2) Will Knight: 「量子コンピュータ覇権争いグーグルは量子超越性を実証できるのか？」 MIT Technology Review.
<https://www.technologyreview.jp/s/78181/google-thinks-its-close-to-quantum-supremacy-heres-what-that-really-means/> (参照 2018-03-09)
- 3) Y. Nakamura, Yu. A. Pashkin, and J.S. Tsai: "Coherent control of macroscopic quantum states in a single-Cooper-pair box," *Nature* **398** (1999) 786-788
- 4) C. Rigetti, J.M. Gambetta, S. Poletto, B.L.T. Plourde, J.M. Chow, A.D. Corcoles, J.A. Smolin, S.T. Merkel, J.R. Rozen, G.A. Keefe, M.B. Rothwell, M.B. Ketchen and M. Steffen: "Superconducting qubit in a waveguide cavity with a coherence time approaching 0.1 ms," *Phys. Rev. B* **86** (2012) 100506

- 5) R. Barends, J. Kelly, A. Megrant, A. Veitia, D. Sank, E. Jeffrey, T. C. White, J. Mutus, A. G. Fowler, B. Campbell, Y. Chen, Z. Chen, B. Chiaro, A. Dunsworth, C. Neill, P. O'Malley, P. Roushan, A. Vainsencher, J. Wenner, A.N. Korotkov, A.N. Cleland and J. M. Martinis: "Superconducting quantum circuits at the surface code threshold for fault tolerance," *Nature* **508** (2014) 500-503
- 6) 徳永裕己:「量子コンピュータの誤り訂正技術 —物理に即したトポロジカル表面符号—」, *情報処理* **55** (2014) 695-701
- 7) A.G. Fowler, M. Mariantoni, J.M. Martinis and A.N. Cleland: "Surface code: Toward practical large-scale quantum computation," *Phys. Rev. A* **86** (2012) 032324
- 8) 阿部英介、伊藤公平:「固体量子情報処理デバイスの現状と将来展望 万能ディジタル量子コンピュータの実現に向けて」、*応用物理* **86** (2017) 453-466
- 9) A. Peruzzo, J. McClean, P. Shadbolt, M. H. Yung, X. Q. Zhou, P. J. Love, A. Aspuru-Guzik and J. L. O'Brien: "A variational eigenvalue solver on a photonic quantum processor," *Nature Commun.* **5213** (2014) 4213
- 10) A. Kandala, A. Mezzacapo, K. Temme, M. Takita, M. Brink, J. M. Chow and J. M. Gambetta, "Hardware-efficient variational quantum eigensolver for small molecules and quantum magnets," *Nature* **549** (2017) 242-246
- 11) I. Chiorescu, Y. Nakamura, C.J.P.M. Harmans, J.E. Mooij, "Coherent Quantum Dynamics of a Superconducting Flux Qubit," *Science* **299**, (2003) 1869-1872
- 12) D. Vion, A. Assime, A. Cottet, P. Joyez, H. Pothier, C. Urbina, D. Esteve, and M. H. Devoret: "Manipulating the Quantum State of an Electrical Circuit," *Science* **296** (2002) 886
- 13) A. Blais, R.S. Huang, A. Wallraff, S. M. Girvin and R.J. Schoelkopf: "Cavity quantum electrodynamics for superconducting electrical circuits: An architecture for quantum computation," *Phys. Rev. A* **69** (2004) 062320
- 14) 仙場浩一:「単一光子の交換による量子状態のコヒーレント制御 —ジョセフソン cavity-QED から量子バス量子計算へ—」, *応用物理* **78** (2009) 15-21
- 15) J. Majer, J. M. Chow, J.M. Gambetta, Jens Koch, B.R. Johnson, J. A. Schreier¹, L. Frunzio¹, D.I. Schuster, A.A. Houck, A. Wallraff, A. Blais, M.H. Devoret, S.M. Girvin and R.J. Schoelkopf: "Coupling superconducting qubits via a cavity bus," *Nature* **449** (2007) 443
- 16) A. Wallraff, D.I. Schuster, A. Blais, L. Frunzio, J. Majer, M.H. Devoret, S.M. Girvin, and R.J. Schoelkopf: "Approaching unit visibility for control of a superconducting qubit with dispersive readout," *Phys. Rev. Lett.* **95** (2005) 060501
- 17) J. Koch, T.M. Yu, J. Gambetta, A.A. Houck, D.I. Schuster, J. Majer, A. Blais, M.H. Devoret, S.M. Girvin and R.J. Schoelkopf: "Charge-insensitive qubit design derived from the Cooper pair box," *Phys. Rev. A* **76** (2007) 042319
- 18) J.A. Schreier, A.A. Houck, J. Koch, D.I. Schuster, B.R. Johnson, J.M. Chow, J.M. Gambetta, J. Majer, L. Frunzio, M.H. Devoret, S.M. Girvin and R.J. Schoelkopf: "Suppressing charge noise decoherence in superconducting charge qubits," *Phys. Rev. B* **77** (2008) 180502
- 19) H. Paik, D.I. Schuster, L.S. Bishop, G. Kirchmair, G. Catelani, A.P. Sears, B.R. Johnson, M.J. Reagor, L. Frunzio, L.I. Glazman, S.M. Girvin, M.H. Devoret, and R.J. Schoelkopf: "How coherent are Josephson junctions?" *Phys. Rev. Lett.* **107** (2011) 240501
- 20) J.B. Chang, M.R. Vissers, A.D. Corcoles, M. Sandberg, J. Gao, D.W. Abraham, J.M. Chow, J.M. Gambetta, M.B. Rothwell, G.A. Keefe, M. Steffen and D.P. Pappas: "Improved superconducting qubit coherence using titanium nitride," *Appl. Phys. Lett.* **103** (2013) 012602
- 21) F. Yan, S. Gustavsson, A. Kamal, J. Birenbaum, A.P. Sears, D. Hover, T.J. Gudmundsen, D. Rosenberg, G. Samach, S. Weber, Jonilyn, L. Yoder, T.P. Orlando, J. Clarke, A.J. Kerman and W.D. Oliver: "The flux qubit revisited to enhance coherence and reproducibility," *Nature Commun.* **7** (2016) 12964
- 22) W.D. Oliver and P.B. Weland: "Materials in superconducting quantum bits," *MRS Bulletin* **38** (2013) 816-825
- 23) J.M. Martinis, K.B. Cooper, R. McDermott, M. Steffen, M. Ansmann, K.D. Osborn, K. Cicak, S. Oh, D.P. Pappas, R.W. Simmonds and C.C. Yu: "Decoherence in Josephson Qubit from Dielectric Loss," *Phys. Rev. Lett.* **95** (2005) 210503
- 24) A.D. O'Connell, M. Ansmann, R.C. Bialczak, M. Hofheinz, N. Katz, E. Lucero, C. McKenney, M. Neeley, H. Wang, E.M. Weig, A.N. Cleland and J.M. Martinis: "Microwave dielectric loss at single photon energies and millikelvin temperature," *Appl. Phys. Lett.* **92** (2008) 112903
- 25) J. Gao, M. Daal, A. Vayonakis, S. Kumar, J. Zmuidzinas, B. Sadoulet, B.A. Mazin, P.K. Day and H.G. Leduc: "Experimental evidence for a surface distribution of two-level systems in superconducting lithographed microwave resonators," *Appl. Phys. Lett.* **92** (2008) 152505
- 26) M.R. Vissers, J. Gao, D.S. Wisbey, D.A. Hite, C.C. Tsuei, A.D. Corcoles, M. Steffen and D.P. Pappas: "Low loss superconducting titanium coplanar waveguide resonator," *Appl. Phys. Lett.* **97** (2010) 232509
- 27) J.M. Sage, V. Bolkhovskiy, W.D. Oliver, B. Turek and P.B. Weland: "Study of loss in superconducting coplanar waveguide resonators," *J. Appl. Phys.* **109** (2011) 063915
- 28) A. Megrant, C. Neill, R. Barends, B. Chiaro, Yu Chen, L. Feig, J. Kelly, E. Lucero, M. Mariantoni, P.J.J. O'Malley, D. Sank, A. Vainsencher, J. Wenner, T.C. White, Y. Yin, J. Zhao, C.J. Palmstrom, J.M. Martinis and A.N. Cleland: "Planar superconducting resonators with internal quality factors above one million," *Appl. Phys. Lett.* **100** (2012) 113510
- 29) M. Sandberg, M.R. Vissers, J.S. Kline, M. Weides, J. Gao, D.S. Wisbey, and D.P. Pappas, "Etch induced microwave losses in titanium nitride superconducting resonators," *Appl. Phys. Lett.* **100** (2012) 262605
- 30) S. Ohya, B. Chiaro, A. Megrant, C. Neill, R. Barends, Y. Chen, J. Kelly, D. Low, J. Mutus, P.J.J. O'Malley, P. Roushan, D. Sank, A. Vainsencher, J. Wenner, T.T. White, Y. Yin, B.D. Schultz, C.J. Palmstrom, B.A. Mazin, A.N. Cleland, J.M. Martinis: "Room temperature deposition of sputtered TiN films for superconducting coplanar waveguide resonators," *Supercond. Sci. and Technol.* **27** (2014) 015009
- 31) W. Qiu, K. Makise and H. Terai: "Dielectric Loss in Superconducting NbN (200) CPW Resonator Developed on Si Substrate," *IEEE Trans. Appl. Supercond.* **27** (2017) 1501403
- 32) S. Oh, K. Cicak, J.S. Kline, M.A. Sillanpaa, K.D. Osborn, J.D. Whittaker, R.W. Simmonds and D.P. Pappas: "Elimination of two fluctuators in superconducting quantum bits by an epitaxial tunnel barrier," *Phys. Rev. B* **74** (2006) 100502

- 33) Y. Nakamura, H. Terai, K. Inomata, T. Yamamoto, W. Qiu and Z. Wang: "Superconducting qubits consisting of epitaxially grown NbN/AlN/NbN Josephson junctions," Appl. Phys. Lett. **99** (2011) 212502
- 34) Z. Wang, H. Terai, A. Kawakami and Y. Uzawa: "Interface and tunneling barrier heights of NbN/AlN/NbN tunnel junctions," Appl. Phys. Lett. **75** (1999) 701
- 35) R. Sun, K. Makise, W. Qiu, H. Terai and Z. Wang: "Fabrication of (200)-Oriented TiN Films on Si (100) Substrates by DC Magnetron Sputtering," IEEE Trans. Appl. Supercond. **25** (2015) 1101204
- 36) K. Makise, H. Terai and Y. Uzawa: "NbN/AlN/NbN/TiN tunnel junctions on Si (100) substrate for superconducting devices," IEEE Trans. Appl. Supercond. **26** (2016) 1100403
- 37) R. Sun, K. Makise, L. Zhang, H. Terai and Z. Wang: "Epitaxial NbN/AlN/NbN tunnel junctions on Si substrate with TiN buffer layers," AIP Advances **6** (2016) 065119
- 38) K. Hinode, S. Nagasawa, M. Sugita, T. Satoh, H. Akaike, Y. Kitagawa and M. Hidaka: "Pattern-size-free planarization for multilayered largescale SFQ circuits," IEICE Trans. Electron. **E86-C** (2003) 2511-2513
- 39) T. Yamashita, K. Tanikawa, S. Takahashi and S. Maekawa: "Superconducting π qubit with a ferromagnetic Josephson junction," Phys. Rev. Lett. **95** (2005) 097001
- 40) A.L. Buzdin, L.N. Bulaevskii, and S.V. Panyukov: "Critical-currents oscillations as a function of the Exchange field and thickness of the ferromagnetic metal (F) in an S-F-S Josephson junction", JETP Lett. **35**(1982) 178-180
- 41) V.V. Ryazanov, V.A. Oboznov, A. Yu. Rusanov, A.V. Veretennikov, A.A. Golubov and J. Aarts: "Coupling of two superconductors through a ferromagnet: Evidence for a π junction," Phys. Rev. Lett. **86** (2001) 2427
- 42) T. Kontos, M. Aprili, J. Lesueur, F. Genêt, B. Stephanidis and R. Boursier: "Josephson junction through a thin ferromagnetic layer: Negative coupling," Phys. Rev. Lett. **89** (2002) 137007
- 43) A.K. Feofanov, V.A. Oboznov, V.V. Bol'ginov, J. Lisenfeld, S. Poletto, V.V. Ryazanov, A.N. Rossolenko, M. Khabipov, D. Balashov, A.B. Zorin, P.N. Dmitriev, V.P. Koshelets and A.V. Ustinov: "Implementation of superconductor/ferromagnet /superconductor π -shifters in superconducting digital and quantum circuits," Nature Phys. **6** (2010) 593
- 44) B. Baek, W.H. Rippard, S.P. Benz, S.E. Russek and P.D. Dresselhaus: "Hybrid superconducting-magnetic memory device using competing order parameters," Nature Commun. **5** (2014) 3888
- 45) J.M. Chow, A.D. Corcoles, J.M. Gambetta, C. Rigetti, B.R. Johnson, J.A. Smolin, J.R. Rozen, G.A. Keefe, M.B. Rothwell, M.B. Ketchen and M. Steffen: "Simple all-microwave entangling gate for fixed-frequency superconducting qubits," Phys. Rev. Lett. **107** (2011) 080502
- 46) A.V. Shcherbakova, K.G. Fedorov, K.V. Shulga, V.V. Ryazanov, V.V. Bolginov, V. A. Oboznov, S.V. Egorov, V.A. Shkolnikov, M.J. Wolf, D. Beckmann and A.V. Ustinov: "Fabrication and measurements of hybrid Nb/Al Josephson junctions and flux qubits with π -shifters", Supercond. Sci. Technol. **28** (2015) 025009
- 47) T. Yamashita, A. Kawakami and H. Terai: "NbN-based ferromagnetic 0 and π Josephson junctions," Phys. Rev. Appl. **8** (2017) 054028

寺井 弘高

1967年7月16日生。1991年名古屋大学工学部電気・電子工学科卒業。1996年同大学院工学研究科博士後期課程（電子工学専攻）修了。1996年日本電気(株)基礎研究所勤務。超伝導デバイス開発に従事。1997年より旧郵政省通信総合研究所入所。現在、独立行政法人情報通信研究機構、未来ICT研究所、フロンティア創造総合研究室、上席研究員。主に超伝導デバイスの研究開発に従事。応用物理学会、電子情報通信学会会員。博士（工学）。

Wei QIU

was born on July 2, 1972. He graduated from Beijing Polytechnic University, China in 1996. He worked as a researcher in National Institute of Metrology of China from 1996 to 1999. He received the Ph. D. degree in physics from the University of Kansas in 2007. He joined National Institute of Information and Communications Technology in 2007. He is currently conducting research on the fabrication of superconducting films and junctions for superconducting qubits in the Frontier Research Laboratory, Advanced ICT Researcher Institute in Kobe. He is a member of the Japan Society of Applied Physics.

山下 太郎

1978年2月16日生。2000年東北大学理学部物理学科卒業。2005年同大学院理学研究科博士後期課程（物理学専攻）修了。2004-2006年 日本学術振興会特別研究員。2009-2018年 国立研究開発法人情報通信研究機構勤務。2018年 名古屋大学大学院工学研究科准教授。2016年より JST さきがけ研究者（兼任）。主に超伝導デバイスの研究開発に従事。応用物理学会、電子情報通信学会、日本物理学会会員。博士（理学）。