ジョセフソンサンプリング技術

田 雑 康 夫, 石 田 晶

日本電信電話公社 厚木電気通信研究所 神奈川県厚木市小野1839

(1983年6月10日受理)

Josephson Sampling Techniques
Yasuo TAZOH and Akira ISHIDAAtsugi Electrical Communication Laboratory
N.T.T., 1839 Ono, Atsugi, Kanagawa

(Received June 10, 1983)

Synopsis:

The Josephson microcircuit technology being developed for computers has also found numerous applications in analog measurements. These applications include high sensitive magnetic field detectors, voltage standards and microwave mixers. This paper focuses on the Josephson DC sampling technique and the Josephson pulse sampling technique.

These techniques having advantages of high sensitivity and high time resolution are widely applicable for ultra-fast phenomena measurements. The Josephson switching signal in the circuit chips and packaging components, the vortex signal in the Josephson transmission line and SQUID resonances are typical measured examples. This report reviews the measurement principle, the circuit design and the automatic systems for two sampling techniques. Recent examples of applications are also presented.

1. ま え が き

超高速計算機への応用をめざして、最近、著しい発展をとげているジョセフソンデジタル技術は、高感度磁束計^{1)~4)}、電圧標準器^{5)~7)}、マイクロ波や遠赤外検出器^{8)~10)}等の計測技術の応用にも、好ましい影響を与え始めている。

特に、超高速信号の測定技術として、高速で、かつ、高感度なジョセフソン効果そのものを応用したサンプリング法^{11)~14)}は興味深いものの一つである。この方法は、低電流レベルの高速信号を直接観測できるという極めて優れた特徴を持っているため、ジョセフソン論理回路の動作波形観測^{15), 16)}、ジョセフソン計算機実装回路の高速動作評価^{17)~19)}、ジョセフソン線路の特性評価²⁰⁾や非平衡超伝導体、SQUIDの共振現象等の物理現象の解明^{21), 22)}等を行なう目的で、各方面にわたって積極的開発が進められている。

本稿では、直流サンプリング法^{11), 12)}とそれを発展させたパルスサンプリング法^{13), 14)}を取り上げ、各々の測定原理と基本回路構成を示すと共に、自動測定化応用例等の最近の展開について述べることにする。

2. 直流サンプリング法

2.1 測定原理

図1に、直流サンプリング法の基本回路構成例と原理説明図を示す。ゲート G_1 は2つの入力を持つサンプリング識別ゲートである。図1で示すサンプリングゲートは、被観測信号電流 $I(t)$ と外部でその大きさを調整する直流サンプリング電流 I_s との2つの入力を持つ、超伝導量子干渉型ゲート回路 (SQUID)²³⁾で構成されている。 $I(t)$ と I_s との和がしきい値を越えるとゲートは電圧転移し出力電圧 V_{out} を発生するが、 V_{out} が発生するタイミング $t_{(1,2,...)}$ は、直流サンプリング電流値 $I_{s(1,2,...)}$ によって変化する。従って、

図1 (a)直流サンプリング回路の基本回路構成例
(b)原理説明図

$I_s(t_1, 2, \dots)$ と $t(t_1, 2, \dots)$ の関係をプロットすることにより、被観測信号 $I(t)$ を再生することができる。

V_{out} の波形は、室温に配置されたサンプリングオシロスコープにより観測されるため、時間分解能はそのタイムベースのドリフト、ジッタ特性等により制限される。また、この測定法は、単調増加波形観測のみにしか適用できないという欠点を持っているが、少ない入出力線で比較的簡便に高速信号を測定できるという特徴を持っており、特に、比較的長い遅延時間を測定する方法に適していると考えられる。

2.2 応用例

この測定法は、メモリ回路アクセス時間²⁴⁾、各種ゲートチェイン回路の遅延時間^{25), 26)}等の測定に応用されている。図2に、超伝導ストリップ線路の高速信号伝ばん特性評価に応用した例を示す²⁷⁾。高速信号発生用ゲート (TSG GATE) の出力には、特性インピーダンス Z_0 遅延時間 t_{pd} のペアー超伝導ストリップ線路が接続されており、 Z_0 より小さい抵抗値を持つ抵抗 R_L で終端されている。START ゲート、STOP ゲートはサンプリング識別ゲートで、それぞれ、高速信号発生ゲート直後、および、終端抵抗 R_L 直前の高速信号波形を観測できるようになっている。

図3—(a)に、サンプリングオシロスコープでモニタした出力電圧 V_{out} 波形を示したものであるが、このように、出力系の周波数帯域制限による波形なまり、クロストークによる零電圧レベル変動、雑音等により、 V_{out} が生じる時間を精度良く読み取ることは困難である。それ等の影響を軽減するために、計算機波形処理装置を用いた平均化、零電圧レベルの補正処理

図2 直流サンプリング法による高速信号観測例。高速のジョセフソン信号が、超伝導ストリップ線路を伝ばんする様子をモニタする²⁷⁾。

図3 (a)出力電圧波形 V_{out} (b)計算機による波形処理後の波形²⁷⁾。

図4 超伝導ストリップ線路上を伝はんするジョセフソン高速信号波形の観測例²⁷⁾。
立ち上がり時間は約50psで波形なまりは小さい。階段状波形は、終端抵抗、高速信号発生ゲート (TSG GATE) による反射の効果である。

が行なわれる。図3-(b)は信号処理波形であり、電圧発生タイミングを精度良く求めることが可能になっている。図4は、この様にしてプロットした高速信号伝はん波形の観測例であり、波形立ち上がり特性、遅延特性、あるいは、ゲートや終端抵抗による反射特性が明らかになっている。

2.3 自動測定化

C.A. Hamilton らは、直流サンプリング法の自動測定化を行なっている¹²⁾。図5には、そのブロック図を示す。 J_1 は、被観測信号発生用ジョセフソン接合である。 J_2 はサンプリングゲートであり、ここでは、

一接合に、被観測信号 $I(t)$ と直流サンプリング電流 I_s とを直接入力する構成になっている。サンプリングゲートの出力電圧 V_{out} はサンプリングオシロスコプのヘッド部に入力され基準電圧と比較された後、その差が積分器に入力される。積分器出力はサンプリング時間を制御するタイムベース部に入力され、出力電圧 V_{out} と基準電圧とが等しくなるように、サンプル時点を調整する。このようにフィードバック回路を設けることにより、出力電圧 V_{out} の立ち上がり部分の1点に動作点を固定することができる。直流サンプリング電流 I_s を約30秒の掃引時間でゆっくり掃引し、 I_s

図7 (a)パルスサンプリング回路の回路構成例
(b)原理説明図

くと、 $I_p - I_u(t) + I_{cs}$ がサンプリングゲート回路のしきい値に達したところで、ゲートがスイッチングし出力電圧 V_s が発生する。この時の I_{cs} の値を $I_{cs}(t_1)$ とする。次に、サンプリングパルスを被観測信号に対してわずかに遅延させた時刻 t_2 において、同様に、 $I_{cs}(t_2)$ を得る。以下、同様の操作により、 $I_{cs}(t_3)$ 、 $I_{cs}(t_4)$ 、…を得、これ等を時刻 $t_1, t_2, t_3, \dots$ の関数としてプロットすれば、被観測信号が再生できる。この方式の特徴は、高速信号の立上り部分のみでなく立下り部分も観測でき、複雑な波形も観測可能であることである。

図8は、S.M. Faris が構成したサンプリング回路のブロック図である¹³⁾。サンプリングパルス I_p と被観測信号 $I_u(t)$ との間の相対遅延は、室温中のエアラインの長さを変え、被観測信号発生用ゲートのトリガ入力 I_{cu} とサンプリングパルス発生用ゲートのトリガ入力 I_{cp} との間の遅延を調整することにより与える。原理説明においては、簡単化のために、サンプリングゲートのしきい値は時間的に変動せず一定値であると

した。しかし、実際の系においては、このしきい値はノイズ等により時間的に変動しある幅を持っているため、入力電流の和が、そのノイズ幅内に存在する場合は、ゲートのスイッチングは確率的に起きることになる。従って、ゲートのスイッチングにより波高値を検出するパルスサンプリング法では、しきい値のノイズ幅だけ、波高値検出の振幅分解能が劣化してしまう。ロックインアンプはこれを改善するものである。ロックインアンプにより、スイッチング確率に依存する出力電圧 V_s 。サンプリング周波数スペクトラム成分を抽出し、それが、基準電圧 V_{s0} (通常、スイッチング確率が50%となる電圧値に設定される) と等しくなるよう、波高値検出用直流電流 I_{cs} を調整することにより、しきい値レベルの平均化あるいはスイッチング条件の同一化をはかることができる。

3.2 分解能

時間分解能は、サンプリングパルスピークが丸まっていることから生じる静的分解能とサンプリングゲートのレスポンスに起因する動的分解能との和として与

電流,あるいは,直流入力電流に重畳する測定系ノイズに依存し測定系環境により異なるが,ノイズレベル $1\ \mu\text{A}$ 以下が実現されている。

3.3 サンプリングパルス発生回路

各種サンプリングパルス発生回路が報告されているが,大別すると,ジョセフソン回路から生じる鋭い立ち上りを持つ出力電流を単一ジョセフソン接合で抑圧する方式と,出力電流を微分する方式に分けられる。以下,それぞれの代表的回路に対して,パルス発生の原理を説明する。

(1) 波高値抑圧型回路

図9は, S.M. Faris によって提案されたパルス発生回路である¹³⁾。 Q_1, Q_2 は同一の3接合型 SQUID であり, JJ は波高値抑圧用単一ジョセフソン接合である。 Q_1, Q_2 の零磁場臨界電流 I_{m0} は, JJ の臨界電流値 I_0 の K 倍の値を持つ。 Q_1, Q_2 は, それぞれ, $I_B + I_{in}$, I_{in} の入力電流により制御される。バイアス電流 I_{bp} と入力電流 I_B は直流で, I_{in} は矩型パルスである。 I_B と I_{in} とは大きさは等しいが逆向きの電流である。 L_1, L_2 はインダクタンスで, $L_1 \gg L_2$ である。

はじめ, Q_1, Q_2, JJ とも零電圧状態にある。 Q_2 のインダクタンスは L_1 に比べて十分小さいので, $I_2 \approx I_{bp} < I_{m0}$ が Q_2 を流れている。 I_{in} が印加され, Q_2 のしきい値を越えると Q_2 はスイッチングする。出力電流は, $L_1 \gg L_2$ であるので, 単一接合 JJ のあるブランチにほとんど流れる。その値が JJ の臨界電流値 $I_0 = I_{m0}/K$ に達すると, JJ がスイッチングし左側ブランチに分流していく。 I_p は JJ の抵抗が Q_2 よりも K 倍大きいので, 急激に減少し極小幅のパルス状波形になる。 I_{in} が存在する時は, Q_1 の入力電流は零であるため, Q_1 は零電圧状態にある。従って, I_{bp} は全部 Q_1 を流れるようになる。 Q_2, JJ を流れる電流が電圧状態最小電流 I_{min} 以下になった段階で, Q_2, JJ は再び零電圧状態にもどる。ここで, I_{in} が零になれば, I_{bp} は Q_2 だけに流れることになり, 最初の状態にリセットされる(これをセルフリセットと呼ぶ)。

この回路の特徴は, 直流バイアス電流 I_{bp} で駆動できることである。反面, セルフリセット動作に必要なインダクタンス等のため, パルス幅が大きくなる欠点を持っている。交流バイアス駆動が許される場合は, 通常, 左側のブランチを省略した簡単な回路が用いられる。^{14), 17), 19)} 回路構成例を図10に示す。

(2) 微分型回路³⁰⁾

微分型パルス発生回路は単一接合 J の出力に, キャ

図10 図9に示した波高値抑圧型回路の簡化回路^{13)~17)}。
交流バイアス駆動を要する。

パタンランス C と抵抗 R が接続される構成をとる。入力トリガが印加され J のしきい値を越えると, J はスイッチングする。その出力電流を CR 回路により微分することにより, パルス状波形 I_p を得ることができる。

3.4 サンプリングゲート回路

サンプリングゲート回路は, 基本的には, サンプリングパルス I_p , 被観測信号 $I_u(t)$, 波高値検出用直流電流 I_{cs} の3つの入力を持つゲート回路で構成される。回路形式としては, 磁気結合型 SQUID^{13)~17)} や電流注入型ゲート^{20), 21), 31), 32)} が用いられている。図11には, 2入力の磁気結合型 SQUID で構成した例を示している。この回路の設計上, もっとも重要な点は, サ

図11 サンプリング識別ゲート回路構成例¹⁷⁾。
 I_p と I_{cs} を同一の入力線に印加することにより2入力の非対称 SQUID で構成している。

図12 Tuckerman によるサンプリングシステムの自動測定回路のブロック図¹⁴⁾。

ンプリングシステムの時間分解能を支配するゲートレスポンス時間 t_r を小さくすることである。 t_r はゲートの臨界電流、接合容量に強く依存している。また、ループインダクタンス、入力パルス幅に対しても、その効果は小さいが影響を受ける。その中で、特に臨界電流密度を上げ、接合容量を減少させることが、 t_r を小さくするもっとも効果的方法であると考えられる。

3.5 サンプリングシステムの自動測定化

D.B. Tuckerman は、波高値検出用直流電流 I_{cs} の自動調整回路、および、クロストーク電流による測定誤差の補正用信号処理回路を中心とした、パルスサンプリングシステムの自動測定化を行なっている¹⁴⁾。

図12は、サンプリングシステムのブロック図である。フィードバックとして破線で囲んだ部分は、波高値検出用直流電流のフィードバック自動調整回路である。また、信号処理とした部分は、クロストーク補正用信号処理回路である。以下、上記の2回路について簡単な説明を加える。

(1) 波高値検出用直流電流 I_{cs} のフィードバック自動調整回路

フィードバック回路は、アナログ回路で構成されている。サンプリングゲート SG の出力電圧 V_s (オフ時は 0mV, オン時は数 mV) は、アンプにより増幅され、差分検出器により基準電圧 V_{so} との差を取った後積分器を通し積分され、波高値検出用直流電流 I_{cs} として供給される。 I_{cs} は、基準電圧 V_{so} で決まるゲート SG スwitching 確率をある値 (例えば、50%) に保つよう、一定の値に落ち着く。フィードバック閉

ループの時定数 τ_1 を、サンプリング周期 T_s より十分大きくしておく、定常状態での I_{cs} のふらつきは、極めて小さくなる様設定できる。ここで、積分器が、Faris が用いたロックインアンプの機能をはたしている。

(2) クロストーク補正用信号処理回路

外部供給の各種バイアス電流、入力トリガ電流ケーブル間の電気磁気的絶縁は、特に、サンプリング回路を搭載したチップとケーブルとのコンタクト部等で完全でないため、クロストークを生じる。このクロストークは、測定誤差を生じさせる要因になる。例えば、サンプリングパルス発生用ゲート PG の入力トリガ I_{cp} 、あるいは、被観測信号発生用ゲートの入力トリガ I_{cu} によるクロストークにより、サンプリングゲート SG のバイアス電流 I_{bs} が減少すると、SG のしきい値が増大することになる。これは、波高値検出用直流電流 I_{cs} の増加をまねき、被観測信号の振幅誤差を増大させることになる。この測定誤差は、クロストークによるしきい値の変動を固定 (I_{cp} , I_{cu} , I_{bs} を一定) した状態で、被観測信号がある時とない時の I_{cs} の差を読み取ることによりなくすることができる。

この原理を、電気回路により実現したのが、図12中に示した信号処理回路であり、ハイパスフィルタ、整流器、ローパスフィルタから構成されている。信号処理過程を示すための説明図を図13—(a)~(d)に示す。サンプリング周期 T_s より十分長い周期 T_c で、被観測信号を ON, OFF させると、図(a)の様に、 I_{cs} は周期 T_c で2つのレベル間を振動する。このレベル差 (I_2 -

図13 クロストーク補正用信号処理回路の機能説明図

I_1 が被観測信号値に対応する。遮断周波数 $1/\tau_2$ (τ_2 はフィルタの時定数で、 $\tau_2 \gg T_c \gg \tau_1 \gg T_s$) のハイパスフィルタを通過させると直流成分がカットされ、周期 T_c の成分が残る (図(b))。さらに、整流器により逆方向成分をカットし (図(c))、その出力を遮断周波数 $1/\tau_3$ ($\tau_3 \gg T_c \gg \tau_1 \gg T_s$) のローパスフィルタに印加すると、図(d)の様に、 $(I_2 - I_1)$ に比例した直流成分が取り出せる。

可変長エアラインはモータードライブされる。ローパスフィルタ出力をXYメモリスコープのY軸に、遅延線路の変位に対応する電圧をX軸に印加し、スクリーン上に表示できるようにしている。

3.6 波形実測例

このジョセフソンサンプリング法を用いて、各種高速信号波形の観測が行なわれるようになってきた^{15)~22)}。ここでは、波形実測例として、抵抗分割形ゲート

図14 RCL ゲートのゲート遅延測定回路^{15), 16)}。
5 段の RLC ゲート chainが構成されその入力、および出力段のゲート出力波形をサンプリング法で観測する。

図15 波形観測例^{15), 16)}。

(RCL ゲート) の高速動作波形観測例^{15), 16)}について紹介する。

図14で示す測定回路によりゲートの速度評価が行なわれている。5段の RCL ゲートで chain が構成され、入力、および、出力段のゲート出力波形をサンプリング法で観測できるようになっている。サンプリングシステムの基本的考え方は、前節で述べた Tuckerman の提案したもの¹⁴⁾と同一であるが、ジッタ、ノイズ特性を向上させるために、デジタル回路で構成している。図15に実測波形と計算機シミュレーション結果を対比して示す。波形立ち上がり時間は約20ps とほぼ理論値と対応した急峻な特性をもっている。(i)と(ii)の波形の時間差は RCL ゲート4段の論理遅延に相当することから、ゲート1段当りの遅延時間を算出すると約6psとなる。この値は、従来報告されているどのゲートよりも高速なものである。RCL ゲートは、高利得、広動作マージンに特徴を持つということで知られていたが^{25), 33)}、さらに、高速動作も可能であることが確認されている。このように、ジョセフソンパルスサンプリング法により、今までは行なえなかったジョセフソン論理回路の実時間による動作波形観測が可能になってきている。

3.7 電気的可変遅延回路

サンプリングパルス I_p と被観測信号 $I_u(t)$ との間の変遅延は、常温に置いた可変長エアラインによって行なっている。しかし、このエアライン方式は、機械的の接触部を含んでいることから信頼性が低く、かつ、時間掃引速度を速くすることができずリアルタイムでオシロスコープ上に波形を示すことは困

難であると考えられる。R.E. Harris らは、電気的に遅延調整できる回路を構成することにより、この問題を解決している³⁴⁾。

電気的に可変遅延を得る一般的方法として、可変しきい値コンパレータに、ランプ波入力を印加する系において、コンパレータがスイッチングする時間がしきい値レベルに従って変化する現象を利用する方法がある。常温コンパレータではノイズ等のためジッタが生じ、サンプリング回路の遅延回路として用いることは難しい。そこで、Harris らは、サンプリング回路が搭載されているチップ上に、サンプリング回路で用いたジョセフソン技術により、電気的可変遅延回路構成を試みている。

回路図を図16に示す。可変しきい値コンパレータ Q_2 は、しきい値可変(遅延調整)用直流電流 I_D とランプ電流 I_L の2入力を持つ SQUID で構成されている。 I_D と I_L の和が Q_2 のしきい値に達した時に Q_2 はスイッチングし、サンプリングゲート Q_3 にパルス電流 I_p を与える。従って、 I_p の遅延は I_D の大きさにより調整できる。ランプ波電流は、基本的には、ゲート Q_1 の負荷回路として抵抗 R とインダクタンス L を接続することにより得ている。設計されたランプ波発生回路の振動周期は0.4ps となり、ps オーダの遅延精度のサンプリング技術においては十分な値であると考えられる。図17には、遅延調整用直流 I_D 電流と遅延時間 T との間の測定結果を示したものである。最大遅延時間として300ps が得られている。この遅延回路は、遅延量の校正を必要とする。

図16 電気的可変遅延調整回路³⁴⁾

図17 遅延調整用直流電流と遅延との関係³⁴⁾

4. む す び

以上、直流、および、パルスの2つのジョセフソンサンプリング技術について、紹介してきた。両測定法とも、測定自動化が確立し、測定器としての基礎が固まった段階にあると考えられる。

今後は、被測定回路とサンプリング回路が独立に存在する場合の測定法への発展が期待できると思われる。その中で、特に、室温系の高速現象観測技術確立することは重要になる。これを実現するには極低温中に置かれたサンプリング回路に、室温系高速信号を波形歪みなく入力できる広帯域室温一極低温信号伝送技術、および、サンプリングゲートとの高効率結合技術が不可欠である。この研究の一例としては、Hamilton らの研究³⁰⁾が上げられる。また、最近では、Moskowitz らが、クライオスタットの断熱機構を工夫することにより、室温、極低温間の伝送線路の最短化(長さ8 cm)による信号導入系の広帯域化、および、ケーブルとサンプリングゲート入力線との低インダクタンス結合をはかることにより、20ps, 15 μ V の分解能持つ室温信号用ジョセフソンサンプリング技術を実現したと報告されている³⁵⁾。しかし、分解能としては不十分であり、今後、一層の発展が期待できると考えられる。

最後に、本稿の執筆にあたり、有益な御助言を頂いた吉清調査役に感謝します。

参 考 文 献

- 1) D. Cohen, E. Edelsack and J.E. Zimmerman: Appl. Phys. Lett., **16**, p. 278 (1970)
- 2) D. Cohen and E. Givrer: Appl. Phys. Lett., **21**, p. 114 (1972)
- 3) T. Kitamura: Abstracts of the 2th General Assembly, International Association of Geomagnetism and Aeronomy, p. 378 (1973)
- 4) B. Cabrera: Physical Review Letters, **48**, p. 1378 (1982)
- 5) B.N. Taylor, W.H. Parker, D.N. Langenberg and A. Denenstein: Metrologia, **3**, p. 90(1967)
- 6) T.F. Finnergan, A. Denenstein and D.N. Langenberg: Phys. Rev. B, **4**, 1487 (1971)
- 7) V. Kose, F. Melchert, H. Fack and W. Hetzel: IEEE Trans. **IM-21**, p. 314 (1972)
- 8) T.G. Phillips and D.P. Woody: Ann. Rev. Astron. Astrophys., **20**, p. 285 (1980)
- 9) G. Vernet, J.C. Henau and R. Adde: IEEE Trans. MTT, **MTT-25**, p. 473 (1977)
- 10) Y. Taur and A.R. Kerr: Appl. Phys. Lett., **32**, p. 775 (1978)
- 11) H.W. Zappe: IEEE J. of Solid-State Circuit, **SC-10**, p. 12 (1975)
- 12) C.A. Hamilton, F.L. Lloyd, R.L. Peterson and J.R. Andrews: Appl. Phys. Lett., **35**, p. 718 (1979)
- 13) S.M. Faris: Appl. Phys. Lett., **36**, p. 1005(1980)
- 14) D.B. Tuckerman: Appl. Phys. Lett., **36**, p. 1008 (1980)
- 15) K. Hohkawa, Y. Tazoh, K. Nagata and A. Ishida: Elect. Lett., **19**, p. 291 (1983)
- 16) 宝川, 田雑, 永田, 石田: 信学技報, **83**, p. 29 (1983)
- 17) 田雑, 天明, 吉清: 応物学会講演会, **28-U-2**, p. 270 (1982)
- 18) C.J. Anderson, M. Klein and M.B. Ketchen: Applied Superconductivity Conference, **SF-11** (1982)
- 19) 田雑, 青木, 吉清: 電子通信学会半導体材料部門全国大会講演予稿集 p. 136 (1983)
- 20) 酒井, 赤穂, 早川: 応物学会講演会, **5a-C-9** p. 399 (1982)
- 21) 赤穂, 梶村, 幸坂, 早川: 応物学会講演会, **4 P-N-10**, p. 445 (1982)
- 22) S.M. Faris and N.F. Pederson: Low Temp. Phys., **LT-16**, p. 1087 (1981)
- 23) 蓮尾: 低温工学, **16**, p. 1 (1981)

- 24) M. Yamamoto, Y. Yamauchi, K. Kuroda, F. Yanagawa and A. Ishida: IEEE EDL, **4** (1983)
- 25) 岡田, 徳光, 宝川, 石田: 電子通信学会総合全国大会, **2-110** (1983)
- 26) 山田, 一宮, 石田: 信学技報, **83**, p. 71(1983)
- 27) 田雑, 天明, 吉清: 信学技報, **82**, p. 65(1982)
- 28) 波多野, 山下, 浅野, 原田, 小寺, 平野: 応物学会講演会, **5a-C-10**, p. 399 (1983)
- 29) 原田, 波多野, 平野, 川辺: 信学技報, **83**, p. 47 (1983)
- 30) C.A. Hamilton, F. Lloyd and R.L. Kautz: Applied Superconductivity Conference, **FC-2**(1981)
- 31) 田原, 吉田, 曾根: 応物学会講演会, **5a-C-7**, p. 398 (1983)
- 32) 赤穂, 酒井, 八木, 早川: 応物学会講演会, **5a-C-8**, p. 399 (1983)
- 33) K. Hohkawa, M. Okada and A. Ishida: Appl. Phys. Lett., **39**, p. 653 (1981)
- 34) R.E. Harris, P. Wolf and D.F. Moore: IEEE EDL, **EDL-3**, p. 261 (1982)
- 35) P.A. Moskowitz, S.M. Faris and A. Davidson: IEEE Trans. Mag., **MAG-19**, p. 503 (1982)