特集 ファジィ制御ハードウェア

ワンチップファジィコントローラとその応用[†]

和野 稔*

1. はじめに

従来より、自動車、家電製品、カメラ、玩具などのバッテリーや電源が必要な、ほとんどの製品には、さまざまなワンチップマイコンが使用されている。ワンチップマイコンは、通常 CPU, ROM, RAM, リソースと呼ばれる周辺機能回路で出来ており、なるべく外付けの部品が少なくすむように周辺部品や機能を内部に取り込んで発展してきた。

また、1990 年には、家電製品やカメラなどでファジィ制御を応用した製品が多く登場してきた。

本稿では、こうした市場にいち早く対応し、ワンチップマイコンにファジィ推論ハードウェアを内蔵したワンチップファジィコントローラとその応用を紹介し、また、組み込み型のワンチップファジィコントローラについて考察する。

2. ハードウェア概要

ワンチップファジィコントローラは、CPU に富士通の F²MC-4L シリーズに使用されている 4 bit CPU コアを内蔵した MB 94110 シリーズと F²MC-8L シリーズで使用されている 8 bit CPU コアを内蔵した MB 94140 シリーズの 2 つが製品化されており、ともにファジィ推論エンジンである F²RU-6 (Fujitsu Fuzzy Reasoning

Unit) を内蔵している^[1]。

それぞれのシリーズは、開発用のピギー・エバリュエーションチップ、少量生産や開発用に使われる PROM/EPROM 品、量産用のマスク ROM 品により構成されている。

2.1 ファジィ推論エンジン

F²RU-6 は、1 つの出力について 1 ルールの中の 1 つの条件を処理するためのファジィ推論器であり、ファジィ推論全体については、CPU が管理を行う。ファジィ推論法は、max-min-重心法^[2]であり、扱えるファジィ集合は、台集合 64 要素、16 階調である。また、確定演算を行うハードウェアを備えており、CPU からレジスタへのコマンド書き込みにより簡単に行える。

2.1.1 構成

図 2.1 に F²RU-6 のブロック図を示すように、6 つのブロックで構成されている。

図2.1 F²RU-6ブロック図

[†] One Chip Fuzzy Contoroller and an Application

* Minoru WANO

富士通デバイス株式会社
Fujitsu Devices Inc.

(1) CPU インタフェース部

8個のレジスタで構成され、CPUのI/O領域に割り当てられている。

FLRA, FLRB, FLRC, FLRDの4つのレジスタは、メンバーシップ関数設定レジスタである。

FDRXは、入力値と確定演算結果のデータ用として使用する。

FDRYは、メンバーシップ関数設定レジスタに設定されたメンバーシップ関数についての入力値のグレードまたは、FDRYの設定値とmin演算を行った結果が入る。

これら、ファジィレジスタの他にコマンドレジスタのFCOMRとコントロールステータスレジスタのFCSRがある。

(2) 制御部

制御部は、データの流れやタイミングを制御している。

(3) max-min 演算部

ルールの条件は、and結合のみで記述することになっているので前件部のmin演算と後件部のmin演算及びmax演算を行う。

(4) グレード算出部

メンバーシップ関数設定レジスタと入力値から傾きと距離をもとめテーブルを参照しFDRYに書き込む。

(5) 後件部グレードメモリ部

64×4bitのRAMで構成されており、ファジィ推論の結果をメモリし、メンバーシップ関数設定レジスタの設定とFDRYのmin演算の結果と今までのルールで処理された結果としてメモリに書き込まれているデータとをmax演算を行い再びメモリに書き込むことにより更新される。

(6) 確定演算部

全てのルール処理後、後件部グレードメモリを順番に読みだし重心をもとめ確定演算を行うための演算回路で構成されている。

2.1.2 動作説明

F²RU-6では、レジスタへのメンバーシップ関数、入力値の設定とコマンドレジスタへのコマン

ドの書き込みによりファジィ推論を部分的に実行する。以下にファジィ推論で使用するコマンドの説明を行う。

(1) グレード算出

グレード算出コマンドは、FDRYレジスタのデータとmin演算を行うコマンドと単に入力値のメンバーシップ関数に対するグレードをもとめるコマンドの2種類ある。min演算は、条件が複数ある場合のand結合を行わせるために用意した。図2.1.2aにメンバーシップ関数とグレード算出を示す。

図2.1.2a メンバーシップ関数とグレード算出

(2) 後件部処理コマンド

後件部処理コマンドは、FLRAレジスタに設定された後件部グレードメモリのアドレスからFLRDに設定された回数だけメンバーシップ関数の値とFDRYのデータとのmin演算の結果をメモリから読みだしたデータとmax演算で合成し再びメモリに書き込む動作を行う。図2.1.2bに後件部処理の説明図を示す。

図2.1.2b 後件部処理

(3) 確定演算コマンド

後件部のデータをメモリ内に蓄えている場合の重心演算法として、乗算器を使用しない方法がある^[3]。F²RU-6では、アドレスを0からカウントアップして行っているため次の計算で行っている。

$$\sum_{n=0}^{63} m(n) = m(0) + m(2) + \dots + m(62)$$

$$+ m(63)$$

$$\sum_{n=0}^{63} n \cdot m(n) = m(0)$$

$$+ m(0) + m(1)$$

⋮

⋮

⋮

$$+ m(0) + m(1) + \dots + m(62)$$

$$+ m(0) + m(1) + \dots + m(62) + m(63)$$

$$COG = 63 - \frac{\sum_{n=0}^{63} n \cdot m(n)}{\sum_{n=0}^{63} m(n)}$$

2.2 MB 94140 シリーズ

8ビットマイコンでは、開発にC言語も使用できることや、拡張性にすぐれているので4ビットマイコンに比べ使いやすく処理能力も高い。

MB 94140の構成を図2.2に示し、各機能ブロックの説明を行う。

(1) CPU

命令長8bit、136インストラクションで乗除算命令など演算機能もすぐれている。

(2) ROM

容量は24 Kbyte(開発用は32 Kbyte)あり外部バスモードを使用することにより64 Kbyteのメモリ空間を使用できる。ROMには、ファジィサポートソフトウェアで作成したファジィ推論とその他のプログラムをリンクして格納されている。

(3) RAM

容量は512 byteであり、プログラムが動作中のワーキングエリアである。

(4) タイマ/カウンタ

一定時間間隔で処理が必要な場合に使用するロードタイマで、2個の8bitタイマまたは、16bitタイマとして使用可能であり、カウントに使用されるクロックも内部3種類と外部1種類より選択可能になっている。

(5) PWM タイマ

PWM(Pulse Width Modulator) または、8bitタイマとして使用可能で3本装備している。

PWM出力は、D/A変換用に使う。

(6) E²PROM IF/8bit シリアルポート

外付けのビットシリアルE²PROM専用インタフェースまたは8bitのシリアルポートとして使用できる。

(7) UART(Universal Asynchronous Receiver Transmitter)

シリアルの外部インタフェースとして標準的なUARTを備えている。

(8) ブザー出力

キー入力の確認や警告音などに使用でき、3種類の周波数から選べる。

図2.2 MB94140の構成

(9) A/D コンバータ

8 チャンネル 10 bit の逐次比較型 A/D コンバータで 8 bit 精度を保証している。センサーからのアナログ電圧入力として使用する。

(10) 外部割込み

4 つの外部割り込みが使える。

(11) 汎用ポート

通常ワンチップマイコンでは、大部分の端子は、入力ポート、出力ポート、入出力ポートになっている。MB 94140 シリーズでは、入力 6 本、出力 16 本、入出力 32 本で、この内ポート専用端子は、入出力 1 本のみである。

MB 94140 シリーズでは、こうしたリソースと F² RU-6 を利用して、センサーなどからの入力から制御量の出力までのファジィ制御を、実現できるように構成されている。

3. MB 94110 シリーズの応用例

ホビーの分野におけるファジィ技術の応用として、MB 94110 シリーズを使用した「電子工作キット WAO III」を紹介する^[4]。

「WAO III」は、以前から販売されていた「WAO II」にファジィを取り入れた電子工作キットで、左右についた 2 つの DC モータを制御して前進、後進、右折、左折、右回転、左回転、ストップ、ブザーの機能を動作プログラムによって制御できる。

「WAO II」では、直進を行うために左右の補正をギアで行っていた。また、電池の消耗による走行距離の変化があった。この二つの制御にファジィ制御を使用しメンバーシップ関数を変えるモードを追加したのが「WAO III」であり、手軽にファジィ制御を試してみることができる。

写真 3 に「WAO III」の外観写真を示す。

3.1 走行距離のファジィ制御

走行距離制御は、前進と後進をそれぞれファジィ制御している。入力にはモータの電源電圧で、出力は駆動時間である。ルールは、次に示す 3 つの

ルールを使用しており、変更は出来ない。

① IF $V = \text{normal}$	THEN $T = \text{normal}$
② IF $V = \text{small low}$	THEN $T = \text{small long}$
③ IF $V = \text{very low}$	THEN $T = \text{very long}$

メンバーシップ関数の設定変更は、本体の背面にあるキー操作により次の 4 つの入出力について、変更が行える。

- (1) 前進用モータ電源電圧
- (2) 後進用モータ電源電圧
- (3) 前進用駆動時間
- (4) 後進用駆動時間

3.2 直進性のファジィ制御

個々の部品の特性ばらつきにより変わる直進性をファジィ制御により向上している。入力には、ユーザが設定する補正值を使用し左右のモータ駆動割合を制御している。使用しているルールは、次の 3 つであり、走行距離制御と同様に、変更は出来ない。

① IF $\Delta H = \text{left}$	THEN $\Delta U = \text{right low}$
② IF $\Delta H = \text{midle}$	THEN $\Delta U = \text{zero}$
③ IF $\Delta H = \text{right}$	THEN $\Delta U = \text{left low}$

次の 4 つの入出力について、メンバーシップ関数の変更が行える。

- (1) 前進用ユーザ設定の補正值
- (2) 後進用ユーザ設定の補正值
- (3) 前進用左右モータ駆動割合
- (4) 後進用左右モータ駆動割合

4. ファジィ推論ハードウェアの考察

ファジィ推論エンジンを持たない通常のマイコンでファジィ制御を行う場合には、あらかじめファジィ推論させた結果を ROM に記憶させておくテーブルルックアップ方式^[5]とソフトウェアでファジィ推論を行う方法が考えられる。これらの手

法も含め組み込み用途向けファジィコントローラについて考察する。

4.1 テーブルルックアップ方式

民生品などの分野で、使用されている手法としては最も多いと考えられる方法が、テーブルルックアップ方式で、少ない入力数で低分解能である場合には、処理時間も最も少なくすみ、また、特別なハードウェアも必要とせずマイコンを使用する分野では、今後も有効な方法と考えられる。

4.2 ソフトウェアによる方法

次に、マイコンでファジィ推論を行う場合の手段として、ソフトウェアによる方法が考えられる。ソフトウェアでのファジィ推論は、ハードウェアによる推論にくらべ時間がかかるが、自由度が高く有効な方法と思われる。

また、ファジィ推論機能を RISC チップに取り込み、min 演算や max 演算などのファジィ演算命令を追加する方法が提案されている^{[6],[7]}。

最近では、ハードウェア乗算器を内蔵したワンチップマイコンも登場しており演算能力も向上しているので、コストが優先される民生品の分野でも、有効なアプローチと考えられ、興味深い方法である。

4.3 ファジィ推論ハードウェア

マイコンに、ファジィ推論ハードウェアが必要とされる理由として、次の要因が考えられる。

- ① テーブルルックアップ方式では、メンバーシップ関数やファジィルールの変更が行えない。
- ② ソフトウェア推論では、ファジィ推論の演算に時間がかかり、また、その間 CPU はファジィ推論以外の処理を行えない。

これらを考慮し、組み込みに適したファジィ推論ハードウェアについて考察する。

4.3.1 F²RU-6 でのアプローチ

現在のファジィ推論ハードウェアである F²RU-6 では、次の特長をもっている。

写真3. WAO III 外観写真

- (1) ソフトウェアで制御するのでルールやメンバーシップ関数の変更が可能である。
- (2) メンバーシップ関数の水平移動はひとつのパラメータで行える。
- (3) 演算に時間がかかるグレード算出、後件部処理、確定演算をハードウェアで実現している。
- (4) 処理に時間がかかる後件部処理、確定演算に割り込みを使用することで、CPU はその間他の処理を行える。

これにより、MB 94140 の場合、メンバーシップ関数の形状によっても異なるが、開発支援ソフトウェアで作成された 2 入力、1 出力、9 ルールで、0.7~1.7 ms 位で 1 度の推論が行える。

ファジィ推論以外の処理を含め全体で 10 倍の時間を制御周期とすれば、1 秒間に 50 回~60 回の制御も可能となり、AC 電源やビデオ信号の垂直同期にあわせた制御など広い分野での応用が考えられる。

また、現在のファジィ推論ハードウェアは、コマンド形式で行っているため、ファジィ推論の途中の結果を利用できるなど柔軟な対応が可能であり、ルールやメンバーシップ関数などの知識ベースを CPU 側で管理するので、入出力やルール数などにも制限が少ないことを特長としている。

4.3.2 高性能化へのアプローチ

ここでは、より高機能な性能がもとめられるアプリケーションに適し、ワンチップマイコンに集積可能なファジィ推論ハードウェアの方向性を探る。

検討するハードウェアとして、CPU とのデータ通信は、推論開始や割り込みなど必要最小限とし、ルールを含めファジィ推論を全てハードウェアで実現する場合、最も重要な要素としてメモリと演算器が考えられ、その検討事項には、それぞれ次のような項目が挙げられる。

(1) メモリ

高速に推論を行わせる場合には、ファジィ推論ハードウェアが直接アクセスするローカルメモリが有効と考えられる。また、ローカルメモリの容量とデータ幅、及び ROM にするか RAM にするかは実行するアプリケーションの規模、必要とする精度、一度に処理できる並列性、トランジスタ数などに関係するので重要となる。

(2) 演算器

ファジィ推論を行わせる演算器を決定する要因としては、推論方法、メンバーシップ関数の形状、データの持ち方、適応度算出法、確定演算法、演算精度、処理の並列度、パイプライン段数が挙げられ、推論法によっても異なるが、一般に加減算器、比較器、乗算器、除算器などが必要になると予想される。

これらの演算器は、ハードウェア量、推論速度、メモリ構成などに、大きく影響するため重要な項目である。

こうしたメモリや演算器の検討事項から、アプリケーションに要求される処理速度や精度と使用するプロセス/テクノロジーに適した使いやすいうワンチップファジィコントローラを検討していく必要があると思われる。

5. おわりに

ファジィコントローラシリーズとして、MB 94110 シリーズ、MB 94140 シリーズを提供し、これらのファジィコントローラを使いやすくするための下記の開発支援ソフトウェアも用意してきました。

また、ファジィ推論ハードウェアを持たない通常のマイコンシリーズに対応したテーブルルックアップ方式、ソフトウェアによるファジィ推論、ニューロファジィによるチューニングなどの開発環境も提供可能であり、今後も、ユーザの意見を取り入れて、開発環境もふくめ用途にあった使いやすい製品にして行きたいと考えている。

[開発支援ソフトウェア]

ー富士通(株)ー

ファジィサポートソフトウェア

- ・ F²RU-6 対応品
- ・ テーブルルックアップ対応品(アセンブラ)
- ・ テーブルルックアップ対応品(C 言語)

ーコアデジタル(株)ー

- ・ ファジィサポートソフトウェア (FSS)
- ・ ファジィ C 言語トランスレータ (FCT)
- ・ 疑似入力データ作成ソフトウェア (FES)
- ・ ニューロファジィシステム (NFS)
- ・ C-ICE SUPER

F²MC-8 L/FUZZY

参 考 文 献

- [1] 山田長生, 杉田聡, 杉田健介, 大野均, 「ファジィ推論専用回路を組み込んだ1チップ・マイコンを開発」, 日経エレクトロニクス, No.534, pp.171-180(1991)
- [2] 水本雅晴 「わかりやすいファジィ理論Ⅲーファジィ推論とファジィ制御ー」, コンピュートロール, No.28, pp.32-45(1990)

- [3] 渡辺浩之「ファジー推論法の VLSI 化」, 電子情報通信学会誌 A, Vol.J72-A, No.2, pp.179-187(1989)
- [4] 吉田勝之「電子工作キットへのファジィマイコンの応用」, FDI ジャーナル, Vol.2, No.3, pp.2-10(1992)
- [5] Akikawa, H. and Hirota, K. "Fuzzy Inference Engine by Address-look-up & Paging Method", Proc. International Workshop on Fuzzy System Applications, Iizuka Japan, pp.45-46(1988)
- [6] Watanabe, H., "A RISC Approach to Design of Fuzzy Processor Architecture", Proc. of IEEE International Conference on Fuzzy System, pp. 431-440(1992)
- [7] 渡辺浩之「RISC プロセッサにおけるファジィ演算用命令の評価」, FDI ジャーナル, Vol.3, No.1, pp.2-7(1993)
- [問い合わせ先]
〒211 神奈川県川崎市中原区上小田中1263
富士通デバイス株式会社
技術本部
和野稔
TEL: 044-754-1704
FAX: 044-754-1708
Nifty-Serve: GGF00525

 著 者 紹 介

和野 稔 (わの みのる)

富士通デバイス(株)

1983年富士通マイコンシステムズ(株)〔現富士通デバイス(株)〕入社。パーソナルコンピュータの開発、映像機器向け LSI の開発などをへて、ファジィコントローラの開発に従事、現在は、ファジィチップなどのサポート業務を担当。