部品内蔵基板用 RF-SAW フィルタの開発

先瀬 薫*, 北島 正幸*, 森谷 亮*, 川内 治*

A Study of Embedded RF-SAW Filter

Kaoru SAKINADA*, Masayuki KITAJIMA*, Akira MORIYA*, and Osamu KAWACHI*

* 太陽誘電モバイルテクノロジー株式会社 (〒222-0033 神奈川県横浜市港北区新横浜2-3-12 新横浜スクエアビル14階)

* TAIYO YUDEN Mobile Technology Co., Ltd. (Shin-Yokohama Square Bldg. 14th Floor, 2-3-12 Shin-Yokohama, Kohoku-ku, Yokohama-shi, Kanagawa 222-0033)

1. はじめに

近年の携帯電話は通話のための道具から、マルチメディア端末へと進化している。このため、RF回路でも、データ送受信速度を確保するために、ダイバーシティ機能の追加やLTE (Long Term Evolution) への拡張など、さまざまな要求が強まっており、RF回路に必要な部品点数は増加の一途をたどっている。中でも各国の周波数割り当てに対応するためのマルチバンド化や、インフラを有効活用するためのマルチモード化の動きが大きく、周波数選別に必須なフィルタおよびデュプレクサの市場の伸びは非常に大きい。Fig. 1には携帯端末の総バンド数予測を示す。

TDD方式ではバンドごとに最低1個のフィルタが使用され、FDD方式では同様に、最低1個のデュプレクサが使用される。回路によって員数はさらに増えるが、本グラフはフィルタおよびデュプレクサ市場の概略伸びを表現しており、5年後には4倍、さらに2020年に向けてバンド数が伸びていき、そこに使われるRF部の部品数が増加することがわかる。

また他方では、RF回路以外の機能強化により、携帯電話の中でRF回路に割ける面積には限界があり、ディスクリット部品の表面実装といった従来のやり方が通用しなくなってきた。

Fig. 1 Estimation of total bands

(Source: Navian Inc. www.navian.co.jp)

このため、RF回路では急速にモジュール化が進んでおり、RF部で主要な機能や面積を占めるフィルタやデュプレクサにもモジュール化に適した構造、さらには部品内蔵可能な構造が求められている。

Fig. 2には携帯電話RF部での代表的なモジュール構成の例を示す。アンテナスイッチ+デュプレクサ周りのモジュール化、パワーアンプ+デュプレクサ周りのモジュール化、また、デュプレクサ+フィルタ周りのモジュール化がそれぞれ進んでいる。

2. 集積化へのアプローチ

2.1 デバイスの小型低背化でのアプローチ

Fig. 3に現状のSAWデバイスの構造を示す。

SAWデバイスはSAW (Surface Acoustic Wave) を利用したデバイスであり、RFデバイスの小型化に大きな貢献をしてきた。その構造は、圧電体表面に形成したIDT (Inter Digital Transducer) を介して、SAWが伝播するための中空空間が必須である。こうした背景から、筆者らはCSP (Chip Size Package) と呼ぶキャビティ構造を有した製品と、CSSD (Chip Size Saw Device) と呼ぶSn-Agはんだを用いた独自の封止方法を開発し、高信頼性かつ小型・低背のデバイスを実現してきた¹⁾。

Fig. 2 Block schematic for RF and module variation

Fig. 4には現状のSAWデュプレクサの構造を示す。基本構造はフィルタと同様だが、Tx, Rx信号を分波するため、Txチップ+Rxチップの2チップをSAWデバイスで構成している。また、難易度が高い製品では、マッチングおよび位相回路を構成したLTCCパッケージを用いる場合が多いが、筆者らは、ガラス基板上にめっき技術を用いることによりL, Cを構成したIPD (Integrated Passive Device)を実現した。これにより、低コストなHTCCパッケージを用いながら、マッチングおよび位相回路を付与し、小型低背化を実現している。この構造であれば、製品高さを損なうことなく、高度なデュプレクサ回路を構成することが可能である²⁾。

Fig. 5に現状構造でのモジュールの構造図を示す。

現在、これらの小型低背デバイスを用い、表面実装技術を用いて実装したRFモジュールが実現されている。しかしながら、モジュールマーケットにおいてさらなる小型化、低背化の要求は強くさらなる小型化の検討が必要となっている。モジュール用デバイスとしてのデバイスの小型低背化は重要な開発課題となっている。

2.2 WLPでのアプローチ

近年、マルチバンド化に伴うRF部の集積化への要求により、さらなるデバイスの小型化へのアプローチとしてWLP (Wafer Level Package)構造が有力視されている。WLP構造の実現化への検討は多岐にわたっており、弾性境界波

を用いたもの^{3),4)}や犠牲層を用いて中空を形成したもの^{5),6)}、レジストを積層して中空を形成したもの^{7),8)}など数多く報告されている。

WLP構造の課題として、1. 電気的特性、2. プロセスの難易度、3. サイズ、4. コスト、5. モールド耐性、6. 信頼性を考え、これらの項目についてそれぞれの構造での比較検討を行った。検討結果をTable 1に示す。

どの工法においてもモジュール化においてモールド圧力に耐える必要があり、当然のように小型/低背/低コストでありながら電気的特性/信頼性は従来構造と同等であることが求められる。各工法でそれぞれの優位性はあるが、すべての項目を満たす構造は報告されていない。

筆者らはレジスト積層構造が耐モールド性以外において優れており、実現に近い構造と位置付け、これを採用した⁹⁾。WLP-SAWフィルタの外観をFig. 6に示す。

本構造では圧電体の表面に永久レジストを積層して、フォトリソグラフィ技術を用いて中空空間を形成している。端子にはめっき技術によりポスト形成を行い、バンプ形成にははんだ印刷技術を適用している。これら技術を用いることにより0.8×0.6×0.32mmのデバイスを作製することが可能となり、従来構造のCSSDで実現可能であった1.1×0.9×0.42mmから64%のサイズダウンに成功しており、小型/低背化への有効なパッケージング技術であることが確認されている。

次にFig. 7にWLP-SAWデバイスを用いた実装例を示す。プリント配線板上にWLP-SAWデバイスを表面実装後、トランスファーモールドにより外装を形成することでモジュールを構成している。モールド圧力は一般的な上限として、12MPaを採用したが、筆者らはレジスト積層構造WLPにおいてレジスト形成後にハードベーク処理などを行うこと

Fig. 3 Schematic drawing of a current SAW filter

Fig. 4 Schematic drawing of a current SAW duplexer

Fig. 5 Schematic drawing of a current module

Table 1. Comparative table of WLP structure

Structure	1. Electrical performance	2. Process difficulty	3. Size performance	4. Cost performance	5. Resistance to molding	6. Reliability
Boundary acoustic wave	×	×	○	△	○	○
Sacrifice layer	○	×	○	△	△	○
Resist stack	○	○	○	○	×	○

Fig. 6 Photographs of WLP-SAW filters (resist stack)

Fig. 7 Photographs of WLP-SAW test module

によりモールド耐性強化を実現し、これにより作製されたテストモジュールにおいてデバイスの電気的特性が損なわれていないことを確認している。

このことからさまざまなモールドプロセスに対して汎用性のあるデバイスであることがわかる。

3. WLP-SAW フィルタの基板内蔵評価

3.1 構造について

WLP技術を用いて、太陽誘電がすでに開発・量産をしている部品内蔵基板EOMIN^{TM10)}への展開を検討した。Fig. 8に内蔵用のWLP-SAWフィルタを示した。圧電基板であるLiTaO₃ウェハ上にレジスト積層を行い、中空空間を構成し、GSMシステムの受信フィルタを実現している。本内蔵工法ではCuめっきを用いた再配線技術を用いるため、SAWフィルタの端子をはんだバンプからCuめっきとすることでプロセス親和性を確保した。

また、内蔵用のIPD (Integrated Passive Device) をFig. 9に示す。IPDは1.05×0.63mmのガラス基板上にCuめっき技術によってL-C-Lの π 型回路を形成している。こちらも内蔵を行うため、端子材料をCuとしている。

Fig. 10に実際に内蔵したテストモジュールの外観および断面写真を示す。

3.2 電気的特性

WLP-SAWフィルタとIPDを内蔵し、フロントエンドモジュールに必要な特性や回路構成の可能性を検証した。内蔵に関しては特別な課題がなく、端子接続も電気的特性の評価および断面観察から問題なく行えていることが確認された。

Fig. 8 Photographs of embedded WLP-SAW filter

Fig. 9 Schematic drawing of embedded IPD

Fig. 10 Photographs of embedded test module

Fig. 11に内蔵前後でのフィルタの電気的特性を示した。高周波帯域特性において若干の特性変動はあるものの、回路や設計の最適化によってチューニングすることが十分可能であると考えられる。

Fig. 12にはIPDの内蔵前後での特性変化を示した。

こちらも内蔵による大きな影響はなく、十分使用可能なレベルであると考えられる。

3.3 信頼性について

さらに、テストモジュールを用いて信頼性評価を実施した結果をTable 2に示す。

RF-SAW フィルタおよびIPDを内蔵したモジュールとして十分な信頼性が確保されており、本格的な検討に値する実力があると考えられる。

4. デュプレクサの内蔵課題

また、携帯端末のマルチバンド化に伴い主要部品としてSAWデュプレクサが存在する。

Fig. 11 Frequency characteristic of SAW filter
(Solid line: Embedded, Broken line: WLP)

Fig. 12 Frequency characteristic of IPD
(Solid line: Embedded, Broken line: IPD)

Table 2. Results of reliability test

Item	Test condition	Result
MSL3	30°C/60% Rh/192 h	PASS
MSL3	60°C/60% Rh/48 h	PASS
TC	-40°C/+125°C/30 min 1,000 cyc	PASS
THB	85°C/85% Rh/5V 500 h	PASS
THS	85°C/85% Rh/500 h	PASS

デュプレクサはアンテナ直下で使用されるため高耐電力化が要求される。そのためデバイスへの入力パワーを放散させる構造が重要となる。

基板内蔵時にデバイスがモールド樹脂によって閉じ込められるため、効率よく放熱させることが可能な構造体を設計することが課題として挙げられる。

5. まとめおよび今後の展開

今回筆者らは、RF-SAW フィルタと IPD を用いて、SAW フィルタを用いた RF モジュール回路が、内蔵基板で構成

できるかの確認を実施した。結論として SAW フィルタを中心としたモジュール構成であれば、大きな問題はなく部品内蔵が可能であると考ええる。

また今後は、SAW デュプレクサやその応用モジュールで同様の評価を進め、部品内蔵の可能性をさらに探っていく。

謝 辞

内蔵テストに関して、ご協力いただいた太陽誘電 EOMIN 商品部各位に感謝申し上げます。

(2011.5.16-受理)

文 献

- 1) O. Kawachi, K. Sakinada, Y. Kaneda, and S. Ono: "Packaging of SAW Devices with Small, Low Profile and Hermetic Performance," Proc. 2006 IEEE Ultrason, Symp., pp. 2289-2292
- 2) S. Ono, T. Nishizawa, G. Endo, M. Tajima, and O. Kawachi: "Realization of Small and Low Profile Duplexer Using a Chip Size Saw Device Packaging Technology," Proc. Forth Int. Symp. on Acoustic Wave Devices for Future Mobile Communication Systems, pp. 185-188, 2010
- 3) H. Kando, D. Yamamoto, M. Mimura, T. Oda, A. Shimizu, K. Shimoda, E. Tanaka, T. Fuyutsume, R. Kubo, and M. Kadota: "RF Filter Using Boundary Acoustic Wave," Proc. 2006 IEEE Ultrason, Symp., pp. 188-191
- 4) K. Bhattacharjee, A. Shvetsov, and S. Zhgoon: "Cavityless Wafer Level Packaging of SAW Devices," Proc. 2007 IEEE Ultrason, Symp., pp. 1886-1889
- 5) K. Koh, T. Yamazaki, and K. Hosokawa: "Wafer Level Chip Size Packaging of SAW Devices Using Low Temperature Sacrifice Process," Proc. 2007 IEEE Ultrason, Symp., pp. 1890-1893
- 6) B. Wilkins: "Wafer Level Packaging of SAWs Enables Low Cost 2.5 G and 3 G Radio Modules," Proc. Third Int. Symp. on Acoustic Wave Devices for Future Mobile Communication Systems, pp. 179-184, 2007
- 7) F. Shiba, M. Yamazaki, O. Iijima, and H. Yatsuda: "GPS SAW Filter Using a Wafer Level Technique," Proc. 2007 IEEE Ultrason, Symp., pp. 937-940
- 8) T. Fukano, Y. Okubo, J. Nishii, and I. Obata: "0806 SAW Filters Using Wafer Level Packaging Technology," Proc. 2007 IEEE Ultrason, Symp., pp. 68-71
- 9) K. Sakinada, A. Moriya, M. Kitajima, and O. Kawachi: "Study of Wafer Level Packaging of SAW Filter for Module Solution," Proc. 2009 IEEE Ultrason, Symp., pp. 2692-2695
- 10) "小型・薄型化する機器における EOMINTM (部品内蔵配線板の有効性)," 太陽誘電ナビゲーター 2009, pp. 12-17