線路間結合を考慮した多ポートSパラメータを持った 拡張OSE法によるプリント配線板の高周波特性解析

井上 博文*, 本城 和彦**

A High-Frequency Analysis for the Printed-Circuit Board Using Enhanced Optimized Segment Extraction Method with Multi-Port S-Parameter Considering Coupling between Transmission Lines

Hirobumi INOUE* and Kazuhiko HONJO**

*NEC システム実装研究所 (〒211-8666 神奈川県川崎市中原区下沼部1753)

**電気通信大学先端ワイヤレスコミュニケーション研究センター (〒182-8585 東京都調布市調布ヶ丘1-5-1)

*System Jisso Technologies Research Laboratories, NEC Corporation (1753 Simonumabe, Nakahara-ku, Kawasaki-shi, Kanagawa 211-8666)

**Advanced Wireless Communication Research Center (AWCC), The University of Electro-Communications (1-5-1 Choufugaoka, Choufu-shi, Tokyo 182-8585)

概要 通信機器やコンピュータ機器、デジタル家電など電子機器の高速化・高密度実装化に伴い、プリント配線板設計においても高周波電磁界解析が利用されている。特にアンテナ、フィルタ、抵抗器、キャパシタ、インダクタおよび配線などの個別部品では、GHz領域の高周波での電磁界解析結果が測定結果とよく合うことがこれまでに実証されている。しかしながらプリント配線板実装自体は大規模回路であり、この回路全体の電磁界解析にはハイエンドのパーソナルコンピュータを用いても数日間を必要とするため、製造前にすべてを検証することは困難であった。この日単位の解析時間を時間単位に短縮するためには、一般には分割モデリング手法で各部分を等価回路にして回路解析する方法が用いられるがGHz領域の高周波解析精度が十分でなく問題であった。本論文では、時間がかかる電磁界解析に代わる分割モデリング手法として、これまでわれわれが提案してきた最適要素抽出法 (Optimized Segment Extraction Method) に線路間結合を持たせ、多ポートSパラメータモデルとした拡張OSE (Enhanced OSE Method) を新たに提案し、ビア接続を持つ多層プリント配線板で解析時間と高周波解析精度について評価を行った。その結果、解析時間は構造全体を一括電磁界解析する場合に比べ約6分の1、解析誤差は伝送路の連続部で分割したときに5~8GHzで0.5dB以内となることを確認し、本提案手法の有効性を示した。

Abstract

Electronic products such as telecommunication systems, computers, and digital consumer electronics have come to require high-speed and high-density packaging. High-frequency electromagnetic field analysis is used for the printed-circuit board design of these products. For the analysis of the GHz-frequency characteristics of antennas, filters, resistors, capacitors, inductors and passive elements in wiring patterns, electromagnetic field analysis has proven to be suitable for the measurement well. However, a printed-circuit board is a large collection of interconnects, and even if a high-end personal computer is used, the analysis takes several days at least. Therefore, before fabrication, albeit it is impossible to verify various aspects of the electromagnetic field analysis. Generally, if the analysis time has to be shortened from days to minutes, the subdivision modeling technique is used. In this case, the high-frequency analysis accuracy is unsatisfactory. In this paper we propose instead an accurate electromagnetic field solver for high-frequency characterization as a subdivision modeling technique using an EOSE (Enhanced Optimized Segment Extraction) method with multi-port S-parameter consideration of the coupling between transmission lines, based on the original, OSE (Optimized Segment Extraction) method. We evaluated this EOSE method for analysis time and high-frequency analysis accuracy in a multilayer printed-circuit board with via connections. The analysis time was confirmed to be about 1/6 that of the result analyzed in the whole of the structure. Furthermore, the analytic precision error was within 0.5dB in the 5-8GHz range when dividing in the continuous part of the transmission line. From these results, we showed the validity of this proposal technique.

Key Words: High-Speed High-Frequency Characteristic, Printed-Circuit Board, Electromagnetic Field Analysis, GHz, LSI, Optimized Segment Extraction, Transmission Line, Subdivision Modeling, Multi-Port S-Parameter

1. まえがき

LSIチップの大規模化・高集積化に伴い、これらチップを実装するプリント板においても配線パターンの微細化と配線数の増大が急激に進んでいる。特にCMOS-LSIにおいてはプロセス技術の微細化が著しく、高集積化に伴う端子数（ピン数）の増加、ピン間の狭ピッチ化と並んで内部のトランジスタの超高周波化が進展している。その結果、高速・高周波信号を複雑な形状と線路間結合とを有する高密度実装基板内で取り扱う必要が生じ、これらに対する有効な設計技術を確立することが急務であった。

LSIのピン数の増加、ピン間の狭ピッチ化はプリント板実装の配線数の増加と微細化、そして配線層数の増加を招き、層間をつなぐビア数の増加につながっている。Fig. 1に一般的な実装構造を示す。インタポザ、プリント配線板での配線には複数のビアが付く伝送路となり、立体的なモデルが必要となる^{1)~3)}。

GHz領域高周波特性の解析では、マックスウェルの方程式を与えられた境界条件の下に解く電磁界解析技術が進展し、研究開発や製品設計に用いられてきた^{4),5)}。この電磁界解析にはHFSSに代表される3次元有限要素法、SONNETに代表される2.5次元モーメント法などがあり、実際の構造に細かな網の目をかけ細分化し各部での境界条件を満足するように式を連立方程式化して解を求めている。網の目は細かいほど高周波特性解析精度が向上するが、計算量は立体構造では膨大な量となり、限られた計算機資源では全体の一部分にしか適用できないという問題がある。そのため、計算時間の短縮を目的として、立体構造を分割し各部分を電磁界解析して得たパラメータ（周波数応答特性）の結果から等価回路に近似し回路定数を補正、あるいは部分的に回路素子を付け加えて全体回路を組み上げ、回路解析で解を求めるといった分割モデリング手法が提案されていた^{6)~8)}。この方法は等価回路ができ上がったからの解析時

Fig. 1 Conventional interconnect structure of printed-circuit board

間は短い反面、等価回路そのものを作るのに時間がかかり、この回路のできしだい解析精度、特に高い周波数で解析精度に誤差を生じやすい。

そこで、本論文では、各部分に分割して得た部分解析結果から全体特性を得る分割モデリング手法に関して、分割位置を伝送路の連続部とし、 n ポート×2構成の要素モデルを生成し、電磁界解析で得た多ポートSパラメータから縦続接続可能なTパラメータへの変換を容易にし、等価回路化なしで全体特性を求める新たな方法を提案する。

2. 拡張 OSE 法

われわれはこれまでに分割方法、最適要素抽出法 (Optimized Segment Extraction Method: 以下 OSE 法と書く) を提案してきた^{9),10)}。OSE 法では、信号の伝送する方向の各処で分割し細分化したモデル (要素モデルという) を従来の電磁界解析で求め、これらの個別解を合成して全体特性を求めるが、その分割手順、分割位置に特徴がある。実装構造全体の中で通過損失、反射損失を生じやすい伝送路の不連続部分を抽出し、そこにつながる連続部分で分割し要素モデルを生成することを特徴としている。この OSE 法は不連続部を囲うことで要素モデル同士の整合性を保ち、それぞれを S パラメータの 2 ポートモデル (y パラメータなどでの 4 端子モデル) としている¹¹⁾。しかしながらこれまでの OSE 法の 2 ポートモデルは信号の伝送方向での分割境界条件については含んでいるが隣接方向の分割境界条件を含まないため、たとえば配線密度の高い基板で伝送路に隣接して併走した伝送路がある場合にはモデル化ができないという欠点があった。

一般に多ポートモデル解析は、Fig. 2 に示すポート 1 から n までを有する対象物を解析する場合、2 ポートとそれ以外に分けて解析を行う。たとえば、ポート 1 と 2 を評価する場合には、解析時に 2 つのポート、 a_1 , a_2 と b_1 , b_2 とそれ以外のポート 3 から n までの a_3 , $a_4 \dots$, a_n と b_3 , $b_4 \dots$, b_n に分けて計算する。実測時にはポート 1 とポート 2 で測定し、これ以外のポートに終端器をつなげ、解析時にはこれ

Fig. 2 Multi-port model

に合わせてポート3から n までに無反射条件, すなわち $a_3, a_4, \dots, a_n$ が0という条件を加えて計算する(式1)。

$$\begin{bmatrix} b_1 \\ b_2 \\ b_3 \\ b_4 \\ \vdots \\ b_n \end{bmatrix} = \begin{bmatrix} S_{11} & S_{12} & S_{13} & S_{14} & \cdots & S_{1n} \\ S_{21} & S_{22} & S_{23} & S_{24} & \cdots & S_{2n} \\ S_{31} & S_{32} & S_{33} & S_{34} & \cdots & S_{3n} \\ S_{41} & S_{42} & S_{43} & S_{44} & \cdots & S_{4n} \\ \vdots & \vdots & \vdots & \vdots & \ddots & \vdots \\ S_{n1} & S_{n2} & S_{n3} & S_{n4} & \cdots & S_{nn} \end{bmatrix} \begin{bmatrix} a_1 \\ a_2 \\ a_3 \\ a_4 \\ \vdots \\ a_n \end{bmatrix} = \begin{bmatrix} 0 \\ 0 \\ 0 \\ 0 \\ \vdots \\ 0 \end{bmatrix} \quad (1)$$

一方で, GHz領域の高周波を扱うマイクロ波回路では, 多段増幅器の伝達特性を求めるために, Tパラメータを用いて従属接続して解くことが論じられてきた¹²⁾。一般にマイクロ波回路の増幅器は入力と出力の数が等しく, 入力と出力には十分に特性の良い同軸コネクタを用いるため, 解析においても継続接続することに何の問題もない。しかし, プリント配線板では, 解析上の分割面(要素モデル間)は同軸コネクタ構造になっておらず, 実際の物を分割して同軸コネクタを追加実装することもできない。また, 入力と出力の数には制限がなく, 等しいとは限らない。すなわち, マイクロ波回路でのこの方法をそのまま適用することはできない。

そこで, 本論文では多ポートの解析対象物を分割して解くために, これまでのOSE法の不連続部分を抽出してそこにつながる伝送路の連続部分で分割し要素モデルを生成するという基本手順で継続接続を可能にし, その上で今回新たに, 多ポート化のために, 要素モデル生成時にFig. 3に示す n ポート $\times 2$ 構成の多ポートモデル, すなわちSパラメータの左側のポート l と右側のポート r の数を等しくして多ポートモデルとして計算する手順を加えた。加えてここで重要なことは, もし実際の解析対象物に左右のポート数が異なる場合には, 同じ数になるように, 入射波 a と反射波 b が0となる仮想ポートを付加して, 解析時には必ず左右のポート数を等しくする解析条件を加えることである。以下, この分割位置の特徴を有し n ポート $\times 2$ 構成で表現したFig. 3のモデルを拡張OSEモデルと呼ぶことにする。

ここで, n ポート $\times 2$ 構成の要素モデルとした理由を整理すると次の2つである。1つはSパラメータとTパラメータを対象性のある正方行列の部分行列で区切ることで相互の変換計算をしやすくすること, そして2つ目には, 測定器が左右対称のポート構成を有し, 近年, 多ポート化が進展し, これらを用いて実測した多ポートSパラメータを変換なしにそのまま要素モデルとして取り込むことを可能にするためである。

このFig. 3で入射波を $a_1, a_2, \dots, a_{2n-1}, a_{2n}$, 反射波を $b_1, b_2, \dots, b_{2n-1}, b_{2n}$ とすると式(2)が成り立つ。

Fig. 3 Enhanced OSE (Optimized Segment Extraction) multi-port model

$$\begin{bmatrix} [b]_l \\ [b]_r \end{bmatrix} = \begin{bmatrix} [S]_{ll} & [S]_{lr} \\ [S]_{rl} & [S]_{rr} \end{bmatrix} \begin{bmatrix} [a]_l \\ [a]_r \end{bmatrix}$$

$$S^{\text{all}} = \begin{bmatrix} [S]_{ll} & [S]_{lr} \\ [S]_{rl} & [S]_{rr} \end{bmatrix}$$

$$l=1, 2, 3, \dots, n-1, n$$

$$r=n+1, n+2, n+3, \dots, 2n-1, 2n \quad (2)$$

次に従属接続して全体特性を得るため, Sパラメータを式(3)のTパラメータに変換する。

$$\begin{bmatrix} [b]_l \\ [a]_l \end{bmatrix} = \begin{bmatrix} [T]_{ll} & [T]_{lr} \\ [T]_{rl} & [T]_{rr} \end{bmatrix} \begin{bmatrix} [a]_r \\ [b]_r \end{bmatrix}$$

$$T^{\text{all}} = \begin{bmatrix} [T]_{ll} & [T]_{lr} \\ [T]_{rl} & [T]_{rr} \end{bmatrix}$$

$$l=1, 2, 3, \dots, n-1, n$$

$$r=n+1, n+2, n+3, \dots, 2n-1, 2n \quad (3)$$

伝送路の電磁界解析は, 解析対象の伝送路に隣接するなどの周囲条件を含めて3次元立体構造をそのままモデル化する場合, 各直交軸に2ポートを割り当て6ポートモデルで考えるとFig. 4で表現できる。ここで1つの信号経路 i から o に着目し, これを主伝送路とする要素モデルIとそこに接続する要素モデルOを考えると, 上下2つの要素モデルH, J, N, Pの影響がある場合には要素モデルIと要素モデルOだけでの従属計算で求めることはできない。

Fig. 4 6-port model

従来のOSE法では、実用となる信号線路がその周りからの影響が少ない構造となっていることを前提に、Fig. 4の要素モデルH, J, N, Pの影響を無視できるとして、要素モデルIと要素モデルOだけの従属計算を2ポートモデルで行った。

これに対して本論文の拡張OSE法は無視できない影響のある配線を主伝送路の要素モデルに取り込むことを可能にする。Fig. 4中の主伝送路の要素モデルIに、その上下に要素モデルHとJを取り込み、これら3つの要素モデルを1つの要素モデルとすることで主伝送路への直接結合（一次結合）を包含させる。同様に要素モデルOには上下の要素モデルNとPを含める。これらの前提条件で従属接続したモデルをFig. 5に示す。要素モデルIのポート1から6までを3ポートずつ、左側のモデルCと接続するポートを1から3と右側のモデルOと接続するポートを4から6とする。このように3ポート×2構成（すなわち左側3ポート、右側3ポート）とすることでつながる相手を1つの要素モデルとした縦続接続が可能となる。

Fig. 5 Enhanced OSE (Optimized Segment Extraction) 3-port×2 model I and O

式(4)にFig. 5の要素モデルIと要素モデルOのTパラメータ (T^I と T^O)、電磁界解析あるいは実測で求めるSパラメータ (S^I と S^O)、および従属接続後の全体特性を示す。ここで、SとTパラメータの関係式は T^I と S^I の関係のみを示したが、 T^O と S^O での関係も同様の式となる。

なお、このFig. 5のモデルでは主伝送路との二次結合 (Fig. 4の要素モデルHとNの間、要素モデルJとPの間の結合) を含んでいないが、拡張OSE法が高次の結合を無視

するものではない。拡張OSEモデルは信号の伝送方向に垂直な面で切った断層モデルであって、その垂直面で解析対象物の端部までをFig. 3に示した n ポート×2構成でモデル化できる。すなわち、モデル化対象物の全体構造から伝送路の信号伝播方向に垂直面で輪切りにして断層モデルとする際に必要な n 数でマルチポート要素モデルを生成することで、高次の結合を含めて全体特性を算出できる（付録1, 付録2）。

$$\begin{bmatrix} [b]_l \\ [a]_l \end{bmatrix} = \begin{bmatrix} [T^I]_{ll} & [T^I]_{lr} \\ [T^I]_{rl} & [T^I]_{rr} \end{bmatrix} \begin{bmatrix} [T^O]_{ll} & [T^O]_{lr} \\ [T^O]_{rl} & [T^O]_{rr} \end{bmatrix} \begin{bmatrix} [b]_r \\ [a]_r \end{bmatrix}$$

$$l=1, 2, 3$$

$$r=4, 5, 6$$

$$\begin{bmatrix} [T^I]_{ll} & [T^I]_{lr} \\ [T^I]_{rl} & [T^I]_{rr} \end{bmatrix} = \begin{bmatrix} T_{11}^I & T_{12}^I & T_{13}^I & T_{14}^I & T_{15}^I & T_{16}^I \\ T_{21}^I & T_{22}^I & T_{23}^I & T_{24}^I & T_{25}^I & T_{26}^I \\ T_{31}^I & T_{32}^I & T_{33}^I & T_{34}^I & T_{35}^I & T_{36}^I \\ T_{41}^I & T_{42}^I & T_{43}^I & T_{44}^I & T_{45}^I & T_{46}^I \\ T_{51}^I & T_{52}^I & T_{53}^I & T_{54}^I & T_{55}^I & T_{56}^I \\ T_{61}^I & T_{62}^I & T_{63}^I & T_{64}^I & T_{65}^I & T_{66}^I \end{bmatrix}$$

$$\begin{bmatrix} [T^O]_{ll} & [T^O]_{lr} \\ [T^O]_{rl} & [T^O]_{rr} \end{bmatrix} = \begin{bmatrix} T_{11}^O & T_{12}^O & T_{13}^O & T_{14}^O & T_{15}^O & T_{16}^O \\ T_{21}^O & T_{22}^O & T_{23}^O & T_{24}^O & T_{25}^O & T_{26}^O \\ T_{31}^O & T_{32}^O & T_{33}^O & T_{34}^O & T_{35}^O & T_{36}^O \\ T_{41}^O & T_{42}^O & T_{43}^O & T_{44}^O & T_{45}^O & T_{46}^O \\ T_{51}^O & T_{52}^O & T_{53}^O & T_{54}^O & T_{55}^O & T_{56}^O \\ T_{61}^O & T_{62}^O & T_{63}^O & T_{64}^O & T_{65}^O & T_{66}^O \end{bmatrix}$$

$$\begin{bmatrix} T_{11}^I & T_{12}^I & T_{13}^I \\ T_{21}^I & T_{22}^I & T_{23}^I \\ T_{31}^I & T_{32}^I & T_{33}^I \end{bmatrix} = \begin{bmatrix} S_{14}^I & S_{15}^I & S_{16}^I \\ S_{24}^I & S_{25}^I & S_{26}^I \\ S_{34}^I & S_{35}^I & S_{36}^I \end{bmatrix}$$

$$- \begin{bmatrix} S_{11}^I & S_{12}^I & S_{13}^I \\ S_{21}^I & S_{22}^I & S_{23}^I \\ S_{31}^I & S_{32}^I & S_{33}^I \end{bmatrix} \begin{bmatrix} S_{44}^I & S_{45}^I & S_{46}^I \\ S_{54}^I & S_{55}^I & S_{56}^I \\ S_{64}^I & S_{65}^I & S_{66}^I \end{bmatrix} \begin{bmatrix} S_{41}^I & S_{42}^I & S_{43}^I \\ S_{51}^I & S_{52}^I & S_{53}^I \\ S_{61}^I & S_{62}^I & S_{63}^I \end{bmatrix}^{-1}$$

$$\begin{bmatrix} T_{14}^I & T_{15}^I & T_{16}^I \\ T_{24}^I & T_{25}^I & T_{26}^I \\ T_{34}^I & T_{35}^I & T_{36}^I \end{bmatrix} = \begin{bmatrix} S_{11}^I & S_{12}^I & S_{13}^I \\ S_{21}^I & S_{22}^I & S_{23}^I \\ S_{31}^I & S_{32}^I & S_{33}^I \end{bmatrix} \begin{bmatrix} S_{41}^I & S_{42}^I & S_{43}^I \\ S_{51}^I & S_{52}^I & S_{53}^I \\ S_{61}^I & S_{62}^I & S_{63}^I \end{bmatrix}^{-1}$$

$$\begin{bmatrix} T_{41}^I & T_{42}^I & T_{43}^I \\ T_{51}^I & T_{52}^I & T_{53}^I \\ T_{61}^I & T_{62}^I & T_{63}^I \end{bmatrix} = - \begin{bmatrix} S_{44}^I & S_{45}^I & S_{46}^I \\ S_{54}^I & S_{55}^I & S_{56}^I \\ S_{64}^I & S_{65}^I & S_{66}^I \end{bmatrix} \begin{bmatrix} S_{41}^I & S_{42}^I & S_{43}^I \\ S_{51}^I & S_{52}^I & S_{53}^I \\ S_{61}^I & S_{62}^I & S_{63}^I \end{bmatrix}^{-1}$$

$$\begin{bmatrix} T_{44}^I & T_{45}^I & T_{46}^I \\ T_{54}^I & T_{55}^I & T_{56}^I \\ T_{64}^I & T_{65}^I & T_{66}^I \end{bmatrix} = \begin{bmatrix} S_{41}^I & S_{42}^I & S_{43}^I \\ S_{51}^I & S_{52}^I & S_{53}^I \\ S_{61}^I & S_{62}^I & S_{63}^I \end{bmatrix}^{-1}$$

The case of T^O is the same as the case of T^I (4)

3. プリント配線板での適用検証

前章で示した拡張OSE法をプリント配線板の線路間結合のある伝送路に適用しGHz帯域の高周波解析精度を検証する。線路間結合のある伝送路は、従来のOSE法ではモデル化ができない（左右1ポートずつしか持たないため）解析対象であり、今回、拡張OSE法を評価するに適する。検証は分割のない一体モデルの電磁界解析結果を基準として比較で行う。

まず、モデル化に必要なポート数（Fig. 3の n 数）を検討する。プリント配線板は層構造であるという構造上の前提条件のもとで、低い周波数からGHz帯域までの広帯域で無歪伝達を考えると、伝送路はTEM (Transverse electromagnetic) モード伝搬を用いたものとなり、具体的にはマイクロストリップ線路やストリップ線路といったグラウンドプレーンを持った線路となる。こうした伝送路ではグラウンドプレーンを挟んだ反対側層との直接結合がないため、同層での結合をモデル化することが課題となる。そこで、今回、主伝送路と近接線路、それぞれに2ポートを割り当て、2ポート×2構成としてモデルを生成し拡張OSE法の解析精度を検証することとした。

Fig. 6に2ポート×2構成の接続図を示す。このときTパラメータは4行4列となり、 $[T]_{ll}$ 、 $[T]_{lr}$ 、 $[T]_{rl}$ 、 $[T]_{rr}$ はそれぞれ2行2列で式(5)となる。

$$\begin{array}{c}
 [T]_{ll} \quad [T]_{lr} \\
 \swarrow \quad \searrow \\
 \begin{bmatrix} b'_3 \\ b'_4 \\ a'_3 \\ a'_4 \end{bmatrix} = \begin{bmatrix} T^A_{11} & T^A_{12} & T^A_{13} & T^A_{14} \\ T^A_{21} & T^A_{22} & T^A_{23} & T^A_{24} \\ T^A_{31} & T^A_{32} & T^A_{33} & T^A_{34} \\ T^A_{41} & T^A_{42} & T^A_{43} & T^A_{44} \end{bmatrix} \begin{bmatrix} T^B_{11} & T^B_{12} & T^B_{13} & T^B_{14} \\ T^B_{21} & T^B_{22} & T^B_{23} & T^B_{24} \\ T^B_{31} & T^B_{32} & T^B_{33} & T^B_{34} \\ T^B_{41} & T^B_{42} & T^B_{43} & T^B_{44} \end{bmatrix} \begin{bmatrix} a_1 \\ a_2 \\ b_1 \\ b_2 \end{bmatrix} \\
 \nearrow \quad \nwarrow \\
 [T]_{rl} \quad [T]_{rr}
 \end{array} \quad (5)$$

前章の6ポートの式(4)から、式(5)のTパラメータを求める計算式、式(6)を求めた。

$$\begin{aligned}
 [T]_{ll} &= \begin{bmatrix} S_{13} & S_{14} \\ S_{23} & S_{24} \end{bmatrix} - \begin{bmatrix} S_{11} & S_{12} \\ S_{21} & S_{22} \end{bmatrix} \begin{bmatrix} S_{33} & S_{34} \\ S_{43} & S_{44} \end{bmatrix} \begin{bmatrix} S_{31} & S_{32} \\ S_{41} & S_{42} \end{bmatrix}^{-1} \\
 [T]_{lr} &= \begin{bmatrix} S_{11} & S_{12} \\ S_{21} & S_{22} \end{bmatrix} \begin{bmatrix} S_{31} & S_{32} \\ S_{41} & S_{42} \end{bmatrix}^{-1} \\
 [T]_{rl} &= - \begin{bmatrix} S_{33} & S_{34} \\ S_{43} & S_{44} \end{bmatrix} \begin{bmatrix} S_{31} & S_{32} \\ S_{41} & S_{42} \end{bmatrix}^{-1} \\
 [T]_{rr} &= \begin{bmatrix} S_{31} & S_{32} \\ S_{41} & S_{42} \end{bmatrix}^{-1}
 \end{aligned} \quad (6)$$

解析精度の検証はFig. 7の流れで行った。分割なしの全体を1つのモデルとした場合の結果をリファレンスとし、

Fig. 6 Enhanced OSE (Optimized Segment Extraction) 4-port model

Fig. 7 Flow chart for verification of division method

分割モデリング手法の拡張OSE法については、分割位置を決め、分割した各部を独立に解析した後、計算で全体特性を求めて結果を比較する。

拡張OSE法による解析は、まず実装構造全体の中から電気信号経路の不連続部分を抽出し、次にこの部分の前後につながる伝送路を含めて要素モデルを生成する。この要素モデルそれぞれに電磁界解析を行い、2ポート×2のSパラメータを得る。これを式(6)によりTパラメータに変換し、得た値を式(5)に代入し全体特性を求める。求めた全体特性を示すトータルTパラメータをSパラメータに変換（付録3）しリファレンスモデルのSパラメータと比較する。

ここで、分割のないリファレンスモデルの電磁界解析で得たSパラメータを St_{ref} 、拡張OSE法で得たSパラメータを St_{ose} と表記する。

解析方法の評価を行うための基準となる電磁界解析モデルをFig. 8に示す。図は見やすさのため伝送路の長さ方向で2箇所を省略して示した。図中の△記号は上層につながる

- Substrate : FR4
 - Transmission line : length 40.64mm, width 0.508mm
 - Insulation between layers : thickness 0.65mm
- [Model Structure]

- $\triangle$ symbols are connected with the upper layer.
 - ∇ symbols are connected with the lower layer.
- [Conductor pattern size of the second layer from top layer]

Fig. 8 Target model for evaluation

ることを、 ∇ 記号は下層につながることを意味する。このモデルは伝送信号を通す主伝送路に別の伝送路を隣接併走させ、より多くの線路間結合を生じさせる構造としたが、この構造は、通常、むしろこの結合を積極的に使って2導体で1つの平衡線路を形成する場合に用いる。ここでは、あえて結合を大きくしてクロストークが生じるようにし、その影響を解析することで精度評価ができるようにした。

Fig. 8は主伝送路をポート1とポート3を持つマイクロストリップ線路、これに影響を与える隣接線路を同じ形状と寸法を持つマイクロストリップ線路とし、この隣接線路両端にポート2とポート4を設けた。モデル化にあたって、実際のプリント配線板の材料、構造、寸法などを反映させ、かつ全体を一括で電磁界解析した場合に数日以内に解ける規模とした。基板の誘電体材料はガラスエポキシ (FR4) で、

Fig. 9 Cross section of model A

Fig. 10 Cross section of model B

比誘電率4.9, 誘電正接0.025とした。解析ソフトウェアにはSONNET (Ver.11.52)を、解析用のコンピュータにはCPUにPentium4-3.4Eを搭載したものを利用した。以下、これをリファレンスモデルということにする。

次に拡張OSE法による分割モデルを示す。今回の評価では分割数を3とし、分割位置の異なるモデルA (Fig. 9)とモデルB (Fig. 10)を生成しリファレンスモデルと比較評価した。

モデルAは、ポート1につながる伝送路部分、ビア部分、ポート3につながる伝送路部分の3つの要素モデルを構造の切れ目で分割したもので、通常、プリント配線板の製造プロセスにおける配線パターン (伝送路)と層間接続ビアという設計要素で分割したものである。このモデルAは、Fig. 9のポート1からビアまでのマイクロストリップ線路を左側部分の要素モデル、ビア部分を中央部分の要素モデル、そこから先はポート3までのマイクロストリップ線路を右側部分の要素モデルとした。

モデルBは、Fig. 10のポート1からビアにつながるマイクロストリップ線路を連続部中間地点で2つに分割し、ポート1側半分の線路を左側部分の要素モデルとした。ビア側の残り半分の線路はビアと一緒にして中央部分の要素モデルに組み込む。同様にポート3側についてもビアにつながるマイクロストリップ線路を連続部中間地点で2つに分割し、ポート3側半分の線路を右側部分の要素モデルとし、残り半分の線路を中央部分の要素モデルに組み込む。したがって、中央部分の要素モデルはポート1につながるマイクロストリップ線路の半分とポート3につながるマイクロストリップ線路の半分とビアからなり、モデルAの中央部分と比べるとモデル規模が大きくなる。

4. 解析結果

前章に示したリファレンスモデルと拡張OSE法によるモデルA、モデルBの解析結果を示す。モデルAのトータル

Fig. 11 Frequency response of reference model (S11, S13, S31, S33)

Fig. 12 Frequency response of enhanced OSE model A (S11, S13, S31, S33)

Tパラメータを T_{t_oseA} 、モデルBのトータルTパラメータを T_{t_oseB} とする。そして、これらをそれぞれ逆変換(付録3)してトータル特性を示すマルチポートSパラメータの St_{oseA} と St_{oseB} を得る。今回の解析ではS11からS44まで16パラメータを求めた。

リファレンスモデルのSパラメータ St_{ref} をFig. 11に示す。横軸に周波数、縦軸に電圧比をとり、ポート1での反射損失S11、ポート3での反射損失S33、ポート1からポート3の通過損失S13、ポート3からポート1の通過損失S31を示した。同様にモデルAのSパラメータ St_{oseA} をFig. 12に、モデルBのSパラメータ St_{oseB} をFig. 13に示した。これらの高周波特性を比較するため、Fig. 14にFig. 11からFig. 13それぞれの通過損失S13を重ねて示した。

Fig. 14に示した通過損失の比較グラフから、リファレンスモデルの解析結果 St_{ref} と分割モデルの解析結果 St_{oseA} を比較すると、5GHz 手前辺りから誤差が生じ始め、周波数が

Fig. 13 Frequency response of enhanced OSE model B (S11, S13, S31, S33)

Fig. 14 Comparison of each method for insertion loss S13

高くなるにつれて増え、8GHzでの誤差はおおよそ2.5dB程度となった。これに比べて伝送路の中間部分で分割したモデルBの解析結果 St_{oseB} は、3.5GHzから5GHzの間で0.7dB程度の誤差が出るものの、高い周波数ではよく合い5~8GHzで0.5dB以内の誤差となった。なお、モデルAの解析結果 St_{oseA} においても1.8GHzから3.5GHzの帯域で誤差が生じている。

反射損失S11について、リファレンスモデルとモデルAとの比較をFig. 15に、モデルBとの比較をFig. 16に示した。一見するとFig. 15のモデルAの方が合っているように見えるが、5GHz手前辺りから高い周波数にかけてカーブの傾向と山谷の数が異なり、大きくずれている。この点でFig. 16のモデルBは全体的に反射が2~3dB多くなっているもののカーブの傾向、山谷の数がよく合っている。このことはFig. 14に示した通過損失を裏付ける結果となっている。

次に、主伝送路と近接線路の間のクロストーク特性S14とS32の結果を示す。リファレンスモデルでの結果をFig. 17、モデルAでの結果をFig. 18、モデルBでの結果をFig.

Fig. 15 Comparison of reference model and enhanced OSE model A for reflection S11

Fig. 16 Comparison of reference model and enhanced OSE model B for reflection S11

Fig. 17 Crosstalk of reference model (S14, S32)

19に示した。これらの結果から、モデルAは5GHz手前辺りから高い周波数になるほどクロストークが増えリファレンスモデルと5~6dBの差があることがわかる。これに対してモデルBはこの半分以下2~3dBの誤差で、これについてもFig. 14に示した通過損失を裏付ける結果となっている。

Fig. 18 Crosstalk of enhanced OSE model A (S14, S32)

Fig. 19 Crosstalk of enhanced OSE model B (S14, S32)

このようにモデルAがより高い周波数、5GHz以上の周波数で解析誤差が大きいという傾向は、16のSパラメータすべてで同様の結果であり、ここでは他のSパラメータのグラフについては省略する。

解析に要した時間をTable 1に示す。モデルAとモデルBではほとんど差がない。構造全体を電磁界解析したりファレンスモデルは、これらの分割方法のおよそ6倍の時間を要した。

5. 考察

分割位置を変えたモデルAとモデルBでは5GHz以上の高い周波数で違いが生じ、モデルBは0.5dB以内という解析精度を得た。モデルAはプリント配線板の製造プロセスにおける配線パターン（伝送路）と層間接続ビアという設計要素で分割したのに対して、モデルBは伝送路の連続部分で分割し、中央部分をビアとその左右両端に線路が付いたモデルとした。この中央部分には不連続部分のビアがあり、これを含む要素モデルを生成する際に、そこにつながる前後の伝送路を含ませることで高い周波数での解析誤差が小さくなることがわかった。

Table 1. Number of subsections and analytical time of each model

	Model type (Analysis method)		
	Reference model (Integral electromagnetic field analysis)		
Number of subsections	12111		
Time of analysis	≒40 hours and 43 minutes		
	Model A (Enhanced OSE method)		
	Left part	Central part	Right part
Number of subsections	5759	631	5249
Time of analysis	≒4 hours and 28 minutes	≒10 minutes	≒2 hours and 33 minutes
Total time	≒7 hours and 11 minutes		
	Model B (Enhanced OSE method)		
	Left part	Central part	Right part
Number of subsections	2646	5831	3339
Time of analysis	≒24 minutes	≒5 hours and 24 minutes	≒40 minutes
Total time	≒6 hours and 28 minutes		

一方、これより低い周波数での誤差、すなわちモデルAでは1.8GHzから3.5GHzの帯域、モデルBでは3.5GHzから5GHzの帯域で周波数特性の落ち込みを生じている。この落ち込みはリファレンスモデルの特性にも程度は少ないもののあることから伝送路の長さ方向での共振と考えられる。反射を生じる中央部分のビア位置までの伝送路長が約30mmで、基板材料FR4の比誘電率4.9を考慮すると2分の1波長共振周波数は約2.3GHzとなる。モデルBでは中央部分の要素モデルがこの長さの約半分の長さで切り出していることからこの周波数は2倍となり、誤差の生じている帯域と一致する。

こうした特定帯域での誤差は、拡張OSE法では高い周波数での誤差に比べて小さな値であるため、伝送路がどこまでの高い周波数で使えるかという実用帯域を見極める場合には問題とはならない。その一方、特定の通過帯域での損失を見積もる場合にはこの誤差が問題となるため、こうした使い方での解析精度向上は今後の研究課題である。

今回の拡張OSE法での解析時間は全体を一体モデルで解析した場合の6分の1程度であった。公平な評価をするため、各要素モデルを電磁界解析する際のメッシュの細かさは同じとしており、同じメッシュで切り出したサブセクション数はTable 1のように各モデルタイプで和がほぼ等しくなる。解析対象範囲を大きくするとこれに比例してサブセクション数が増えるが、計算量の方は2乗以上に急増し、このことが一体解析の解析時間がかかるという問題につながり、電磁界解析ソフトウェアによっては時間をかけても解けなかったり誤差が蓄積するといった収束性の問題が発生する。

これに対して拡張OSE法は分割モデリング手法であり、分割した個々の要素モデルを小さくすることができ、より大きな構造体を解析対象とした場合に要素モデルの電磁界

解析の計算量は変わらず、合成時の計算量のみが増大する。一体解析での規模増大による収束問題は原理的に発生しない。さらに、拡張OSE法ではこの合成時の計算についても正方行列で単純な計算になるようにしてあり短時間で済む。したがって、解析対象が大きいほど一体解析に比べて時間短縮効果が大きくなる。加えて、分割してできた各要素モデルではそれぞれ独立した計算を行うため、これらを複数台の計算機に割り当て同時に並列計算することが可能で、より大規模な実装構造をより短時間で解析することが可能となる。

実際のプリント配線板ではいくつかの決められた設計ルールの伝送路を用いることから、拡張OSE法の要素モデルの分割面は伝送路の断面そのものとなり、いくつかの決められた大きさ、形状となる。したがって、拡張OSE法は要素モデルをブロック合わせのごとく組み合わせで解析することを可能にし、これによりいくつかの所定寸法の要素モデルをあらかじめ用意することで合成時の計算時間のみでの全体解析を可能にすると考えられる。

今回の評価では分割後の要素モデルを電磁界解析する際に同じメッシュの細かさで生成したが、不連続部を含まないTEM伝送路だけからなる要素モデルについては長さ方向の各地点で同じ電流分布となることからメッシュを粗くしてサブセクション数を減らすことができ、さらなる高速化が図れると考えられる。

6. 結論

分割モデリング手法の1つであるOSE法を拡張し一般に適用可能な n ポート $\times 2$ 構成のモデルとし、今回、これをプリント配線板に特有な層構造に着目し境界条件を加味して評価した。伝送路とこれをつなぐビア、隣接配線での線

路間結合を含む典型的な実装構造を解析対象とし、構造全体を電磁界解析したリファレンスモデルとの誤差を求め比較した。その結果、分割位置を連続部の中間地点とすることで5GHz以上の高い周波数で解析誤差が少なくなること、8GHzでの誤差が0.5dB以内となること、また分割位置を変えると2.5dB程度の誤差が生じることがわかった。以上のように、拡張OSE法が分割方法の課題であった高周波解析精度を大幅に改善できることがわかった。

拡張OSE法は、等価回路にすることなしに全体特性を計算で求めることができる。今回、各要素モデルのSパラメータを電磁界解析ソフトウェアSONNETで求めたが、すでに実物があってネットワークアナライザでの実測が可能な場合には、測定で得たSパラメータを直接用いることができる。このように拡張OSE法は配線設計のみならず、実測評価という実用面で広く利用でき、より多くの経済性効果を生むものと考えている。

(2011.1.12-受理)

文 献

- 1) 井上博文：“プリント板実装の高速・高周波対策,” 日刊工業新聞社, pp. 147–153, May 2009
- 2) 古谷 充, 菅原憲和, 井上博文：“BGAパッケージ内の伝送路における整合性,” 第18回エレクトロニクス実装学術講演大会, pp. 243–244, Mar. 2004
- 3) M. S. Nakhla and R. Achar: “Simulation of High-Speed Interconnects,” Proc. IEEE, Vol. **89**, No. 5, pp. 693–728, May 2001
- 4) A. Saitou, K.-P. Ahn, H. Aoki, K. Honjo, and K. Watanabe: “Ultra-Wideband, Differential-Mode Bandpass Filters with Four Coupled Lines Embedded in Self-complementary Antennas,” IEICE Trans. Electron., Vol. **E90-C**, No. 7, pp. 1524–1532, July 2007
- 5) A. Saitou, K. Aoki, K. Honjo, and K. Watanabe: “Design Considerations on the Minimum Size of Broadband Antennas for UWB Applications,” IEEE Trans. on Microwave Theory and Techniques, Vol. **56**, No. 1, pp. 15–21, Jan. 2008
- 6) S. Luan, G. Selli, J. L. Drewniak, A. De Luca, G. Antonini, A. C. Scogna, and A. Orlandi: “Extraction of a SPICE Via Model from Full-Wave Modeling for Differential Signaling,” EMC 2004. 2004 International Symposium on Electromagnetic Compatibility, Vol. **2**, pp. 577–582, 9–13. Aug. 2004
- 7) S. Luan, G. Selli, J. Fan, M. Lai, J. L. Knighten, N. W. Smith, R. Alexander, G. Antonini, A. Ciccimancini, A. Orlandi, and J. L. Drewniak: “SPICE Model Libraries for Via Transitions,” EMC 2003. 2003 International Symposium on Electromagnetic Compatibility, Vol. **2**, pp. 859–864, 18–22. Aug. 2003
- 8) 渡邊貴之, 浅井秀樹：“パッケージ・ボードを中心とした信号/電源インテグリティのためのモデリングと解析,” 2004電子情報通信学会ソサイエティ大会, AT-1-5, Sept. 2004

- 9) 井上博文, 大島大輔, 古谷 充, 堺 淳, 本城和彦：“チップ・パッケージ・ボード統合設計におけるOSE法の提案,” 2005電子情報通信学会ソサイエティ大会, C-2-92, Sept. 2005
- 10) 石川 亮, 本城和彦, 今井規夫, 井上博文：“高密度実装におけるOSE法簡易高精度モデリングおよびその応用,” 2005電子情報通信学会ソサイエティ大会, C-2-93, Sept. 2005
- 11) 大島大輔, 井上博文, 古谷 充, 堺 淳, 石川 亮, 本城和彦：“最適要素抽出法による高速・高密度半導体パッケージモデリング,” 電子情報通信学会論文誌, Vol. **J89-C**, No. 11, pp. 826–832, 2006
- 12) P. Russer: “Electromagnetics, Microwave Circuit and Antenna Design for Communications Engineering,” Artech House, pp. 237–249, 2003

(付録1) マルチポートTパラメータの従属接続計算

3つのマルチポートTパラメータをAppendix 1-Fig. 1に示

$$\begin{bmatrix} b \\ a \end{bmatrix}_\ell = \begin{bmatrix} [T_A]_{\ell\ell} & [T_A]_{\ell r} \\ [T_A]_{r\ell} & [T_A]_{rr} \end{bmatrix} \begin{bmatrix} a \\ b \end{bmatrix}_r$$

$$T_A = \begin{bmatrix} [T_A]_{\ell\ell} & [T_A]_{\ell r} \\ [T_A]_{r\ell} & [T_A]_{rr} \end{bmatrix}$$

$$\begin{aligned} \ell &= 1, 2, 3, \dots, n \\ r &= n+1, n+2, n+3, \dots, 2n \end{aligned}$$

... Appendix 1–Equation.1

$$\begin{bmatrix} b' \\ a' \end{bmatrix}_\ell = \begin{bmatrix} [T_B]_{\ell\ell} & [T_B]_{\ell r} \\ [T_B]_{r\ell} & [T_B]_{rr} \end{bmatrix} \begin{bmatrix} a' \\ b' \end{bmatrix}_r$$

$$T_B = \begin{bmatrix} [T_B]_{\ell\ell} & [T_B]_{\ell r} \\ [T_B]_{r\ell} & [T_B]_{rr} \end{bmatrix}$$

$$\begin{aligned} \ell &= 1, 2, 3, \dots, n \\ r &= n+1, n+2, n+3, \dots, 2n \end{aligned}$$

... Appendix 1–Equation

$$\begin{bmatrix} b'' \\ a'' \end{bmatrix}_\ell = \begin{bmatrix} [T_C]_{\ell\ell} & [T_C]_{\ell r} \\ [T_C]_{r\ell} & [T_C]_{rr} \end{bmatrix} \begin{bmatrix} a'' \\ b'' \end{bmatrix}_r$$

$$T_C = \begin{bmatrix} [T_C]_{\ell\ell} & [T_C]_{\ell r} \\ [T_C]_{r\ell} & [T_C]_{rr} \end{bmatrix}$$

$$\begin{aligned} \ell &= 1, 2, 3, \dots, n \\ r &= n+1, n+2, n+3, \dots, 2n \end{aligned}$$

... Appendix 1–Equation.3

Appendix 1-Fig. 1 Multiport T-Parameter T_A , T_B , T_C

す正方形行列 T_A , T_B , T_C とする。

これらの T_A , T_B , T_C を Appendix 1-Fig. 2 に示すように従属接続するとき、全体の T パラメータは式 (Appendix 1-4) となる。

$$\begin{aligned} \begin{bmatrix} a \\ b \end{bmatrix}_r &= \begin{bmatrix} a' \\ b' \end{bmatrix}_\ell \\ \begin{bmatrix} a' \\ b' \end{bmatrix}_r &= \begin{bmatrix} a'' \\ b'' \end{bmatrix}_\ell \\ \ell &= 1, 2, 3, \dots, n \\ r &= n+1, n+2, n+3, \dots, 2n \end{aligned}$$

Appendix 1-Fig. 2 Connected to ports of T_A , T_B , T_C

$$\begin{bmatrix} b \\ a \end{bmatrix}_\ell = \begin{bmatrix} T_A & T_A \\ T_A & T_A \end{bmatrix}_{\ell r} \begin{bmatrix} T_B & T_B \\ T_B & T_B \end{bmatrix}_{\ell r} \begin{bmatrix} T_C & T_C \\ T_C & T_C \end{bmatrix}_{\ell r} \begin{bmatrix} a'' \\ b'' \end{bmatrix}_r$$

$$\begin{bmatrix} b \\ a \end{bmatrix}_\ell = \begin{bmatrix} T & T \\ T & T \end{bmatrix}_{\ell r} \begin{bmatrix} a'' \\ b'' \end{bmatrix}_r$$

$$\begin{aligned} \ell &= 1, 2, 3, \dots, n \\ r &= n+1, n+2, n+3, \dots, 2n \end{aligned}$$

(Appendix 1-4)

(付録2) マルチポート S パラメータからマルチポート T パラメータへの変換

$$\begin{bmatrix} b \\ a \end{bmatrix}_\ell = \begin{bmatrix} T & T \\ T & T \end{bmatrix}_{\ell r} \begin{bmatrix} a \\ b \end{bmatrix}_r$$

$$T = \begin{bmatrix} T & T \\ T & T \end{bmatrix}_{\ell r} \quad \begin{aligned} \ell &= 1, 2, 3, \dots, n \\ r &= n+1, n+2, n+3, \dots, 2n \end{aligned}$$

$$\begin{cases} [T]_{\ell\ell} = [S]_{\ell r} - [S]_{\ell\ell} [S]_{rr} [S]_{r\ell}^{-1} \\ [T]_{\ell r} = [S]_{\ell\ell} [S]_{r\ell}^{-1} \\ [T]_{r\ell} = -[S]_{rr} [S]_{r\ell}^{-1} \\ [T]_{rr} = [S]_{r\ell}^{-1} \end{cases} \quad (\text{Appendix 2-1})$$

(付録3) マルチポート T パラメータからマルチポート S パラメータへの変換 (付録2の逆変換)

$$\begin{bmatrix} b \\ a \end{bmatrix}_\ell = \begin{bmatrix} S & S \\ S & S \end{bmatrix}_{\ell r} \begin{bmatrix} a \\ b \end{bmatrix}_r$$

$$S = \begin{bmatrix} S & S \\ S & S \end{bmatrix}_{\ell r} \quad \begin{aligned} \ell &= 1, 2, 3, \dots, n \\ r &= n+1, n+2, n+3, \dots, 2n \end{aligned}$$

$$\begin{cases} [S]_{\ell\ell} = [T]_{\ell r} [T]_{rr}^{-1} \\ [S]_{\ell r} = [T]_{\ell\ell} - [T]_{\ell r} [T]_{r\ell} [T]_{rr}^{-1} \\ [S]_{r\ell} = [T]_{rr}^{-1} \\ [S]_{rr} = -[T]_{r\ell} [T]_{rr}^{-1} \end{cases} \quad (\text{Appendix 3-1})$$